

FR4 PCB의 Via-hole이 LED 패키지에 미치는 열적 특성 분석

(Analysis of Thermal Properties in LED Package by Via hole of FR4 PCB)

이세일* · 이승민 · 박대희**

(Se-Il Lee · Seung-Min Lee · Dae-Hee Park)

Abstract

The efficiency of LED package is increasing by applying the high power, and a existing lighting is changing as the LED lighting. However, many problems have appeared by heat. Therefore, in order to solve thermal problems, LED lighting is designing in several ways, but the advantages of LED lighting is fading due to increase the prices and volumes.

In this study, we try to improve the thermal performance by formation of via holes. The junction temperature and thermal resistance in the FR4-PCB with via-holes of 0.6[mm] was excellent in experiment and FR4-PCB with Via-holes of 0.6[mm] was excellent in simulation without solder. Further, the thermal resistance and the optical properties can be improved through a formation of via-holes.

Key Words : LED, Thermal Resistance, Junction Temperature, Metal PCB, FR4 PCB, Via-hole

1. 서 론

낮은 광 효율과 적색의 장파장 대역으로 시작된 LED 기술은 단순한 색상을 나타내며 주로 기계장치 표시용 소자 및 숫자, 문자의 디스플레이로 사용되어 왔다[1]. 1993년 니치아 화학의 Nakamura에 의하여 InGaN를 기반으로 하는 고휘도 청색 LED가 개발되면서 1990년대 중반 이후 상용화 되었다. 1995년 고휘도 녹색 LED가 개발되며 빛의 삼원색인 적색, 청색,

녹색 LED가 등장하게 되었고 1996년 청색 LED에 형광물질(YAG: Ce)을 첨가시키는 방법으로 백색 LED가 개발되었다[2].

LED는 기존 광원에 비하여 고효율과 장수명의 장점과 제품의 소형화 및 고속의 응답 특성, 색온도 및 파장변화의 특성을 가지고 LCD 백라이트, 자동차 헤드램프, 대형 전광판, 감성조명 및 경관조명 등 장식용 조명부터 실외조명까지 다양한 분야에 적용되며 차세대 광원으로서 부상하고 있다[3-4].

하지만 LED는 반도체 제품으로 수명과 성능이 온도의 영향을 심각하게 받는다. 고휘력 LED의 경우 소비전력이 높아 발생하는 열이 많은데 생성된 열을 내부에서 지속적으로 지니게 되면 소자의 접합온도가 상승하게 된다. 접합온도의 증가는 P-N 접합 부분에

* 주저자 : 원광대학교 공대 정보통신과 석사과정
** 교신저자 : 원광대학교 전기전자 및 정보공학부 교수
Tel : 063-850-6349, Fax : 063-857-6890
E-mail : parkdh@wonkwang.ac.kr
접수일자 : 2010년 11월 15일
1차심사 : 2010년 11월 24일
심사완료 : 2010년 12월 9일

서 생성된 열이 외부로 원활하게 방출되는 것을 저하시키고, 칩 내부에 남은 열이 전자와 정공의 비발광 재결합을 증가시켜 광 효율 하락 및 LED의 수명 및 신뢰성과 내구성에 큰 영향을 미친다[5-6].

위와 같은 문제를 해결하기 위해 LED 칩에서 생성된 열을 반드시 주변으로 효과적으로 전달시켜야만 접합온도를 낮추어 효율 및 신뢰성을 향상시킬 수 있다. 따라서 LED 조명설계시 인가전류를 낮추고 패키지 개수를 증가시켜 발열을 줄이거나 열전도도가 높은 고가의 Metal PCB를 사용하고 원활한 열 방출을 위해 HeatSink를 부착하고 있지만 이로 인한 가격 상승 및 조명기구의 부피가 커짐에 따라 LED광원의 장점을 퇴색시키고 있다[7].

본 연구는 기존의 Metal PCB를 사용하는 LED 조명을 Via-hole을 형성한 FR4 PCB로 대체하기 위하여 Via-hole의 사이즈 및 개수에 변화를 주며 그에 따른 열적 특성분석을 통해 최적화 시키는데 있다.

2. 이론고찰

2.1 PCB 구조

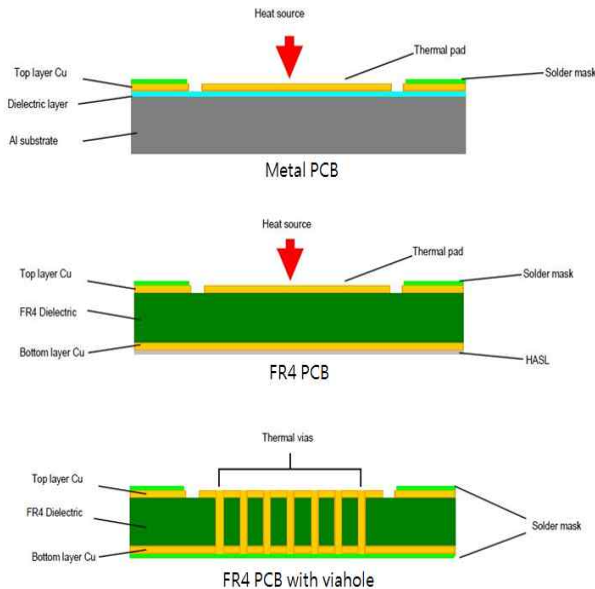


그림 1. PCB 종류와 구조[8]
Fig. 1. Type and construction of PCB

그림 1은 Metal PCB와 FR4 PCB, Via-hole이 형성된 FR4 PCB의 단면을 나타낸다. Metal PCB의 Al 열전도도는 150[W/m-K]이며 FR4 PCB의 FR4 열전도도는 0.2[W/m-K]로 열전도도의 차이로 인하여 High Power LED의 높은 열을 원활하게 방출시키기 위해서 Metal PCB를 사용하게 된다. 하지만 FR4 PCB에 Via-hole을 형성하면 LED PKG의 Heat slug에서 발생하는 열이 Via-hole을 타고 직접적으로 방열부까지 전달이 되는 장점이 있다.

2.2 열 저항

고출력 LED는 1[W]급 혹은 10[lm] 이상의 LED를 말하며 전원 및 주변온도에 의해 특성이 변화되는 소자로 300[mA]~1[A]정도의 고전류(High Current)로 동작한다. 고전류로 동작하기 위해서는 열 저항(Thermal Resistance)이 작아야 하는데 열 저항은 해당 전력에 대한 온도차의 비율로 정의되며 단위는 [°C/W]로 나타낸다.

열 저항은 다음과 같은 식으로 나타낼 수 있다.

$$R_{jx} = \frac{T_j - T_x}{P_H} \quad (2-1)$$

여기서

R_{jx} =접합온도부터 특정 환경까지의 열 저항[°C/W]

T_j =정상상태의 접합온도[°C]

T_x =외부온도[°C]

P_H =소모되는 전력(W)=전류(I)×전압(V)

측정조건에서 소자의 접합온도는 식 (2-2)와 같이 정의 할 수 있으며, T_j 는 정상 상태에서의 소자의 접합 온도이고 단위는 [°C]이다.

$$T_j = T_{j0} + \Delta T_j \quad (2-2)$$

T_{j0} 는 디바이스에 전기적 에너지를 인가하기 전의 접합온도를 나타내고, 인가된 전기적 에너지에 의해 변화된 접합부분의 온도를 ΔT_j 로 나타내며, 단위는

[°C]이다.

열천이 방법에서는 온도 감응 계수를 사용하여 LED에 전기적 에너지가 인가되는 동안 접합온도의 변화를 식 (2-3)과 같이 측정할 수 있다.

$$\Delta T_J = K \times \Delta V_F \quad (2-3)$$

여기서 K는 이상적인 P_N 접합 다이오드에서 소자에 영향을 미치지 않을 정도의 작은 감지 전류(sensor current)를 가했을 때 순방향 전압과 소자의 온도에 따른 일정한 비례 관계를 구할 수 있다. 이때 나타나는 기울기를 비례상수 K(K factor)라 한다. ΔV_F는 구동전류와 감지전류 인가에 따른 순방향 전압차를 나타낸다[9-10].

따라서 접합온도의 측정은 열 저항을 구함에 있어서 제일 중요한 요소가 되며 다음과 같은 방법으로 계산할 수 있다.

$$T_J = T_{JO} + (V_{ME} - V_M) \times \left| \frac{T_{high} - T_{low}}{V_{low} - V_{high}} \right| \quad (2-4)$$

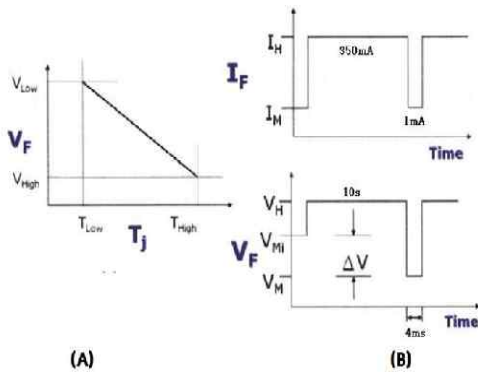


그림 2. (A) 온도변화에 따른 전압 변화
(B) 전류 변화에 따른 순방향 전압 변화
Fig. 2. (A) Change of Voltage by temperature
(B) Change of Voltage by Forward Current

그림 2는 식 (2-4)의 접합온도와 순바이어스 전압의 기울기 $\left(\frac{T_{high} - T_{low}}{V_{low} - V_{high}} \right)$ 와 전류 구동 방법에 대한 내용이다. 구동전류는 10[s] 동안 350[mA]를 인가하였으며 감지전류는 4[ms] 동안 1[mA]를 인가하여 감지전

류를 바탕으로 접합온도 변화를 확인할 수 있었다.

2.3 실험 방법

그림 3은 실험에 사용된 Via-hole을 형성한 FR4 PCB의 설계도면을 나타내는 것으로 25×25[mm](가로×세로)로 구성하였으며 Via-hole의 크기와 개수에 변화를 주었다.

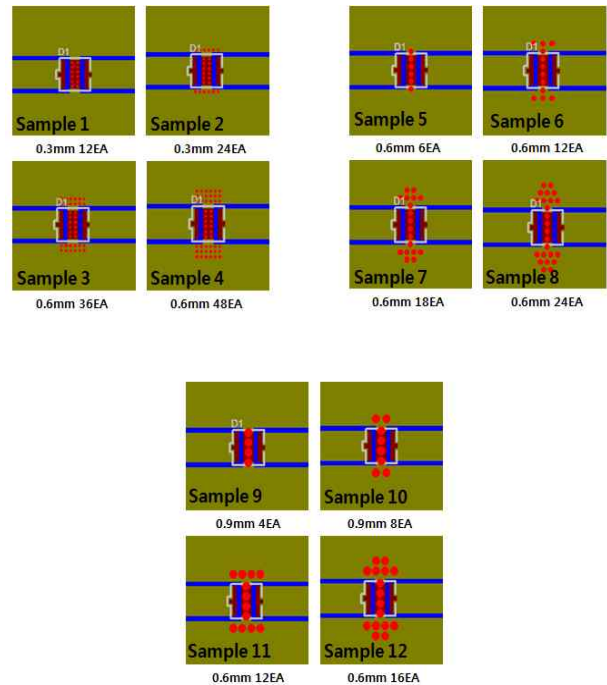


그림 3. PCB 설계도면
Fig. 3. Design sample of PCB

표 1. 사용된 PCB 재질 및 Via-hole 구성
Table 1. Construction and material of PCB

구 분	Via 구성	구 분	Via 구성
Sample 1	0.3[mm], 12	Sample 7	0.6[mm], 18
Sample 2	0.3[mm], 24	Sample 8	0.6[mm], 24
Sample 3	0.3[mm], 36	Sample 9	0.9[mm], 4
Sample 4	0.3[mm], 48	Sample 10	0.9[mm], 8
Sample 5	0.6[mm], 6	Sample 11	0.9[mm], 12
Sample 6	0.6[mm], 12	Sample 12	0.9[mm], 16

표 1은 각 샘플의 Via-hole 사이즈 및 개수에 대한 구성을 나타낸다. Via-hole에 도금된 Copper의 두께는 70[μm]으로 샘플 (1, 5, 9), (2, 6, 10), (3, 7, 11), (4, 8, 12)에 형성된 Via-hole의 Copper 부피는 일정하게 설계 하였다. 이는 Via-hole의 사이즈에 따른 최적화 분석을 위한 것으로 Copper의 양이 많아질수록 열전도 특성이 좋아지기 때문이다.

다음과 같은 샘플을 가지고 EIA/JEDEC 51-1의 규격에 따라서 접합온도를 측정하였으며, T3ster 장비를 이용하여 열 저항을 측정하였다. 사용된 PKG는 Cree사의 XP-E LED이다. 시뮬레이션은 CFdesign (V.10)을 이용하여 열해석을 실시하였다. 외부온도 25[$^{\circ}\text{C}$]에서 PKG는 XP-E LED의 사이즈를 참고 하였다. 표 2는 시뮬레이션에 사용된 FR4 PCB의 각 층의 구조와 열전도도를 나타내며 표 3은 Metal PCB의 각 층의 구조와 열전도도를 나타낸다.

표 2. FR4 PCB 각 층의 열전도도
Table 2. Thermal conductivities of FR4 PCB layers

Layer/Material	Thickness (μm)	Thermal conductivity (W/m-K)
SnAgCu solder	75	58
Top layer copper	70	398
FR-4	1500	0.2
Bottom layer copper	70	398
ENIG	35	58

표 3. Metal PCB 각 층의 열전도도
Table 3. Thermal conductivities of Metal PCB layers

Layer/Material	Thickness (μm)	Thermal conductivity (W/m-K)
SnAgCu solder	75	58
Top layer copper	70	398
PCB dielectric	100	2.2
Al plate	1500	150

3. 실험 결과

3.1 접합온도 측정

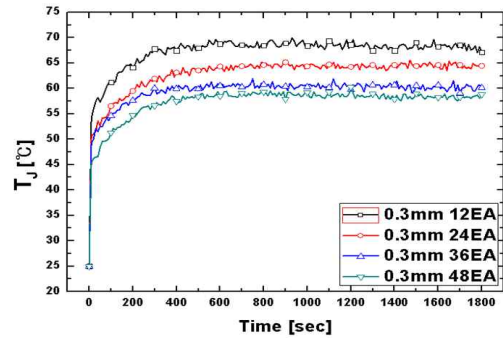


그림 4. 0.3[mm] Viahole의 개수에 따른 접합온도
Fig. 4. Junction temperature by number of 0.3[mm] via hole

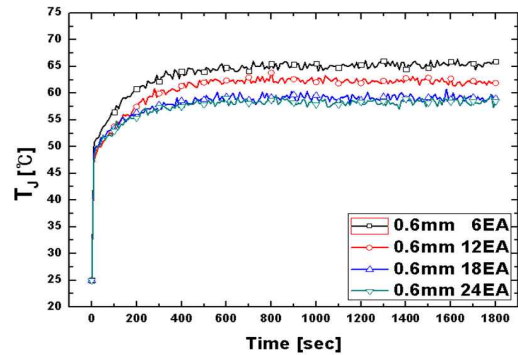


그림 5. 0.6[mm] Viahole의 개수에 따른 접합온도
Fig. 5. Junction temperature by number of 0.6[mm] via hole

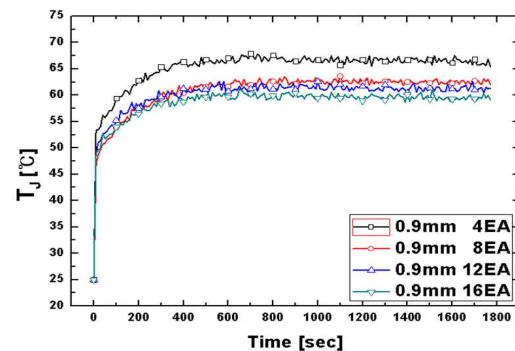


그림 6. 0.9[mm] Viahole의 개수에 따른 접합온도
Fig. 6. Junction temperature by number of 0.9[mm] via hole

그림 4, 5, 6은 Via-hole 사이즈에 따른 접합온도 측정 결과를 나타낸다. 초기 25[°C]에서 꾸준히 상승하는 접합온도는 약 400[sec]이후 안정화 된다. Via-hole의 개수가 증가 할수록 접합온도는 낮아지지만 온도 감소폭 또한 낮아짐을 확인하였다. 사이즈별로는 Via-hole 0.6[mm]에서 가장 좋은 특성을 보였다.

3.2 T3ster 열 저항 측정

그림 7은 샘플 4, 8, 12(S14, S24, S34)에 대하여 T3ster 장비를 이용하여 열 저항 측정 결과이다. Via-hole 0.6[mm]에서 23.1524[K/W]로 가장 낮았으며 0.3, 0.9[mm]순으로 낮게 나왔다. 접합온도 측정결과와 마찬가지로 0.6[mm]에서 방열 성능은 가장 우수하였다.

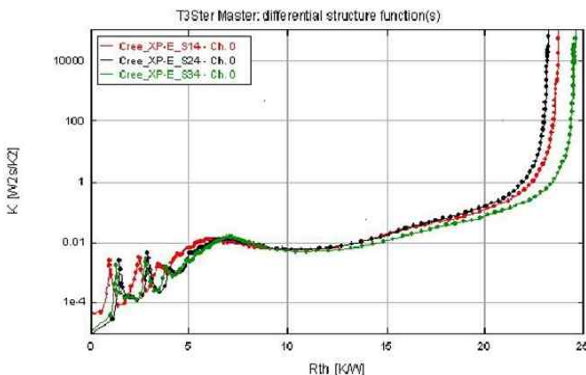


그림 7. T3ster 장비를 이용한 열저항
Fig. 7. Thermal resistance by using T3ster equipment

3.3 CFD 열 해석 결과

제작된 샘플 12개와 Via-hole 개수를 한 단계 낮추어 총 15개의 Via-hole이 형성된 FR4 PCB와 Via-hole이 형성되지 않은 FR4 PCB, Metal PCB를 합쳐 총 17개의 모델을 설계하였다. PCB구조는 표 2, 3과 같으며 Heat Power 1W를 인가하였고 각각의 열 해석 결과는 표 4로 나타내었다. Metal PCB를 사용한 LED 패키지의 접합온도는 65.718[°C]를 나타냈으며 Via-hole이 형성되지 않은 FR4 PCB를 사용한 LED 패키지의 접합온도는 74.5018[°C]를 나타내었다.

Metal PCB의 재질은 Al로 열전도도가 150[W/m-K]로 높은 반면에 FR4의 열전도도는 0.2[W/m-K]로 낮아 LED 패키지에서 발생하는 열이 PCB 통해 방열부로 원활하게 전달되지 못하여 접합온도가 상승함을 알 수 있다. Via-hole을 형성한 FR4 PCB는 접합온도를 크게 낮출 수 있었으며 Via-hole의 개수가 증가함에 따라 Metal PCB와 동등한 열전달 능력을 나타내었다. Via-hole의 개수가 적을때에는 0.6[mm] 사이즈에서 온도가 가장 낮았다. Via-hole의 사이즈에 따라서 LED PKG의 Heat slug 부분에 형성되는 개수가 달라지며 PKG 주위에 밀접할 수록 방열성능은 개선될 수 있다.

표 4. Via hole에 따른 접합온도
Table 4. Junction temperature by via hole

재 질	Via-hole 크기[mm]	Via-hole 개수[EA]	접합 온도[°C]
Metal	×	×	65.7180
FR4	×	×	74.5018
FR4	0.3[mm]	6	70.1056
FR4		12	67.9380
FR4		24	66.8102
FR4		36	65.2971
FR4		48	64.6516
FR4		0.6[mm]	3
FR4	6		67.6260
FR4	12		66.5880
FR4	18		65.8111
FR4	24		65.1973
FR4	0.9[mm]		2
FR4		4	68.8271
FR4		8	67.5805
FR4		12	66.7683
FR4		16	65.9945

그림 8은 PCB에 따른 열 전달 분포를 나타내고 있다. Via-hole이 형성되지 않은 FR4 PCB의 경우 열 전달이 원활히 이루어지지 않아 PCB 윗면과 HeatSink 부분의 온도차가 크며 Metal PCB와 Via-hole이 형성

된 FR4 PCB의 경우 온도차가 적음을 확인할 수 있다.

그림 9는 접합온도와 열 저항 측정에 사용된 샘플뒀 면을 나타낸다. Via-hole 0.6[mm], 0.9[mm]에서는 Via-hole 안에 솔더가 채워짐을 확인할 수 있었다.

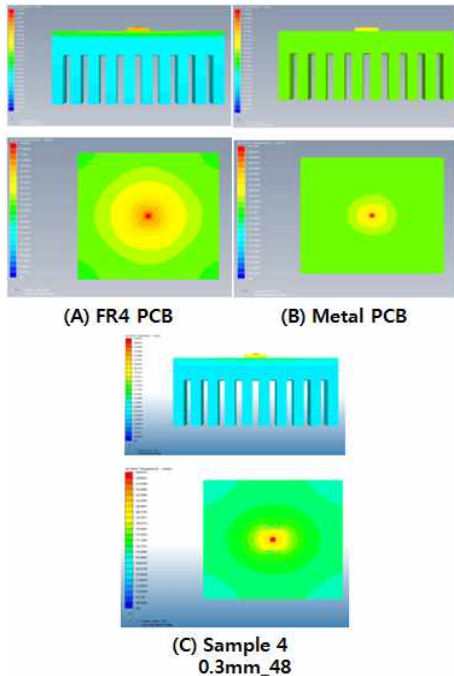


그림 8. CFD시뮬레이션을 이용한 온도 분포
(A) FR4 PCB, (B) Metal PCB,
(C) Via-hole 0.3[mm] 48

Fig. 8. Distribution of temperature by CFD simulation (A) FR4 PCB, (B) Metal PCB, (C) Via-hole 0.3[mm] 48

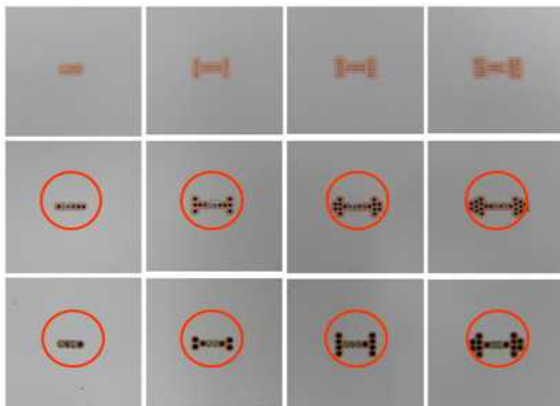


그림 9. PCB샘플에서의 솔더
Fig. 9. Solder in PCB sample

4. 결 론

각기 다른 3가지 방법의 실험을 통하여 Via-hole 구성에 따른 LED PKG의 열적 특성을 확인하였다. 전압차를 이용한 접합온도 측정과 T3ster 장비를 이용한 열 저항 측정에서는 Via-hole 0.6[mm]에서 가장 좋은 특성을 나타냈으나 시뮬레이션 결과로는 Via-hole 0.3[mm]에서 가장 좋은 특성을 보였다.

PCB의 Via-hole 구성은 사이즈가 작을수록 LED PKG 주위에 보다 근접하게 형성할 수 있으며, 일정영역 안에서 도금된 Cu의 양을 최대로 늘릴 수 있고, Via-hole 안의 Air영역의 부피를 최소화시킬 수 있는 장점이 있다. 하지만 PCB와 LED PKG의 솔더링 과정에서 솔더가 Via-hole의 Air 영역을 채워줌으로써 열전도 특성을 상승시킬 수 있다.

즉 FR4 PCB에 Via-hole을 형성하면 Metal PCB와 비슷한 성능을 낼 수 있으며 Via-hole의 사이즈는 0.6[mm]에서 최적화됨을 확인하였다. 또 시뮬레이션 결과를 분석하면 PKG 주위에서 열이 많이 발생하기 때문에 Heat slug부분과 PKG 주위에 Via-hole을 형성하는 것이 열전달 능력을 향상시키는데 도움을 줄 수 있다.

References

- [1] N. Holonyak, Jr. and S. F. Bevaqua, "Coherent (visible) light emission from Ga(As_{1-x}P_x) junctions", Applied Physics Letter, Vol. 1, No. 4, pp. 82-83, 1962.
- [2] Shuji Nakamura, Takashi Mukai, and Masayuki Senoh, "Candela class high-brightness InGaN/AlGaIn double heterostructure blue light emitting diodes", Applied Physics Letter, 64, p. 1687, 1994.
- [3] 신무환, 김재필, "LED 패키징기술 입문", 북스힐, p. 283, 2009.
- [4] Seung-Min Lee, Se-II Lee, Jong-Kyung Yang, Jong-Chan Lee and Dae-Hee Park, "Optimization of Heatsink and Analysis of Thermal Property in 75W LED Module for Street Lighting", Trans. KIEE, Vol. 59, No. 3, p. 609-613, 2010.
- [5] S. L. Chuang, "Kinetic model for degradation of light-emitting diodes, "IEEE J. Quant. Electron., vol. 33, no. 6, pp. 970-979, Jun. 1997.
- [6] N. Narendran, and Y. Gu, "Life of LED-based White Light sources", IEEE/OSA Journal of Display Technology, Vol. 1 No. 1, pp. 167-170, 2005.

- [7] Xiaobing Luo, Wei Xiong, Ting Cheng, Sheng Liu, "Design and Optimization of Horizontally-located Plate Fin Heat Sink for High Power LED Street Lamps", Electronic Components and Technology Conference, ECTC2009.59th, pp. 854-859, 2009.
- [8] Cree, "Optimizing PCB Thermal Performance for Cree® XLamp® LEDs", <http://www.cree.com>, 2010.
- [9] Integrated Circuits Thermal Measurement Method - Electrical Test Method (Single Semiconductor Device), EIA/JEDEC Standard No. 51-1.
- [10] Zhiling Ma, Xueren Zheng, Weijian Liu, Xiaowei Lin, Wanling Deng, "Fast thermal resistance measurement of high brightness LED", Electronic Packaging Technology, 2005 6th International Conference, pp. 1-3, 2005.

◇ 저자소개 ◇



이세일(李世一)
 1983년 10월 16일생. 2009년 2월 원광대학교 공대 전기전자 및 정보통신공학부 정보통신 졸업. 현재 동대 대학원 정보통신학과 석사과정.
 Tel : (063)850-6349
 Fax : (063)857-6890
 E-mail : player231@naver.com



이승민(李承敏)
 1981년 6월 14일생. 2002년 2월 벽성대학 전자과 졸업. 2006년 원광대학교 공대 전기전자 및 정보공학부 졸업. 2009년 동대 대학원 전자재료공학과 졸업(석사). 현재 금호전기(주)기술연구소 연구원.
 Tel : (031)329-7740
 Fax : (031)329-7705
 E-mail : gomusin7@



박대희(朴大熙)
 1954년 11월 10일생. 1979년 한양대 전기공학과 졸업. 1983년 동대 대학원 전기공학과 졸업(석사). 1989년 일본 오사카 대학 대학원 졸업(박사). 1979~1991년 LG 전선 연구소 선임연구원. 1991년~현재 원광대학교 공과대학 전기·전자 및 정보공학부 교수.
 Tel : (063)850-6349
 Fax : (063)857-6890
 E-mail : parkdh@wonkwang.ac.kr