

대기전력저감을 위한 플라이백컨버터

丁烽根*, 張相皓*, 金恩洙†, 崔紋基**, 桂文浩***

A Novel Flyback Converter for Low Standby Power Consumption

Bong-Gun Chung, Sang-Ho Jang, Eun-Soo Kim, Mun-Gi Choi and Moon-Ho Kye

요 약

최근 대기전력저감기능을 갖는 PWM IC를 적용한 플라이백 컨버터는 대기전력 모드 시 Burst 스위칭 동작에 의해 전력소모를 최소화 할 수 있지만 경 부하 및 대기전력모드 시 변압기를 통해 흐르는 큰 자화전류에 의해 여전히 낮은 효율특성을 가지는 문제점이 있었다. 본 논문에서는 경 부하 및 대기전력모드 동작 시 자화전류를 최소화함으로써 효율을 개선한 회로를 제안하였으며 50인치 PDP TV PSU (Power Supply Unit)에 있어서 대기전력 및 보조전원으로 사용된 70W 플라이백 컨버터에 적용 실험하여 보았다.

ABSTRACT

Recently, although the power consumption of the flyback converter at the light load and standby power load was minimized by the burst mode operation of PWM IC, flyback converter has still the low efficiency characteristics by the high magnetizing current flowing through magnetizing inductance of transformer. This paper proposes a novel flyback converter with an improved efficiency characteristics and the reduced magnetizing current at the light load and standby power load. Prototype of the 70W multi-output flyback converter for an auxiliary power module of 50 inch PDP TV is built and the experimental results are described.

Key Words : Standby Power, Burst Mode Operation, Flyback Converter, SMPS

1. 서 론

최근 높아지는 에너지에 대한 관심과 환경적인 문제점 때문에 에너지의 소비를 줄이기 위한 많은 연구가 이루어지고 있다. 현재 우리나라 가정에서의 전력소비량 중 약 10%가 대기전력으로 소모 되고 있으며^[1],

이로 인해서 발생하는 환경파괴와 에너지 사용의 증가와 같은 문제점을 개선하고자 국제 에너지 기구에서는 모든 가전기기 및 전력기기에 대기전력을 1W 이하로 줄이도록 권고하고 있다. 그러한 대기전력 정책들은 대부분 나라들이 자발적 규제제도를 가지고 있으나, 최근에는 의무규정으로 채택 해 가고 있는 추세이다.^[2] 이에 대응하기 위해 대기전력 저감을 위한 전원장치 기술개발이 활발하게 진행되고 있다.^[3, 4, 5, 6]

하지만 이러한 1W 이하의 대기전력저감 제품을 생산하기 위해서는 대기전력만을 공급 할 수 있는 수W 정도의 대기전력용 플라이백 컨버터(Flyback Converter)와 같은 전원회로를 추가로 사용하여야 하는데 이는 제품원가상승과 같은 문제점이 야기된다.

†교신저자 : 정희원, 전주대 전기전자정보통신공학부 부교수
E-mail : eskim@jj.ac.kr

*학생회원 : 전주대 전기전자정보통신공학부 재학

**정회원 : LG이노텍 Power 연구실 SMPS 그룹 책임연구원

***정회원 : ICCUS Elpac, Senior Design Engineer

접수일자 : 2009. 2. 9 1차 심사 : 2009. 3. 16

심사완료 : 2009. 6. 17

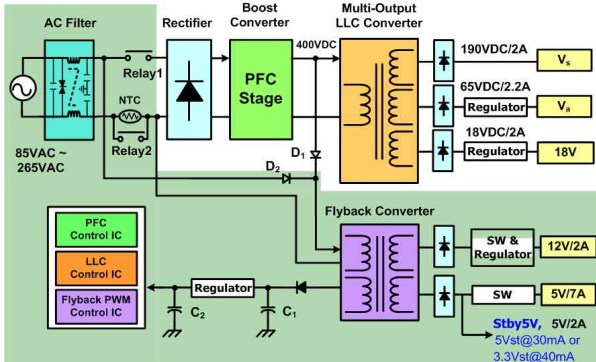


그림 1 PDP TV PSU 주회로 구성도
Fig. 1 Main configuration of PSU for PDP TV

따라서 그림 1에 나타 낸 바와 같이 원가절감 차원에서 기존에 적용되었던 60~70W급 플라이백컨버터를 가지고 대기전력전원(Stby 5V/10mA~60mA)을 공급할 수 있도록 적용하고 있다. 하지만, 60~70W정도 큰 용량의 플라이백컨버터를 사용하여 동작하게 되면 70W이상의 정격용량에서 전력을 전달 할 수 있도록 설계된 작은 값의 변압기 자화인덕턴스(L_m)를 통해 자화전류가 많이 흐르게 되어 플라이백컨버터를 구성하는 부품에서 발생하는 손실이 증가되어 효율을 저감시키는 원인이 되고 있다. 이를 해결하기 위해 최근 대기전력저감기능을 갖는 산켄IC (STR-W6252) 및 Infineon IC (ICE3BR0665J)를 적용한 플라이백 컨버터는 경 부하 및 대기전력모드(Light load & Standby Mode) 시 Burst 스위칭 동작에 의해 소모 전력을 최소화 할 수 있지만 경 부하 및 대기전력모드 동작 시 변압기를 통해 흐르는 큰 자화전류에 의해 여전히 낮은 효율특성을 갖는 문제점이 있었다.

본 논문에서는 경 부하 및 대기전력모드동작 시 효율개선을 위한 새로운 회로를 제안하였으며 50인치 PDP TV 전원장치 (PSU : Power Supply Unit)에 적용하여 비교 검토하였다.

2. 본 론

2.1 주회로 구성

그림 1에 나타낸바와 같이 PDP TV PSU 전원장치의 동작은 실제 동작 시 크게 정상모드동작과 대기전력모드동작 상태로 나눌 수 있으며 PDP TV PSU 주회로 구성 도에서 PDP TV PSU 주전원인 PFC 승압컨버터(Boost Converter)와 다 출력 LLC 공진컨버터(Multi-Output LLC Resonant Converter)는 동작을 하

지 않고 단지 리모트컨트롤을 통해 턴-온(Turn-on)/턴-오프(Turn-off) 제어가 가능한 상태를 대기전력모드 (Standby Power Mode)상태로 정의하고, 리모트컨트롤이나 다른 수동적인 방법을 통해 PDP TV PSU 모든 전원이 동작하고 있는 상태를 정상모드(Normal Mode) 동작이라 정의한다. 대기전력전원 및 다 출력 보조전원을 위한 플라이백컨버터는 그림 1 및 그림 2에 나타낸 바와 같이 PDP TV PSU 전원장치에 있어서 다 출력 LLC공진컨버터의 주전원(V_s , V_a , 18V)이 아닌 70W 정격용량의 플라이백컨버터(12V/2A, 5V/7A/2A)를 사용하고 있다. 적용된 플라이백컨버터의 입력전원은 정상모드 동작 시에는 입력역률개선을 위한 PFC 승압컨버터 출력전압($V_{PFC}=400VDC$)으로부터 다이오드 D_1 을 통해 공급되고, 대기전력모드동작 시는 AC입력 단에 연결된 Relay1과 Relay2가 차단되고 단지 AC입력전원(85VAC~260VAC)단에 연결된 다이오드 D_2 에 의해 단상반파정류 된 전원을 공급받아 동작 된다.

두 가지 동작모드를 갖는 플라이백 컨버터에 있어서 변압기 설계는 정상모드동작 상태에서 70W 최대정격부하조건 (5VDC/7A/2A, 12VDC/2A) 및 입력전압조건 (300VDC~400VDC)을 가지고 설계를 해야 한다. 위의 설계 조건을 가지고 변압기 제작 시 플라이백 컨버터의 최대정격용량에서 전력을 전달하기 위해서는 변압기 자화인덕턴스(L_m)를 작은 값으로 설계 적용해야 함으로 대기전력동작 및 경 부하 동작 시에 변압기 자화인덕턴스에 많은 자화전류가 흐르게 되어 스위칭소자에서의 손실과 변압기 권선에서의 손실, 스너버손실 등이 많이 발생되게 된다.

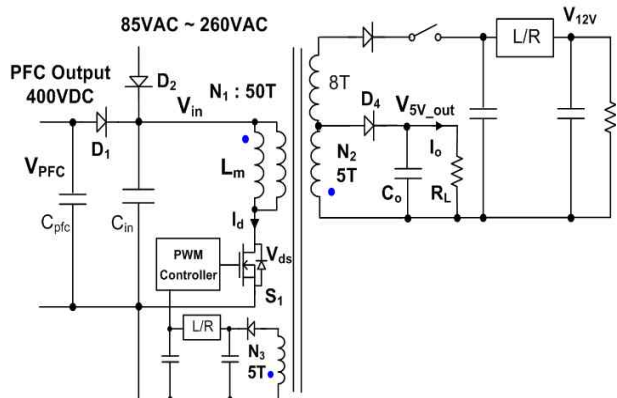


그림 2 대기전력 및 다출력 보조전원을 위한 기존 플라이백컨버터
Fig. 2 Conventional flyback converter for the multi-output auxiliary power supply and standby power

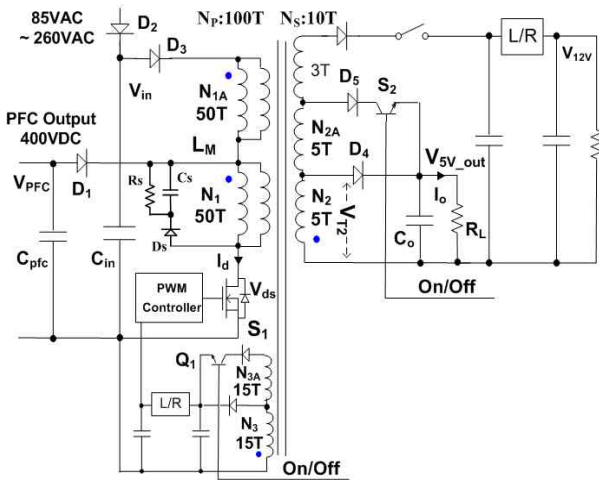


그림 3 대기전력 저감을 위한 제안된 플라이백 컨버터
Fig. 3 Proposed flyback converter for reducing standby power consumption

따라서 이와 같은 손실발생 문제점을 개선하기 위해 본 논문에서는 플라이백 컨버터 주회로 동작을 대기전력모드동작과 정상모드동작의 두 가지 동작모드로 분류 제어하여, 정상모드동작에서는 작은 값의 자화인덕턴스에서 동작되도록 회로를 구성하고, 대기전력모드 동작에서는 증가된 값의 자화인덕턴스에서 동작되도록 회로를 구성 해 줌으로써 변압기 자화인덕턴스를 통해 흐르는 자화전류를 최소화함으로써 각 구성품의 발생 손실을 저감 할 수 있는 플라이백 컨버터를 제안 적용 하였다.

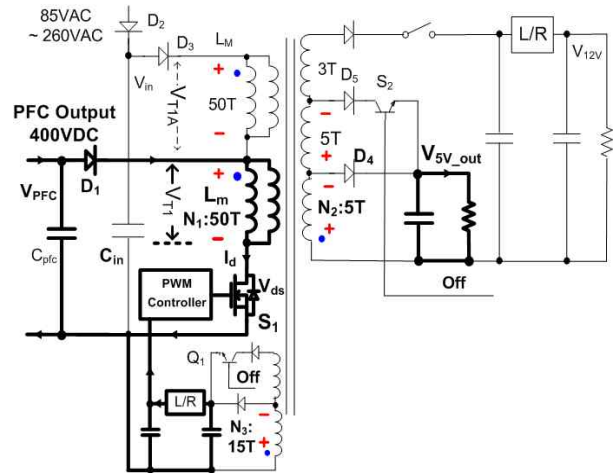
2.2 대기전력 저감을 위한 제안된 플라이백 컨버터

그림 3은 대기전력 저감을 위해 제안된 플라이백 컨버터이고, 그림 4와 그림 5에 나타난 바와 같이 제안된 플라이백 컨버터는 부하 및 입력전압상태에 따른 제어조건에 따라 두 가지 동작모드로 동작된다.

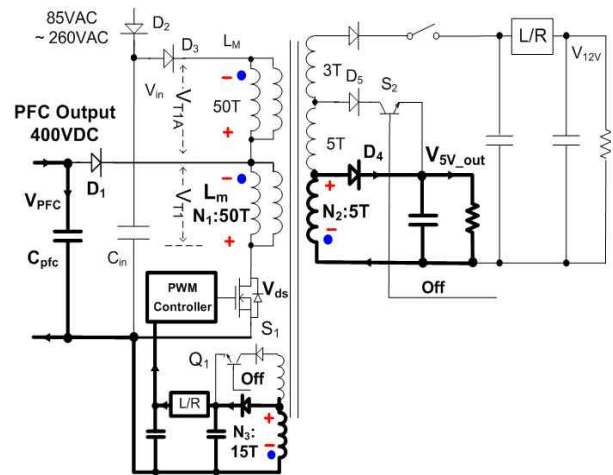
2.2.1 정상모드동작

그림 4(a)와 그림 4(b)에 나타난 정상모드동작은 AC 입력전원단(85VAC~260VAC)에서 공급되던 전력은 차단되고 PFC 승압컨버터 출력 단($V_{PFC}=400VDC$)에서 다이오드 D_1 을 통해 전력을 공급받아 동작된다. 이때는 그림 2에 나타난 기존의 플라이백 컨버터와 동일조건인 변압기 자화인덕턴스(L_m) 및 1, 2차 측 턴-수비($N_1/N_2 : 50T/5T$)에 의해서 동작을 하게 된다.

이때의 플라이백 컨버터의 동작모드는 다음과 같다. 그림 4(a)에서처럼 주 스위칭소자 S_1 이 턴-온함에 따라 PFC 승압컨버터 출력전압(400VDC)이 변압기에 인



(a) S_1 턴-온 시 동작, (a) Turn-on of S_1

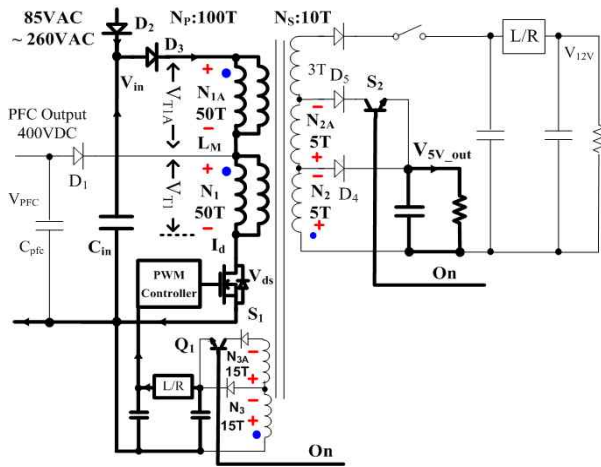


(b) S_1 턴-오프 시 동작, (b) Turn-off of S_1

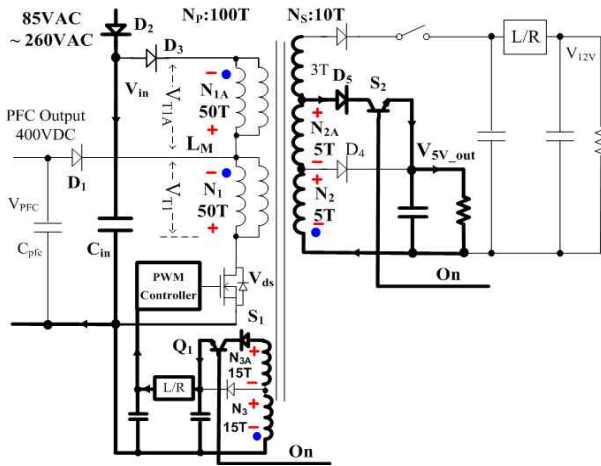
그림 4 제안된 컨버터의 정상동작모드

Fig. 4 Normal operation modes of the proposed converter

가되고 자화인덕턴스(L_m)에 전류가 흐르게 된다. 이때 변압기 2차 측 권선(N_2)에는 역극성전압에 따라 출력다이오드(D_4)에 역 바이어스 전압이 인가되고 입력에너지는 2차 측으로 전달되지 못하고 1차 측 자화인덕턴스(L_m)에 에너지를 저장하게 되며, 출력 커패시터(C_o)는 출력부하로 방전을 하게 된다. 그림 4(b)에서 주 스위칭소자 S_1 이 턴-오프시 변압기 1, 2차 측 권선전압 극성이 변화고 1차 측 자화인덕턴스(L_m)에 저장된 에너지는 변압기 2차 측 권선과 출력다이오드(D_4)를 통해 전달하게 되며, 이때 변압기 2차 측에서 턴-수비에 의해 1차 측으로 유도(Reflect)된 전압



(a) S₁ 턴-온 시 동작, (a) Turn-on of S₁



(b) S₁ 턴-오프 시 동작, (b) Turn-off of S₁

그림 5 제안된 컨버터에 있어서 대기전력저감을 위한 동작모드
Fig. 5 Operation modes for reducing standby power in the proposed converter

$(V_{T1} = \frac{N_1}{N_2} \cdot V_{T2})$ 은 입력전압($V_{PFC}=400VDC$)과 합해져 주 스위칭소자 S_1 에 인가된다. 정상모드동작에서의 플라이백컨버터는 최소입력전압(V_{PFC_min}) 및 최대정격부하조건(P_{RL_max})에서도 불연속모드로 동작하기 위해서는 변압기 1차측 자화인덕턴스(L_m)의 값은 식(1)과 같이 작아져야한다.

$$L_m < \frac{T D_{max}^2 V_{PFC_min}}{2 P_{RL_max}} \quad (1)$$

이럴 경우 자화인덕턴스(L_m)의 값이 줄어들기 때문에 경 부하 및 대기전력모드 동작 때도 많은 자화전류

가 흐르게 되어 주 스위칭소자 및 각 구성부품에서 손실이 많이 발생되게 된다. 이와 같은 문제점을 개선하기 위해 본 논문에서는 동작모드를 대기전력모드동작과 정상모드동작으로 분류하여, 회로의 동작모드에 따라 자화인덕턴스의 값을 증가시켜 자화전류를 제한함으로써 손실을 저감하도록 하였다.

2.2.2 대기전력동작모드

그림 5의 대기전력모드동작에서는 그림 1에서 Relay1과 Relay2가 차단되므로 PFC승압컨버터 출력단에서 공급된 전력은 차단되고 AC입력전원단(85VAC~ 260VAC)에서 다이오드 D_2 를 통해 공급된 입력전원(V_{in})으로 플라이백컨버터가 동작하게 된다. 이때 그림2의 변압기 50턴(Turn)의 1차측 권선(N_1)에 그림 3에 나타난 것처럼 작은 용량의 권선 굵기를 갖는 50턴 권선(N_{1A})을 직렬로 연결하여 대기전력동작모드 시 자화인덕턴스 값은 기존자화인덕턴스(L_m)에 비해 턴-수비 제공으로 증가(L_M)하게 되어 변압기의 자화전류를 저감시킴으로 플라이백 컨버터 각 구성부품에서 발생할 수 있는 손실들을 최소화하여 대기전력모드동작 시 효율을 개선시키고자 하였다.

이때 대기전력모드동작 시 변압기 1차 측 턴-수($N_p=N_1+N_{1A}$)가 50턴에서 100턴으로 증가함에 따라 자화인덕턴스 값은 증가하게 되지만 변압기 2차측 권선(N_2) 및 제어전원권선(N_3)의 턴-수가 변함이 없다면 변압기 2차측 5VDC 정전압 제어 시에 주 스위칭소자 S_1 의 턴-오프 시 변압기 1차 측 권선으로 유도(Reflected)되는 전압이 증가하여 주 스위칭소자 S_1 의 턴-오프 전압이 증가하게 되고 이에 따라 주스위칭소자의 스위칭손실 증가 및 스너버손실이 증가하여 효율을 저감시키기 때문에 변압기 2차 측 권선의 턴-수($N_s=N_2+N_{2A}$)는 변압기 1차 측 턴-수($N_p=N_1+N_{1A}$)를 고려하여 같은 턴-수비(50T/5T \Rightarrow 100T/10T)로 증가시켜 설계해야한다.

대기전력모드동작 시 1차 측 턴-수가 증가함($N_1:50T \Rightarrow N_p:100T$)에 따라 자화인덕턴스(L_m)가 증가하게 되어 식(2)에 의해 출력전압(V_{5V_out})은 감소하게 되며, 출력전압(V_{5V_out})을 상승시키기 위해서는 식(3)에 의해 나타난 턴-온 기간(T_{on})은 증가하게 된다.

$$V_{5V_out} = V_{in} \cdot T_{on} \sqrt{\frac{R_L}{2 \cdot L_M \cdot T}} \quad (2)$$

$$T_{on} = \sqrt{\frac{2 \cdot L_M \cdot T}{R_L}} \cdot \frac{D}{D_A - D} \cdot \frac{N_s}{N_p} \quad (3)$$

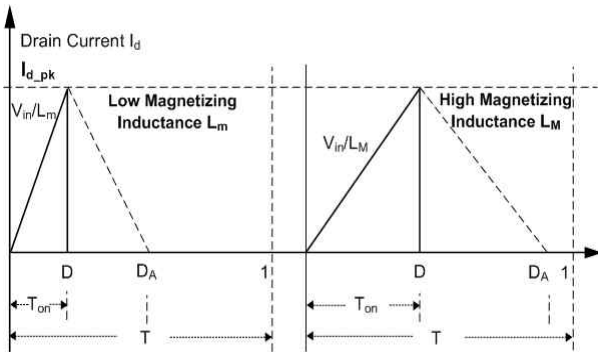


그림 6 Burst모드에서 제한된 Drain 피크 전류($I_{d, pk}$) 동작 시 파형

Fig. 6 Operation waveforms of the limited drain peak current($I_{d, pk}$) in the burst mode

즉 불연속모드에서 동작하는 플라이백 컨버터의 출력전압($V_{5V_{out}}$)을 정전압 제어하기 위해서는 자화인덕턴스(L_M)의 증가에 따라 턴-온 시간(T_{on})이 증가되어 출력전압($V_{5V_{out}}$)을 제어하게 된다.

식 (4)는 2차 측 부하로 전달되는 턴-오프 기간을 나타내었다.

$$D_A - D = \sqrt{\frac{2 \cdot I_o \cdot L_M}{V_{5V_{out}} \cdot T}} \cdot \frac{N_s}{N_p} \quad (4)$$

뿐만 아니라 그림 6에서처럼 대기전력모드 동작 시 PWM 전류제어모드에 의해 동작되는 대기전력제어 Power IC(STR-W6252, 650V, 2.7A)^[5]의 Burst Mode 동작 중 Power Mosfet Drain 전류 I_d 의 피크 값($I_{d, pk}$: 400mA)이 정상모드동작 시 피크전류(2.5A)의 15% 이내로 제한되기 때문에 제안된 회로가 적용된 경우 식 (2) 및 식 (4)에서처럼 자화인덕턴스(L_M)의 증가에 따른 턴-온 시간증가에 의해 동일 출력부하에서 Burst 모드 동작 시 자화인덕턴스(L_M)에 저장된 에너지가 크므로 기존회로 방식에 비해 적은 스위칭 횟수로 출력전압($V_{5V_{out}}$)이 제어됨으로 스위칭에 따른 소비전력을 저감 할 수 있다.

3. 실험결과

제안된 대기전력저감 주회로인 플라이백 컨버터의 스위칭소자와 다이오드, 스너버 커패시터 및 저항(R_s, C_s) 값과 PDP TV PSU의 AC입력부의 필터 및 구성부품 등에 대한 내용을 표 1에 작성하여 나타냈으며, 표 2에는 70W 플라이백 컨버터에 적용된 변압기의 측정 파라미터를 나타냈다.

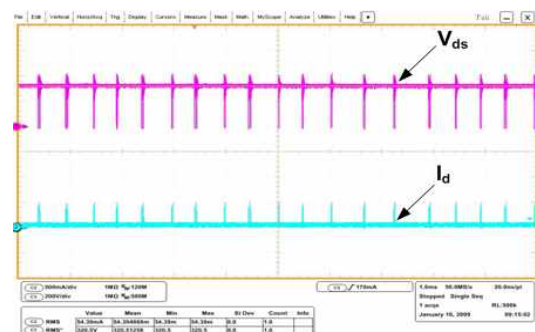
표 1 PDP TV PSU AC 입력 단 및 플라이백컨버터 적용 소자
Table 1 Devices used in flyback converter and AC input terminal of PDP TV PSU

| 적용 부품소자 | | 품명 |
|--|---------------|-------------------------------|
| 플라이백 컨버터 | 주스위칭소자 S_1 | STR-W6252, 650V, 2.7A |
| | 2차측다이오드 D_4 | FCH30A10 100V, 30A |
| 스너버 소자 | 스너버다이오드 D_s | 1N4007 1000V, 1A |
| | 스너버커패시터 C_s | 2200pF |
| | 스너버저항 R_s | 75k Ω |
| PFC출력 단 다이오드 D_2 AC입력 단 다이오드 D_1, D_3 | | GPP20M 1000V, 2A |
| AC입력 필터 및 정류부 | VARISTOR | 14D621K, 385V |
| | THERMISTOR | DSC-8D, 8[Ω], 5.5[A] |
| | 정류다이오드 | GPP20M \times 2 1000V, 2A |
| | 필터인덕턴스 | 50 μ H |
| | 필터커패시터 | 1000pF \times 2 |

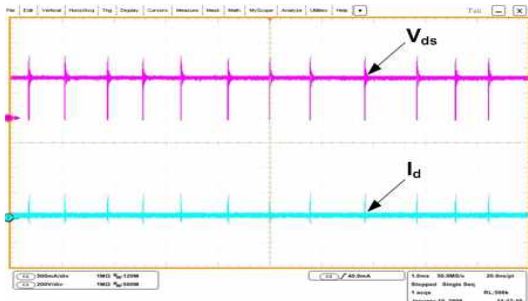
표 2 권선방법에 따른 변압기 파라미터

Table 2 Transformer parameters due to the winding methods

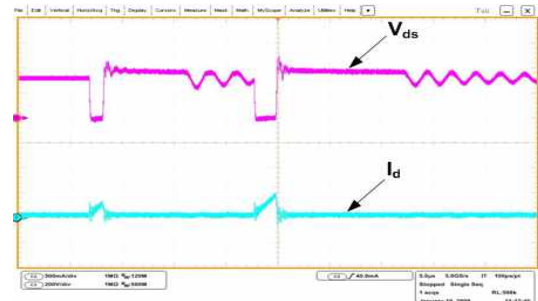
| 변압기 권선에 따른 각 부분 측정 | $N_1:50T/N_2:5T$ | $N_p:100T/N_s:10T$ |
|----------------------|------------------|--------------------|
| | 측정값 | 측정값 |
| 1차측인덕턴스(L_1) | 424.3 μ H | 1.728mH |
| 2차측인덕턴스(L_2) | 4.42 μ H | 17.63 μ H |
| 자화인덕턴스(L_M/L_M') | 424.1 μ H | 1.716mH |
| 1차측 누설 인덕턴스 | 0.2 μ H | 12 μ H |
| 등가누설인덕턴스(L_{eq}) | 17.4 μ H | 57.6 μ H |



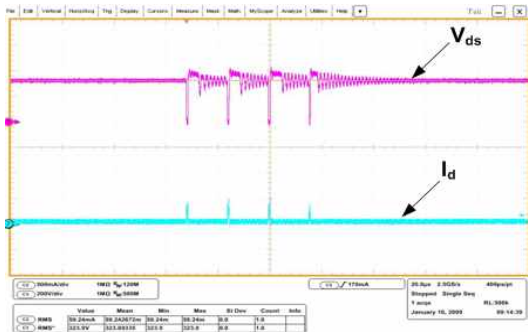
(a) 기존회로 실험파형(200V/Div, 500mA/Div. 1.0ms/Div)
(a) Experimental waveforms of the conventional circuit



(b) 제안된 회로 실험파형(200V/Div, 500mA/Div. 1.0ms/Div)
 (b) Experimental waveforms of the proposed circuit

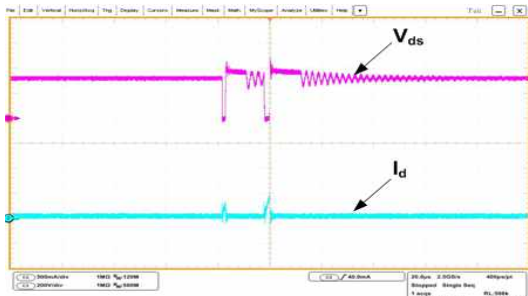


(f) 제안된 회로 실험파형(200V/Div, 500mA/Div. 5.0us/Div)
 (f) Experimental waveforms of the proposed circuit

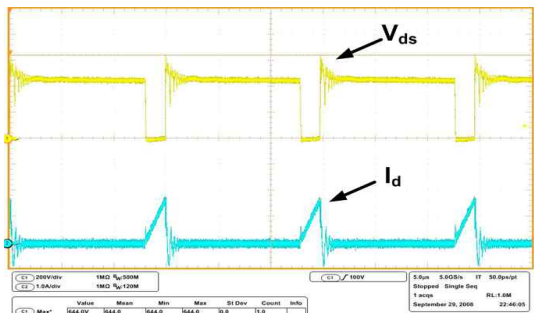


(c) 기존회로 실험파형(200V/Div, 500mA/Div. 20us/Div)
 (c) Experimental waveforms of the conventional circuit

그림 7 기존 회로 및 제안된 회로의 대기전력모드 동작 시 주 스위칭소자(S_1) 전압. 전류 실험파형 (입력전압 230VAC, 출력/전압전류 5VDC/30mA)
 Fig. 7 Experimental waveforms of voltage(V_{ds}) and current(I_d) of the main switch(S_1) at the standby mode operation of the proposed circuit

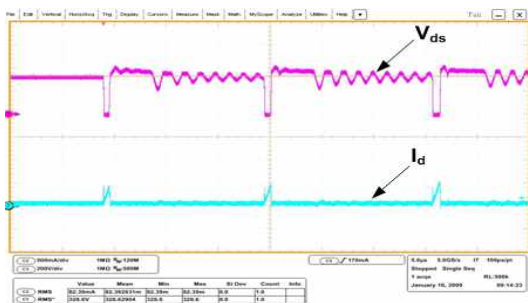


(d) 제안된 회로 실험파형(200V/Div, 500mA/Div. 20us/Div)
 (d) Experimental waveforms of the proposed circuit



(200V/Div, 1A/Div. 5us/Div)

그림 8 제안된 회로의 정상모드 동작 시 주 스위칭소자 (S_1) 전압. 전류 실험파형 (입력전압 400VDC, 출력/전압전류 5V_{DC}/7A)
 Fig. 8 Experimental waveforms of the main switch(S_1) at normal mode operation of the proposed circuit



(e) 기존회로 실험파형(200V/Div, 500mA/Div. 5.0us/Div)
 (e) Experimental waveforms of the conventional circuit

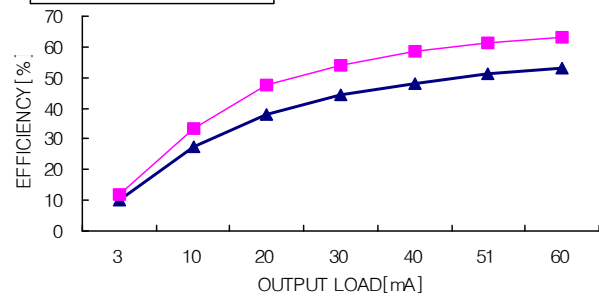
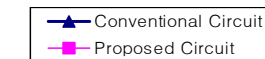


그림 9 입력전압 230VAC에서 부하전류(5V, 10mA ~ 60mA)에 따른 대기전력모드 동작 시 효율특성비교
 Fig. 9 Efficiency characteristics under load conditions (5V, 10mA ~ 60mA) in the 230VAC input voltage

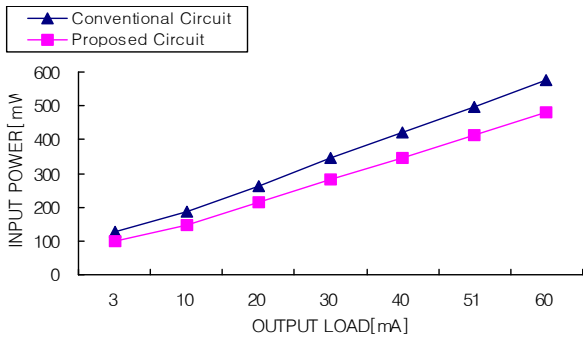


그림 10 입력전압 230VAC에서 부하전류(5V, 10mA ~ 60mA)에 따른 대기전력모드동작 시 입력소모전력 특성비교
 Fig. 10 Measured the standby input powers under load conditions (5V, 10mA ~ 60mA) in the 230VAC input voltage

그림 7의 실험파형은 입력전압(230VAC), 출력전압/전류(5VDC/30mA) 조건에서 측정되었고, 그림7 (a), (c), (e)는 기존회로의 대기전력모드동작 시 스위칭소자 S_1 양단전압(V_{ds})과 전류(I_d)의 파형이고 그림 5 (b), (d), (f)는 제안된 회로의 스위칭 소자 S_1 양단전압(V_{ds})과 전류(I_d) 파형이다. 그림 7에 나타난 제안된 회로는 큰 자화인덕턴스(L_M)에 따라 전류기울기가 완만히 상승하여 대기전력모드동작 시 제어 IC(STR-W6252)의 전류모드 제어를 위한 제한된 전류 제어신호(I_{d_pk})에 의해 턴-오프 되는 시점이 길어짐에 따라 턴-온 시간이 증가하여 변압기 자화인덕턴스에 저장된 에너지가 기존 회로에 비해서 증가하므로 특히 경 부하 및 대기전력모드동작 시 기존회로에 비해서 자주 스위칭하지 않은 특성을 가지고 있어 Power Mosfet 구동 및 스위칭손실을 최소화 할 수 있으므로 효율개선 효과를 얻을 수 있다.

그림 8은 제안된 대기전력저감 회로에서 정상모드동작 시 플라이백 컨버터는 AC입력 단 정류다이오드 D_1 에서 입력되는 전원이 아닌 PFC 승압컨버터로부터 다이오드 D_2 를 통해 입력되는 전압 400VDC로 동작된다. 부하조건(5V/7A) 및 실험측정을 위해 접퍼 및 배선을 길게 연결되어 동작되고 있는 중에서도 스위칭소자의 전압정격 아래에서 안정되게 동작됨을 볼 수 있다. 그림 9와 그림 10에 기존회로 및 제안된 회로에 대해 AC 230V 입력전압조건에서 부하 전류변화(5V, 10mA ~ 60mA)에 따른 효율특성 및 입력소모 전력량을 나타냈다. 출력 5V, 10mA 부하조건에서 기존회로의 대기전력은 187mW이고 제안된 회로의 대기전력은 148mW의 결과를 얻었고, 출력부하(5V, 10mA~60mA) 증가 시에는 대기전력소모가 기존 플라이백 컨버터보다 더 작아져서 전체적으로 6.3% ~ 10% 정도 효율특성이 향상됨을 볼 수 있었다.

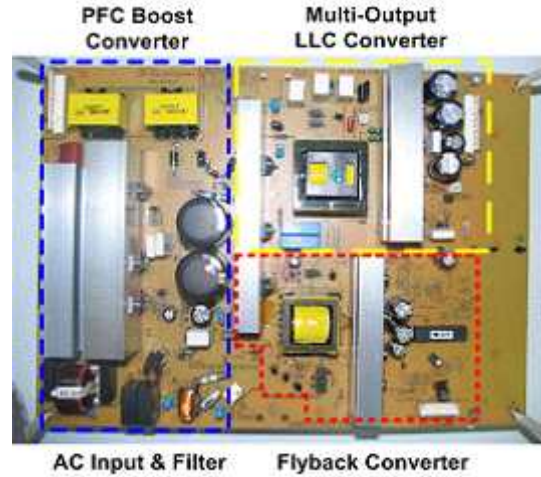


그림 11 50 인치 PDP TV PSU 주회로 보드 사진
 Fig. 11 PSU main board of the 50 inch PDP TV

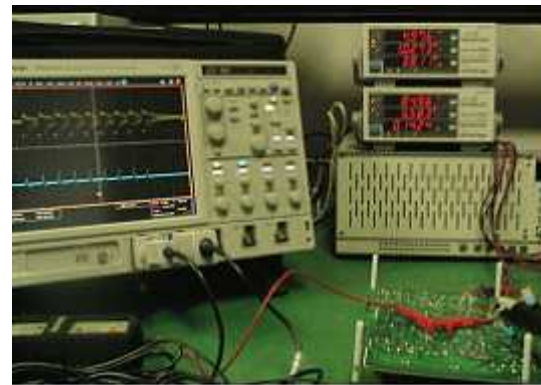


그림 12 대기전력 측정사진
 Fig. 12 Standby power measurement photograph

4. 결 론

PDP TV PSU의 보조전원 및 대기전력을 위해 적용된 70W 플라이백 컨버터에 있어서 대기전력 저감을 위한 개선된 주 회로를 제안 실험적용 하였다.

경 부하 및 대기전력모드 동작 시 기존의 회로에 비해서 제안된 회로에 있어서 저감된 변압기 자화전류에 의해 출력부하(5V, 10mA~60mA)조건에서 6.3% ~ 10% 정도 효율특성이 향상되었고, 효율과 소모전력 측정 비교를 통해 제안된 회로의 개선효과를 확인하였다.

본 논문은 지식경제부의 지원으로 수행한 에너지기술인력양성사업 학술진흥(2007-E-AP-HM-P-18-0000)의 연구결과입니다.

참 고 문 헌

- [1] 김남균, “국내 가전기기의 대기전력 현황과 전망”, *전력전자학회지*, 제11권 제4호, 2006. 8.
- [2] 김영래, “국제 에너지효율 및 대기전력 규제동향”, *전력전자학회지*, 제11권 제4호, 2006. 8.
- [3] Jin-ho Choi, Jung-won Kim, Dong-young Huh, “The new technique for the lowest power consumption in the stand-by of power supply”, *IEEE PESC 2004*, pp.741-746, 2004. 6.
- [4] 정지훈, 최종문, 권중기, “다출력 컨버터의 대기전력저감에 관한 연구”, *전력전자학회 논문지*, 제12권, 제6호, pp.433-440, 2007. 12.
- [5] Jin-ho Choi, Dong-young Huh, Young-seok Kim, “The improved burst mode in the stand-by operation of power supply”, *IEEE APEC'04. Nineteenth Annual IEEE*, Vol. 1, pp. 426-432, 2004.
- [6] Bo-Teng Huang, Ko-Yen Lee, YenShin- Lai, “Design of a Two-Stage AC/DC Converter with Standby Power Losses Less than 1 W”, *Power Conversion Conference-Nagoya, 2007. PCC'07*, 2007.
- [7] Sanken Electric Co., Ltd, “STR-W6200 Series Application Note”, 2005. 11.



최문기(崔紋基)

1974년 2월 28일생. 2001년 인제대 전자공학과 졸업(석사). 2001년~2004년 파웰 연구소. 2006년~현재 LG Innotek(주) Power연구실SMPS Gr.책임연구원.



계문호(桂文浩)

1958년 1월 30일생. 1982년 한양대 전자공학과 졸업. 1991년 창원대 전기공학과 졸업. 1982년~1998년 한국전기연구원 전력전자연구부 선임연구원. 1999년~2001년 Century electronics, Engineer 2001년~2003년 Martek power, Military power supply, Engineer. 2004년~2005년 나오 테크놀로지스, SMPS 개발, 연구소장. 2005년~2009년 ICCUS Elpac, Medical power supply 개발 업무, Senior Design Engineer. 2007년~2009년 파워프라자 미주지사 지사장.

저 자 소 개



정봉근(丁烽根)

1982년 11월 25일생. 2009년 현재 전주대 공과대학 전기전자정보통신공학부 재학. 2008년 대한민국 인재상(대통령상 수상).



장상호(張相皓)

1983년 11월 5일생. 2009년 현재 전주대 공과대학 전기전자정보통신공학부 재학.



김은수(金恩洙)

1964년 3월 26일생. 1986년 중앙대 공대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 2000년 2월 동 대학원 전기공학과 졸업(공학박). 1989년~2001년 한국전기연구원 전력전자연구그룹 선임연구원. 2001년 9월~현재 전주대 공과대학 전기전자정보통신공학부 부교수. 당 학회 국문지 편집위원.