

## PLC 시뮬레이션을 이용한 자동차 조립 라인 설계

이창호\*, 왕지남\*\*, 박상철\*\*\*

### Design of a Vehicle Assembly Line Using PLC Simulation

Chang Ho Lee\*, Gi Nam Wang\*\* and SangChul Park\*\*\*\*

#### ABSTRACT

Auto-makers can only remain competitive by producing high quality vehicles in an efficient way. In designing a production line, one of the most important objectives of digital manufacturing is to verify design errors as early as possible. In terms of the cost and time saving, it is very essential to start the construction of a production line with a proven design which is error-free. Likewise, this paper aims to implement PLC verification using an example. The verification in automobile manufacturing means verifying PLC program, which control automatic devices. In this paper, we built a virtual factory to implement PLC simulation and introduced verification procedure using PLC Studio. Finally, we can prove the availability for the PLC verification.

**Key words** : Digital Manufacturing, PLC Simulation, Verification

#### 1. 서 론

근래에 들어 자동차에 대한 소비자의 요구가 다양해지고, 제품의 라이프 사이클이 점점 짧아지고 있다. 글로벌 기업들의 경쟁이 날로 치열해지고 있어, 생존 경쟁에서 살아남기 위해 소비자의 요구를 단기간에 충족시키는 것이 당면과제로 떠올랐다. 이에 많은 기업들은 경쟁력 확보를 위해 협업을 위한 PPR(Product, Process, Resource)의 통합을 주된 이슈로 보고 연구와 투자를 진행 중에 있다. 특히 새 제품 양산을 위한 시스템을 구축할 때 발생하는 하드웨어 수정시간과 안정화 시간의 단축과 비용 절감을 목표로 디지털 제조(Digital manufacturing) 기술을 적용하고 있다.

디지털 제조란 생산시스템을 설비, 안전망, 랙, 센서 등의 물리적, 논리적 요소를 모델링하고, 가상의 공간에서 시뮬레이션 기술을 이용하여, 신규라인 준비, 공정 변경 등에 발생할 수 있는 각종 오류를 사전에 검증하고, 책임자의 빠른 의사결정을 돕는 기술을 의미

한다<sup>[1]</sup>. 이것은 공정 설계, 공정 계획, 자동화 설비나 로봇의 가상 검증과 OLP(Off-Line Programming), NC설비의 가상 시뮬레이션 등 여러 업무에서 활용되고 있다. 실제로 보잉, 에어버스 등의 항공기 제조 기업의 경우, 20%의 기간 단축 효과와 75% 정도의 공수가 절감되는 것으로 보고되었으며, 자동차 분야의 경우 Top 10(도요타, GM, Audi)의 대부분 기업이 전사적으로 디지털 제조 기술을 채택할 정도로 활발히 적용되고 있다<sup>[2]</sup>.

특히 자동차 산업의 경우, 공장을 설계할 때 레이아웃이나 배치등과 관련된 설계단계보다 제조 설비를 제어하고 테스트하는 단계에서 많은 시간이 소요된다. 이는 제조 공정이 제대로 운영되는데 테스트에 소요되는 시간이 설계에 소요되는 시간보다 길기 때문이다. 공정의 테스트는 제조 설비의 자동화를 위해 사용되는 PLC(Programmable Logic Controller)의 프로그램의 안정성을 보장하는 것이며, 이를 위한 검증 시뮬레이션에 필요성을 느끼고 있다. 이에 PLC 검증에 관한 연구가 많이 진행되었으며, 제어 공학자(Control Engineer)들은 IEC 6113-3 표준에 의해 작성된 PLC 코드를 Petri-Net, FSA(Finite State Automata) 등의 이산 사건 형식론으로 모델링 하거나, 시뮬레이션과의 연동을 통해 검증을 시도하여 왔다<sup>[3]</sup>.

\*학생회원, 이주대학교 산업공학과  
\*\*비회원, 이주대학교 산업공학과  
\*\*\*교신저자, 중신회원, 이주대학교 산업공학과  
- 논문투고일: 2009. 03. 05  
- 논문수정일: 2009. 07. 19  
- 심사완료일: 2009. 07. 21

본 연구에서는 PLC 시뮬레이션을 위한 구조를 제안하고 PLC Studio를 이용한 실제 라인에 대한 검증 절차를 소개하며, PLC 검증의 유용성을 입증하는 것을 목표로 한다.

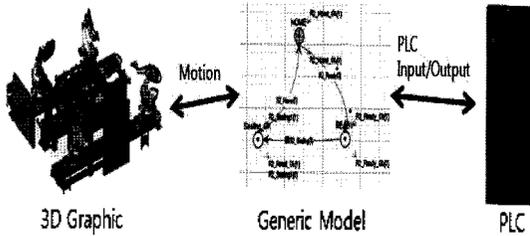


Fig. 1. PLC simulation structure.

## 2. PLC 시뮬레이션

### 2.1 PLC

PLC란 Programmable Logic Controller의 약자로서 기존의 릴레이 회로를 보다 폭넓게 운영하는 시스템으로 제어반의 단점이었던 신뢰성 저하와 제어 시스템 변경 등의 단점을 극복하기 위해 제어반 내의 타이머, 카운터 등의 기능을 반도체 소자로 대체시켜, 시퀀스 제어, PID 제어, 수치 연산 기능을 프로그램 제어 가능하도록 한 장치이다<sup>15)</sup>. 이를 미국 전기 공업회 규격(NEMA : National Electric Manufacturing Association)에서는 “디지털 또는 아날로그 입출력 모듈을 통하여 로직, 시퀀스, 타이밍, 카운팅, 연산과 같은 특수한 기능을 수행하기 위하여 프로그램 가능한 메모리를 사용하고 여러 종류의 기계나 프로세서를 제어하는 디지털 동작의 전자 장치”로 정의한다<sup>16)</sup>.

PLC는 소형화와 단가인하로 인해 공장자동화와 유연생산시스템(Flexible Manufacturing System)에 필수적인 구성 요소로 자리 잡았으며, 자동차, 제철, 기계, 물류 등의 여러 산업에 응용되고 있다. 특히 자동차 공장은 타 산업보다 자동화 진척속도가 빠르며, 현재 EMS, AS/RS, Shuttle 등의 복잡한 설비들을 제어하는데 사용하고 있다.

PLC 사용의 증가와 맞물려 현장에서는 여러 문제들이 생겨나고 있다. 특히, 작성한 PLC 프로그램은 곧바로 사용하는 것이 아니라, 시운전에서부터 양산에 이르기까지 PLC 프로그램의 수정 및 보완작업을 거쳐 최종 완성되는데, 이것은 생산에 필요한 추가 시간과 비용 증대를 가져오게 되었다. 과거에는 간단한 라인에 PLC가 적용되어 추가 시간과 비용이 별 문제 시 되지 않았지만, 자동화의 범위가 넓어져 복잡한 라

인에 적용될 수록 PLC 프로그램을 해석하고 검증하여 수정하는데 많은 시간이 소요되어 문제시 되고 있다.

### 2.2 Logical 모델

Plant Model은 Physical 모델과 Logical 모델, 두 가지로 나뉜다. Physical 모델은 OLP, Layout 등의 기계 제어 측면에서 모델링하는 것이고, Logical 모델은 전기공학자 측면에서 Logic을 모델링 하는 것이다. 이에 PLC 검증 시뮬레이션에서는 입출력 신호를 이용하여 기계 설비를 제어하므로, Logical 모델이 필요하다<sup>7)</sup>.

PLC Studio에서 사용하는 Logical 모델은 이산사건 시스템(DEVS)의 Timed-FSA(Finite State Automata)를 이용하여, PLC 프로그램을 검증한다. 이 방법은 공정을 각 디바이스 별로 모델링을 수행하며, 디바이스들은 입출력과 상태의 집합으로 나타낼 수 있다.

$$M = \langle I, O, S, \delta_{ext}, \delta_{int}, \lambda_{enter}, \lambda_{leave}, \lambda_{disable} \rangle$$

*I*: Input set

*O*: Output set

*S*: State set

$\delta_{ext}$ : External transition function

$\delta_{int}$ : Internal-transition function

$\lambda_{enter}$ : Entering output function

$\lambda_{leave}$ : Leaving output function

$\lambda_{disable}$ : Disable function

장치의 동작은 외부/내부 천이 함수(external/internal-transition function), 진입/탈출 출력 함수(entering/leaving-output function)와 불능 함수(disable function)로 총 5개의 함수로 정의하고, 시스템의 동작은 입출력 함수를 보내는 PLC에 의해 제어되는 방법이다<sup>14)</sup>. 본 연구에서 사용되는 PLC Studio의 Logical 모델은 Fig. 2와 같은 그래픽 형태로 표현된다.

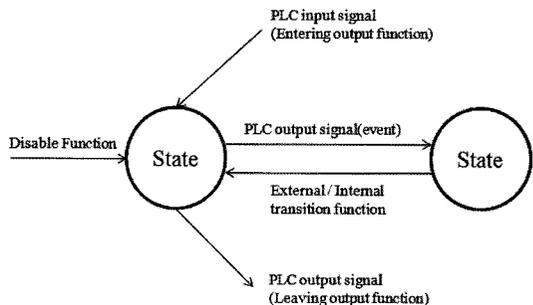


Fig. 2. Logical Model of PLC Studio.

이를 이용하여 PLC 프로그램을 이산 사건의 상태(State)로 정의하고 초기상태에서 외부천이함수의 PLC 입력신호를 바탕으로, 다음 상태(State)로 변하게 되며, 이에 따른 내부천이함수로써 변화되는 PLC 출력신호를 표현하여 모델링 방법을 말한다.

### 3. 생산 라인 설계

가상 생산 라인을 설계하고 구축하여 적용하는 연구가 활발히 진행되고 있다. 그러나 기존 연구들은 가상 생산 라인의 설계에 초점을 두었다면, 이 연구에서는 생산라인을 설계하고 그에 해당하는 PLC프로그램을 검증하여, 시제품 및 양산에 이르는 시간을 단축하는데 주 목적이 있다.

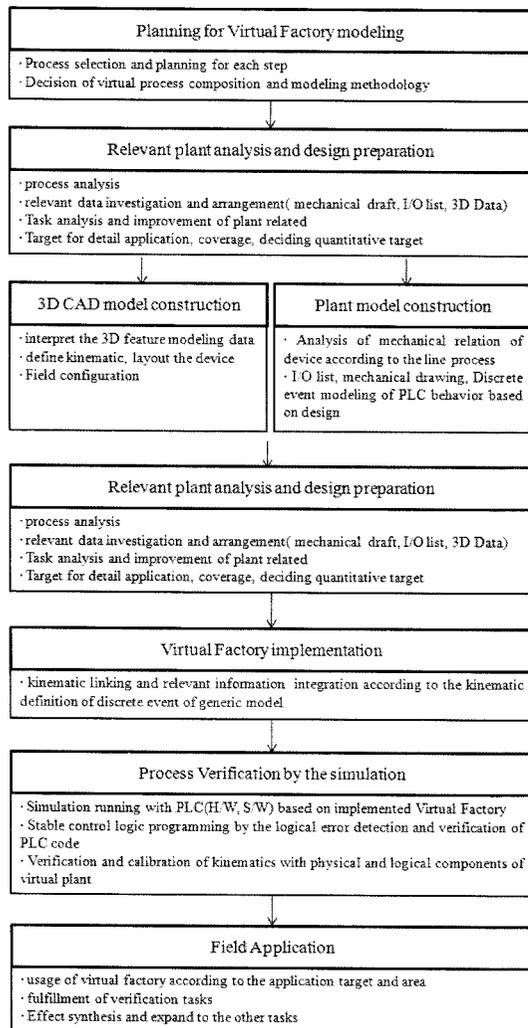


Fig. 3. Procedure of constructing virtual plant.

기존에 디지털 제조기술을 이용한 생산 라인 구축 과정은 체계화되어 있다<sup>14)</sup>. 기존의 구축방법을 바탕으로 PLC프로그램을 검증하기 위해 PLC Studio를 이용하여 가상 라인을 설계하고 구축하였다. 이것은 Fig. 3과 같은 단계로 진행하였으며, Fig. 3은 기존에 운영모델을 Logical Model로 모델링하고, 검증에 필요한 세부 단계에 해당하는 작업을 수정 및 보완하여 나타낸 것이다.

일반적으로 운영 모델은 검증하고자 하는 종류에 따라 각종 시뮬레이터에 개발된 여러 방법론을 사용하고 있다. 이는 검증하고자 하는 분야에 따라 모델링이 상이하므로, 다른 시뮬레이션 시 세사용이 불가능한 단점이 있다. 그러나 PLC Studio의 Logical모델을 이용하여 PLC검증 시뮬레이션을 수행하는 경우에 새 라인 구축이나 라인의 변경 시에 Logical모델의 수정이 필요하게 되는데, Logical모델은 기존 디바이스 그대로 사용이 가능하므로 수정이 용이하여 잦은 라인 변경이 수시로 일어나는 자동차 라인에 적용하기 용이하다.

제 3장에서는 Fig. 3에서 제시한 구축 단계를 바탕으로 PLC 시뮬레이션을 이용하여 가상 생산 라인을 설계한다. 앞으로 설계할 가상 라인은 Fig. 4와 같으며, Part Loader를 통해 앞 공정에서 완성된 판넬을 운반하고 실링 로봇이 실링 작업을 하는 과정을 거쳐 Side Outer 판넬을 만드는 작업을 하는 가상의 생산 라인이다.

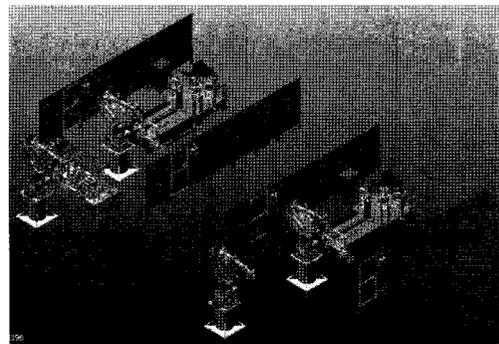


Fig. 4. 3D Graphic Model.

#### 3.1 PLC 프로그램

PLC 프로그램은 IEC-61131-3에 의해 국제 표준안으로 LD(Ladder Diagram), IL(Instruction List), FBD(Function Block Diagram), SFC(Sequence Function Chart)의 다섯 가지 형태의 언어로 규정하고 있으며<sup>15)</sup>, 그 중 이 연구에서는 자동차 분야에서 주로 사용하는 LD(Ladder Diagram)를 사용하여 검증한다.

PLC프로그램은 디바이스가 개수가 늘어날수록 배 이상으로 작업 양이 늘어나는 특성을 가지고 있다. 추가 디바이스가 생기면 그에 해당하는 안전조건이나 디바이스간의 조건을 따져서 작성하기 때문이다. 그래서 복잡한 공정에서는 PLC프로그램 설계자가 할 일이 증가하며, 검증해야 될 양도 기하급수적으로 늘어나게 된다. 특히 자동차 분야에서의 PLC 프로그램은 디바이스의 개수가 많아 매우 복잡하나, 새 생산라인이 설계되더라도 기존 템플릿의 LD를 수정해서 적용하므로 큰 틀에 맞춰 설계하므로 기간의 단축이 가능하다. 그러나 PLC검증 측면에서는 템플릿과 숙련된 설계자가 있어도 많은 시간과 비용이 소요된다.

앞서 Fig. 4에서 제시된 3D그래픽 모델을 바탕으로 PLC 검증 시뮬레이션을 수행하기 위해 Siemens사의 Step7을 이용하여 LD를 작성하였다. PLC도 마찬가지로 Step7의 가상PLC를 이용하였으며, 작성된 LD는 Fig. 5와 같다.

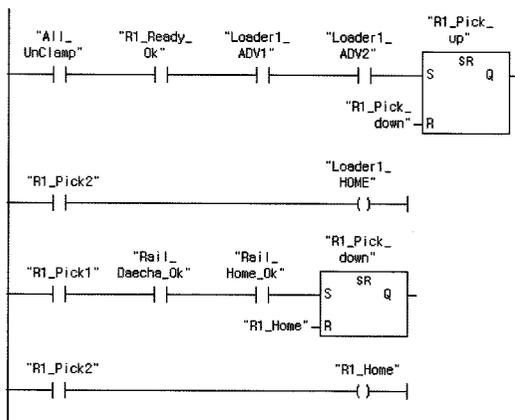


Fig. 5. PLC Ladder diagram.

설계한 가상의 생산라인은 판넬을 만드는 공정의 후속공정이나 공정 전체를 모델링 하지 않았으므로 앞 공정에 대한 모델링이 되어있지 않다. 그래서 시작 버튼이 눌러졌을 때 앞 공정이 끝난 것으로 간주하여 모델링 한 공정이 시작하도록 작성하였다.

위의 Fig. 5는 운반 로봇의 LD를 작성한 일부분이다. 각 심볼의 이름은 디바이스의 이름과 동작명칭 및 순서를 고려하여 작성하였으며 또한 각 디바이스의 안전조건을 배제하여, 검증의 유용성을 쉽게 파악할 수 있도록 간단하게 작성하였다.

3.2 Logical 모델

앞서 제 2.2장에서 설명한 Logical 모델은 이산사건 시스템(DEVS)의 FSA방법론을 통해 상태와 입출력으로 표현되는 간단한 다이어그램(Diagram)으로 공정분석과 PLC 프로그램을 기반으로 모델링을 수행한다. Logical모델은 디바이스 단위로 모델링 하는 것으로, 이 연구에서 설계한 가상 라인인 지그(Jig), Part Loader, 로봇, 대차, 레일의 다섯 가지의 디바이스로 이루어져 있다. 동일한 디바이스는 같은 역할을 수행하여 Logical모델이 일치하지만, 로봇 같은 경우 동일한 디바이스이긴 하나, 서로 역할이 달라 모델링 다르게 해야 한다. 예제에서는 로봇에 달린 건의 종류에 따라 수행하는 역할이 다르므로, 운반과 실링 작업의 두 종류의 로봇으로 나누어 모델링을 수행한다.

앞서 2장에서 설명한 것과 같이 Logical모델은 5개의 함수를 고려하여 모델링 하여야 하므로, 각 5개의 함수에 해당하는 심볼을 정의해 놓으면, PLC입력/출력 값과 State, Event에 매칭시킬 수 있다. 각 디바이스에 해당하는 심볼을 5개의 함수에 맞도록 정리한 Table 1은 다음과 같다.

Table 1. Each device symbol

Device	State	Event	PLC Input	PLC Output
Jig	Clamp Un-Clamp	Clamp_CL CLamp_UCL	Clamp_UCL1(1) Clamp_CL1(1)	Clamp_UCL1(0) Clamp_CL1(0)
Part Loader	Home Part_Load_Ok Advance	Partloading Loader_ADV Loader_Home	Home_Ok(1) Load_Ok(1) ADV1(1) ADV2(1)	Home_Ok(0) Load_Ok(0) ADV1(0) ADV1(0)
Robot (운반)	Home Ready Part_Out_Ok Part_Put_Ok	Part>Loading Pick_up Pick_down Home	Home_Ok(1) Ready_Ok(1) Pick1(1) Pick2(1) Reset_Ok(1)	Home_Ok(0) Ready_Ok(0) Pick1(0) Pick2(0) Reset_Ok(0)
Rail	Home Advance	Advance Home	Daecha_Ok(1) Home_Ok(1) Advance_Ok(1)	Daecha_Ok(0) Home_Ok(0) Advance_Ok(0)

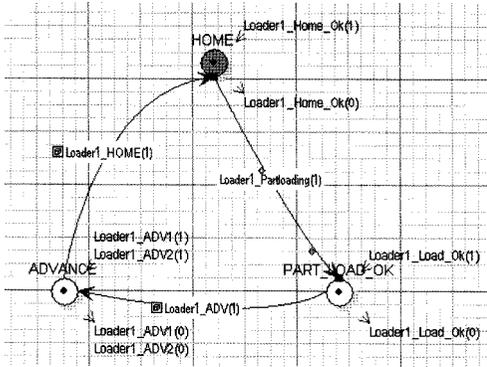


Fig. 6. Logical Model - Part Loader.

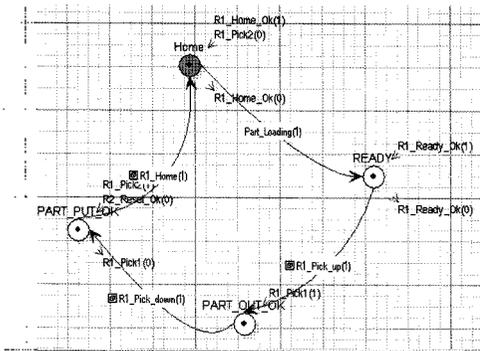


Fig. 7. Logical Model - Moving robot.

Fig. 6, 7은 Table 1을 바탕으로 Part Loader와 운반 로봇을 Logical모델링 한 것이다.

### 3.3 PLC 검증

가상 공장을 구축하여, 공장의 Physical과 Logical 모델을 검증하기 위해서는 Fig. 3과 같은 절차가 필요하다. PLC 검증은 로봇의 OLP, 기계 설비의 Layout과 같은 Physical 부분이 아닌, 가상 공장의 Logic을 검증하는 것으로 LD, FB 등의 PLC프로그램이 실제 공정에 적용했을 때 문제 없이 돌아가는 것을 확인하는 것으로, 공정 logic의 interlock, dead lock 등을 확인한다.

PLC Studio에서 사용하는 PLC검증 방식은 각 디바이스는 I/O 모델의 State 상태를 확인하여 PLC 신호의 Input, Output값을 확인하는 것이다. 기존의 수동의 검증방법에서 3D 그래픽 모델과 연동하여 검증하므로 실제 설비에 물리지 않고도 직관적인 결과물을 얻을 수 있으며, 시뮬레이션을 수행하는데 있어 추가 비용 및 시간이 들지 않는 장점을 지닌다. 또한 Logical 모델은 3D그래픽 없이 검증이 가능하고 그래픽으로 표현하므로, 작업자에게 이해하기 용이하여 교

육 시간이 많이 소요되지 않는다.

검증을 위한 시뮬레이션을 시작하면 Logical모델은 PLC Input값을 확인하게 된다. PLC Input 조건이 충족되어, Output을 발생하게 되면, State는 Event로 인해 State의 변화가 발생한다. 만약 LD상의 문제가 존재하면, 문제시 되는 디바이스의 State에서 Event가 발생하지 않아, State의 변화가 생기지 않거나, 설비가 일정 시간만큼 일을 하지 않는 등의 이상동작을 하게 된다. PLC검증의 이유가 이런 문제가 발생하는 부분을 수정하는 것인데, 이를 수정하기 위해서는 가상공장을 설계한 3D그래픽을 확인하여 찾을 수 있다. 또한 Logical 모델의 State 변화 상태를 통해 어느 디바이스에서 문제가 발생하고 있는지 확인이 가능하므로 공정의 설계자가 LD를 검증함에 있어, 문제를 빠르게 찾아낼 수 있다.

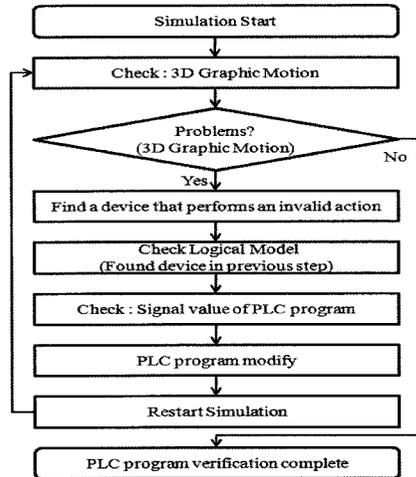


Fig. 8. Formal PLC Verification process.

위의 일반적인 검증 절차를 바탕으로 Fig. 4의 가상 설계한 라인을 검증하였다, 그 중 검증을 통해 발견한 LD 프로그램의 잘못 설계한 사례를 설명한다.

Fig. 4에 보면, 운반 로봇과 실링 로봇이 존재한다. 실제 시뮬레이션 수행 시, 실링 로봇의 반복 작업 현상이 발생하였다. Logical모델을 확인한 결과 실링 로봇의 동작 신호를 받으면 신호가 끝까지 살아있어 전후 작업을 무시한 채 지속적으로 반복작업을 수행하였다. 이는 LD상의 문제가 있음을 의미하며, 이를 해결하기 위해 동작 신호를 꺼주는 부분의 전후 공정의 로직을 찾아 수정하면 된다.

실제로 LD에서 확인한 결과, 운반작업을 끝마치고 실링 작업을 하는 로봇에게 “R1\_Pick”라는 신호를 주어야 하는데, Fig. 9와 같이 “R1\_Pick2”가

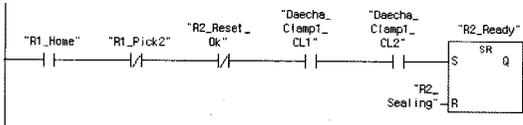


Fig. 9. Incorrectly designed plc program(LD) case.

—로 작성되지 않고, — 신호로 잘못 작성되어, R2\_Ready 조건이 충족되어 계속적인 State변화를 주게 되었던 것이었다. 이를 통해 실링 로봇의 반복 작업 현상을 해결하였고, PLC검증의 유용성을 확인할 수 있었다.

#### 4. 결 론

PLC 프로그램의 검증은 전체 자동화를 표방하는 제조산업에서는 불가피한 일이다. PLC프로그램상의 문제로 공장이 멈추게 되면, 기업의 입장에서는 막대한 피해로 이어지며, 그 피해를 고스란히 소비자가 입기 때문이다. 또한 남들보다 빠르게 제품을 출시하기 위해서 PLC 프로그램의 검증은 시뮬레이션을 통해 대체하는 것이 기업간 경쟁에 도움을 얻을 수 있어 검증에 대한 요구가 증가되고 있다.

이 연구에서는 가상으로 생산 라인을 구축하고, Logical 모델과 3D 그래픽을 이용한 PLC 검증 방법을 제시하였으며, 이를 PLC Studio를 이용하여 검증 시뮬레이션을 수행함으로써 검증의 유용성을 확인하였다. 이것은 PLC 검증을 기존에 생산 라인에서 사람이 수작업으로 진행하던 것을 시뮬레이션을 이용하여 생산 라인에 직접 가보지 않고 가상으로 검증할 수 있음을 의미한다. 이를 새 공장을 설계 시 적용시킨다면, PLC 검증을 생산 라인이 완료되기 전 시점에서 검증을 수행함으로써 기존의 검증 시간을 단축시킬 수 있을 뿐만 아니라 시제품 완성까지의 기간을 단축시킬 수 있어, 그에 대한 비용을 줄이는 효과를 가져온다.

그러나 제안한 PLC검증 방법은 문제점을 발견하는 정도만 가능한 뿐, 문제 발생한 부분을 정확하게 짚어 내지는 못한다. 또한 PLC 수정도 직접 해주어야 하는

문제도 지니고 있다. 나아가 검증에서만 그치지 말고 PLC 프로그램을 자동으로 생성해주고, 수정을 해줄 수 있는 추가 연구가 필요하며, 또한 자동차 라인뿐만 아니라 PLC를 사용하는 모든 산업에 적용하여 PLC프로그램의 검증의 유용성을 확인하는 것이 필요하다.

#### 참고문헌

1. 이강걸 외 2명, "자동차 가상생산 기술적용 : 디지털 가상공장을 이용한 조립공장 자체비치 및 검토", *IE Interfaces*, Vol. 21, No. 1, pp. 131-140, 2008.
2. Lu, R. F. and Sumdaram, S., "Manufacturing Process Modeling of Boeing 747 Moving Line Concepts", *Winter Simulation Conference*, Vol. 1, pp. 1041-1045, 2002.
3. 신종계 외 2명, "제조 기술의 새물결, 디지털 매뉴팩처링", *캐드엔지니어링*, pp. 114-137, 2004.
4. 김유석 외 2명, "분류 및 코딩시스템을 이용한 디지털 가상 공장 객체의 효율적 관리", *한국 CAD/CAM학회 논문집*, Vol. 12, No. 5, pp. 382-394, 2007.
5. 구락준 외 6명, "자동차 조립 라인의 PLC 제어 코드 검증을 위한 이산 사건 모델링", *대한산업공학회, 춘계학술대회논문집*, 2008.
6. 네오엔시스, "PLC 기초", <http://www.neoensys.com/>, 2009.
7. Park, S. C., "A PLC Programming Environment based on a Virtual Plant", *Int. J. Adv. Manuf. Technol.*, Vol. 39, pp. 1262-1270, 2008.
8. Park, C. M., Seong, K. Y., Park, S. C., Wang, G. N. and Han, K. H., "Simulation based Control Program Verification in an Automobile Industry", *MIC 2008 Proceedings*, 2008.
9. Chang Mok Park, "Development of Virtual Simulator for Visual Validation of PLC Program", *CIMCA06 Proceedings*, pp. 32-36, 2006.
10. 정인성 외 4명, "FSA(Finite State Automata)모델을 이용한 PLC 로직 검증 시뮬레이션에 대한 연구", *대한설비관리학회지*, Vol. 12, No. 2, pp. 75-84, 2007.
11. 최성욱 외 4명, "OPC기반의 가상공정시뮬레이터와 다중 PLC의 코드 검증모델에 관한 연구", *대한설비관리학회지*, Vol. 12, No. 3, pp. 45-53, 2007.



**왕 지 남**

1987년 3월~1992년 12월 미 Texas A&M 대학 산업공학과  
 1983년 3월~1985년 2월 한국과학기술원 산업공학과  
 1979년 3월~1983년 2월 아주대학교 공과대학 산업공학과  
 1984년 12월~1987년 8월 현대전자(주) 연구원(Dept. of Production Information Control Systems)  
 1992년 12월~1993년 5월 미 Texas A&M University 연구원  
 1993년 9월~1997년 8월 현재 아주대학교 산업정보시스템공학부 교수  
 2000년 9월~2001년 8월 University of Texas at Austin Visiting Professor  
 연구분야: 자동감시제어, 신경망, PLC, 시뮬레이션, 이산사건 모델링



**박 상 철**

Ph.D. (2000) in Industrial Engineering, Dept of I.E., KAIST, Korea  
 B.S. (1994) in Industrial Engineering, Dept of I.E., KAIST, Korea  
 M.S. (1996) in Industrial Engineering, Dept of I.E., KAIST, Korea  
 2000년 9월~2001년 12월 큐빅테크, 선임연구원  
 2002월 1년~2004년 2월 DaimlerChrysler ITM Dept. Research Engineer  
 2008년 2월~현재 아주대학교 산업정보시스템 공학부, 부교수  
 2005년 1월~현재 Computer-Aided Design and Applications  
 2006년 9월~현재 EJIT (Entric Journal of Information Technology)  
 2007년 2월~2009년 1월 31일 한국 CAD/CAM 학회 편집위원  
 연구분야: CAD/CAM, 시뮬레이션, PLC, 이산사건 모델링



**이 창 호**

2009년 아주대학교 산업정보시스템공학부 학사  
 2009년 아주대학교 산업공학과 석사과정  
 관심분야: Digital Manufacturing, FMS, Factory Automation, Simulation