

적응형 바이어스 기법과 DGS를 이용한 와이브로용 고효율 고선형 도허티 전력증폭기 설계

論 文
8-1-3

Design of High Efficiency and Linearity Doherty Power Amplifier Using Adaptive Bias Technique and DGS for Wibro Applications

오정균*, 손성찬**
(Chung Gyun Oh, Sung Chan Son)

Abstract

In this paper, We play it for the purpose of study about the power amplifier which applied DGS and adaptive bias circuit structure to general Doherty amplifier for the efficiency of a RF power amplifier and a linearity improvement in the WiBro band. As for the IMD3, 3.4dBc was improved with -26.3dBc when we did the measurement result existing Doherty power amplifier and comparison of the Doherty power amplifier which applied an adaptive bias circuit and the DGS which proposed in this paper, and the mean power efficiency verified what was increased in 37%. Also, we were able to know PAE of 36.6% with output power 34.0dBm in P1dB when magnitude of an input signal was 25.6dBm. we did 6dB back off in output P1dB in order to confirm the ACPR which was a nonlinear characteristic and measured the ACPR. we showed the -34.55dBc which was a value of -34.5dBc or below in the 4.77MHz off-set that was a transmission standard. Therefore, we were able to know that we were satisfied with a spectrum mask standard.

Keywords : DGS(Defected Ground Structure), WiBro, PAE, ACPR

I. 서 론

차세대 이동통신 시스템은 높은 속도의 데이터 통신을 위해, 고선형적이며, 고효율 고주파 전력 증폭기의 이용을 필요로 한다. 무선 통신 시스템의 중요한 부분을 차지하고 있는 전력 증폭기의 성능 향상에 대한 연구가 끊임없이 진행되고 있다. 이러한 연구는 주로 전력 증폭기의 성능을 나타내는 출력전력, 선형성, PAE(Power Added Efficiency)등을 향상시키는 데 집중되고 있으며, 이를 위해 다양한 방법이 시도되고 있다[1,2].

Doherty 전력증폭기는 다른 방식에 비해 비교적 구조가 간단하고 부하 임피던스 변조를 이용

하여 높은 효율개선 효과를 볼 수 있기 때문에 최근 Doherty 전력 증폭기 설계기법에 대한 많은 연구들이 진행되고 있다.

본 논문에서는 WiBro 대역에서 RF 전력증폭기의 효율 및 선형성 개선을 위하여, 기존의 도허티증폭기에 적응형 바이어스와 DGS 구조를 적용한 전력증폭기를 설계 및 제작하였다.

II. 적응형 바이어스와 DGS를 이용한 도허티 전력 증폭기 설계

1. 도허티 전력 증폭기 이론

Doherty 증폭기는 주 증폭기와 보조 증폭기로 구성되어 있고 고효율을 유지하기 위해서 저출력에서는 주 증폭기만 동작하고 고출력에서는 두

접수일자 : 2009년 2월 6일
최종완료 : 2009년 3월 25일
*한국정보통신기술대학 이동통신과
교신저자, e-mail : cgoh88@icpc.ac.kr
**한국정보통신기술대학 방송통신설비과

증폭기가 병행해서 동작하게 한다. Doherty 증폭기는 각기 다른 바이어스의 두 증폭기를 사용하는데 주 증폭기를 A급 또는 AB급으로 설계하면, 보조 증폭기는 B급 또는 C급으로 설계한다. Doherty 증폭기의 동작원리의 핵심은 앞서 언급한 바와 같이 부하 임피던스 변조 기법을 이용하는 것이며, 그 원리는 그림 1의 간소화된 Doherty 증폭기의 출력부 회로를 이용하여 설명될 수 있으며 또한, 식 (1), (2)를 통해 설명될 수 있다.

$$Z_1' = \frac{V_o}{I_1} = \frac{R_o}{2} \left(\frac{I_1 + I_2}{I_1} \right), 0 \leq I_2 \leq I_1 \quad (1)$$

$$Z_1 = \frac{R_o^2}{Z_1'} = \frac{2R_o}{1 + I_2/I_1} = \frac{2R_o}{1 + \alpha}, 0 \leq \alpha \leq 1 \quad (2)$$

그림 1에서 전류원 I_1 과 I_2 는 각각 주 증폭기와 보조 증폭기를 의미한다. 식 (2)에서 전류원 I_2 가 0부터 I_1 까지 변함에 따라 전류원 I_1 에서 본 부하 임피던스는 $2R_o$ 에서 R_o 로 변화됨을 알 수 있다. 다시 말하면, 보조 증폭기가 차단되었을 때 주 증폭기의 부하 임피던스는 $2R_o$ 가 되고 두 증폭기 모두 개방되면 R_o 가 되며, 그 중간 출력에서는 중간 값의 부하 임피던스를 가지게 된다. 부하 임피던스 변조기법을 초고주파 Doherty 전력증폭기에 실제로 적용한 구조를 그림 2에 나타내었다.

전류원 I_1 과 I_2 는 각각 완전 정합된 주 증폭기와 보조 증폭기로 대치되었다. 이 증폭기의 입력은 전력 분배기와 각 증폭기의 입력 정합회로로 구성되어 있고 출력단의 위상 차이를 보상하기 위해서 R_o 옴의 특성 임피던스를 갖는 지연선로가 첨가되어 있다. 출력단에는 이 소자들이 최대 출력일 때에 R_o 옴의 정합회로가 첨가되어 있다 [3,4].

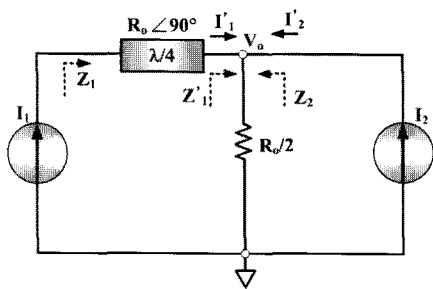


그림 1. 도허티 증폭기의 부하변조 등가회로
Fig. 1. The load modulation equivalent circuit of Doherty amplifier

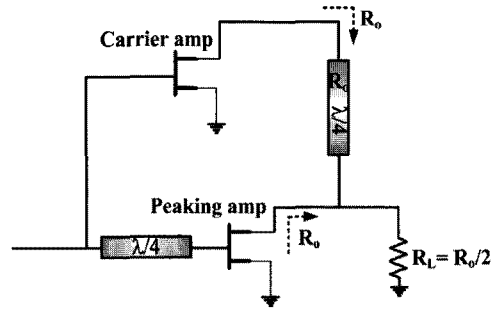


그림 2. 도허티 전력 증폭기의 구조
Fig. 2. Doherty power amplifier topology

2. 바이어스 적응제어 회로 설계

바이어스 제어된 Doherty 증폭기는 증폭기 자체의 효율을 높이기 위한 기법으로, 변화하는 전력레벨에 따라 Doherty 증폭기의 바이어스가 고효율 특성을 가지도록 적응 제어된다. 본 논문에서는 효율 성능 개선량과 바이어스 제어 회로의 구현 복잡성 등을 고려하여 주 증폭기와 보조 증폭기의 게이트 전압을 제어하였으며, 바이어스 제어된 Doherty 증폭기에 대한 시뮬레이션을 위해 Freescale사의 MRF281 LDMOSFET 디바이스 모델을 사용하였다.

이 소자 모델은 34dBm의 P1dB를 가지도록 정합되었으며, 본 논문에서는 Doherty 전력증폭기에 AD8313 포락선 검파기와 LM6172 선형증폭기를 추가하여 보조증폭기에 적정 바이어스가 인가되도록 설계하였다. 시뮬레이션 결과, 주 증폭기의 게이트 전압은, 입력 전력이 0~30dBm의 변화에 따라 2.5V~5V 사이의 증가되는 형태의 전압곡선에서 효율, 출력전력, 선형성의 최적의 특성을 보였다. 또한, 보조 증폭기의 경우, 입력 전력이 0~30dBm의 변화에 따라 5V에서 3V까지 감소되는 전압의 변화율을 보일 때, 가장 최적의

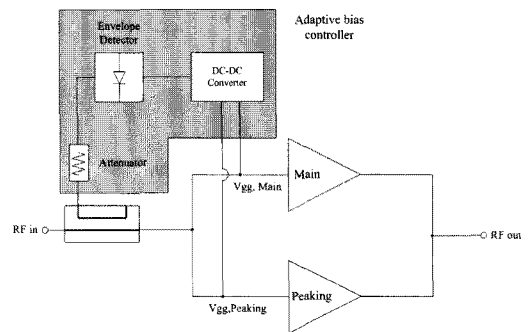


그림 3. 적응형 바이어스회로를 갖는 도허티 증폭기 블록도
Fig. 3. Block diagram for Doherty amplifier with adaptive bias circuit

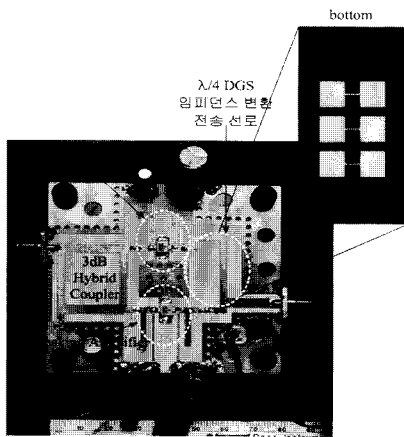


그림 4. DGS가 부가된 도허티 전력 증폭기
Fig. 4. Fabricated Doherty power amplifier with DGS

상태를 나타내었다.

III. 제작 및 측정결과

II 장의 Doherty 증폭기이론과 모의실험에 의한 설계를 바탕으로 적응형 바이어스 회로와 DGS가 부가된 와이브로용 Doherty 전력증폭기를 제작하였으며, 실험을 통해 전력부가효율, 3차 IMD, 최대출력 등을 AB급 증폭기, Doherty 증폭기, DGS가 부가된 Doherty 전력증폭기들과 비교하였다. 제작한 Doherty 전력 증폭기는 Freescale사의 4W MRF 281 LD MOSFET를 사용하여 유전율 3.48이고 유전체 두께 1.016mm인 테플론 기판위에 실장 하였다.

1. DGS가 부가된 Doherty 전력 증폭기 제작

제작한 Doherty 전력 증폭기의 바이어스는 주, 보조 증폭기의 Vgs를 각각 4.2V(AB급), 3.2V(C급)를 인가하였다. 일반적으로 고효율의 Doherty

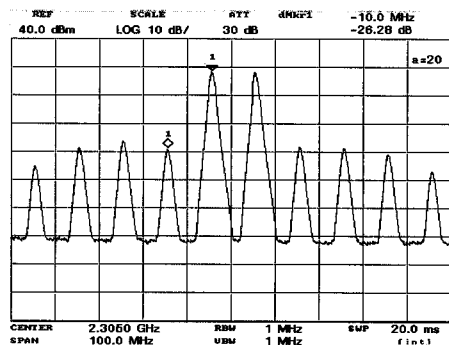


그림 5. DGS가 부가된 도허티 전력 증폭기의 IMD3
Fig. 5. IMD3 of Doherty power amplifier with DGS

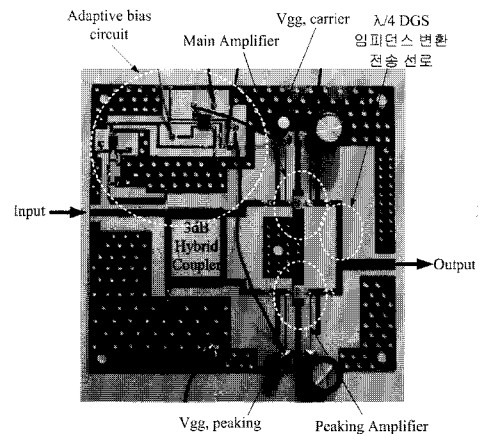


그림 6. DGS와 적응형 바이어스회로가 부가된 제작된 도허티 증폭기

Fig. 6. Fabricated Doherty amplifier with DGS and adaptive bias circuit

전력증폭기는 비선형적인 구간의 바이어스 전압의 인가로 출력신호의 선형성이 악화된다.

본 논문에서는 이러한 비선형성을 개선하기 위하여, 주 증폭기의 1/4파장 임피던스 변환 전송선로의 접지면에 저대역 통과 특성을 갖도록 DGS 구조를 식각하였으며, 하모닉 성분의 억압에 따라서 기존 Doherty 증폭기의 단점인 선형성이 향상된 특성을 얻을 수 있었다.

그림 4는 Doherty 전력 증폭기의 출력부분에 DGS를 부가한 전력 증폭기의 설계한 회로의 실제 제작한 회로를 보이고 있다.

그림 5는 DGS를 부가한 Doherty 전력증폭기에 2-톤 인가시 IMD 측정결과를 보여주고 있다. DGS를 부가한 Doherty 증폭기의 경우 IMD3는 -26.3dBc임을 알 수 있다.

2. 적응형 바이어스 회로와 DGS가 부가된 Doherty 전력증폭기 제작

그림 6은 적응형 바이어스와 DGS가 부가된 증폭기의 제작한 회로를 보여주고 있다. DGS와 적응형 바이어스 회로를 부가하여 증폭기의 입력신호에 따라 Vgs의 크기를 자동적으로 변화하게 하여, DC 전력의 소모를 줄임으로서 전력 효율을 증가시킬 수 있다[5-7].

그림 7은 1-톤 입력시 출력 스펙트럼을 보여주고 있다. 입력 신호를 24dBm으로 했을 때 출력 전력은 중심 주파수에서는 34dBm, 2차 고조파는 -41dBc, 3차 고조파는 -47.2dBc가 측정되었다.

DGS만 부가 했을 경우와 P1dB의 출력에서는

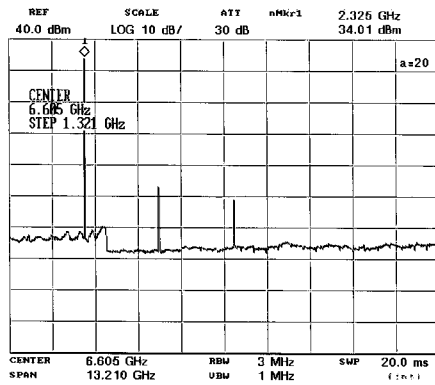


그림 7. DGS와 적응형 바이어스회로가 부가된 도허티 증폭기의 출력 스펙트럼
 Fig. 7. Output spectrum of Doherty power amplifier with DGS and adaptive bias circuit

같은 바이어스 조건을 갖기 때문에, 출력과 하모닉 억압특성은 P1dB 출력에서는 같은 결과를 보임을 알 수 있다. 그림 8은 AB급 증폭기와 Doherty 전력증폭기, DGS 추가, DGS와 적응형 바이어스 회로가 추가된 Doherty 전력증폭기의 출력 전력에 따른 효율을 측정된 그림이다.

표1은 2.3 GHz에서 AB급과 기존 Doherty 전력증폭기에 DGS와 적응형 바이어스를 추가한 Doherty 전력증폭기의 측정된 출력전력, IMD3, 고조파특성, 전력이득 그리고 PAE의 측정 결과에 대한 비교이다. 표1에서 알 수 있듯이, DGS와 적응형 바이어스를 적용한 Doherty 증폭기는 측정시 입력 신호를 25.6dBm으로 했을 때 P1dB에서의 출력 전력 34.0dBm과 36.6%의 PAE를 가진다.

그림 9는 본 논문에서 제안한 구조를 갖는 Doherty 전력증폭기의 측정된 ACPR 특성을 나타낸다. P1dB에서 6dB 백오프 한 출력 스펙트럼에서 보듯이, 송신 규격인 4.77MHz 오프셋 지점

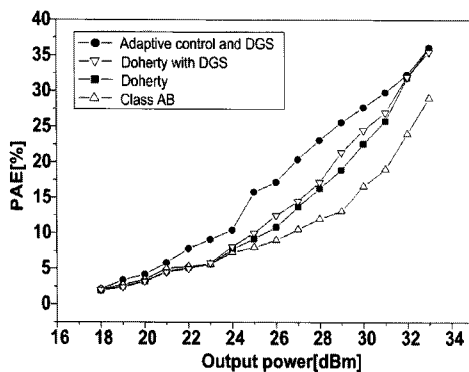
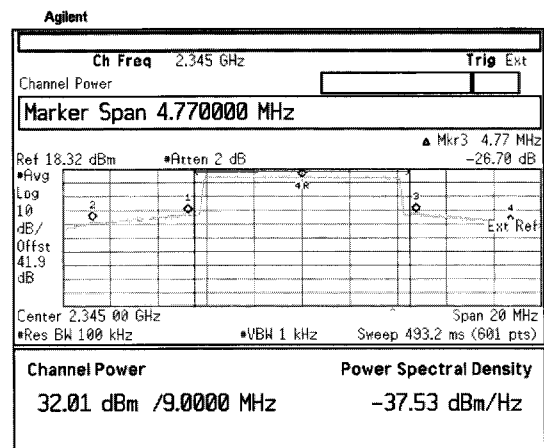


그림 8. 제작된 증폭기들의 PAE 측정결과
 Fig. 8. Measured PAEs of fabricated amplifiers

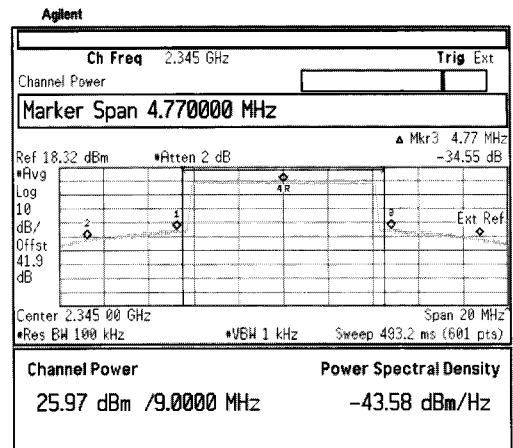
표 1. AB급, 도허티, DGS와 적응형 바이어스가 부가된 전력증폭기들의 측정결과 비교치

Table 1. Comparison of experimental results for AB class, Doherty, and Doherty amplifier DGS and adaptive bias circuit

조건	PAE (%)	Gain (dB)	고조파 2nd/3rd (dBc)	IMD3 (dBc)	Pout (dBm)
AB급	29	10.4	-37/-46	-24.85	33.03
도허티	36	10.1	-33/-43	-22.84	33.25
도허티+DGS	36.6	9.35	-41/-47	-26.28	34.01
도허티+DGS +Adaptive	36.6	9.35	-41/-47	-26.28	34.01



(a) Output power P1dB



(b) 6dB back-off from output power P1dB.

그림 9. DGS와 적응형 바이어스가 부가된 도허티 증폭기의 ACPR 특성

Figure 9. ACPR of Doherty power amplifier with DGS and adaptive bias

에서 -34.5dBc 이하의 값인 -34.55dBc를 나타내어 마스크 규격을 만족함을 볼 수 있다. 그때의 채널 전력은 약 26dBm을 나타낸다.

IV. 결 론

본 논문에서는 비선형적이고, 비효율적인 고주파 전력증폭기에 대한 선형성 향상과 효율 향상에 대한 기법으로 DGS와 적응형 바이어스 회로를 적용한 2.3GHz 대역의 주파수를 이용해 와이브로 용 도허티 전력 증폭기를 설계 및 제작하였다.

Doherty 전력 증폭기의 효율 및 선형성 향상을 위해 포락선 검파기를 이용하여 입력신호의 크기에 따라 게이트 전압을 조정하여 Doherty 증폭기의 전력효율을 개선시키고, DGS구조를 Doherty 전력 증폭기의 정합회로에 첨가시킴으로써 전력 증폭기의 최대 출력에서 선형성을 증가시키는 방법을 구현하였다. 측정결과, DGS를 부가한 Doherty 증폭기의 경우 IMD3는 -26.3dBc이며, Doherty 전력증폭기와 비교해서 3.5dB 개선효과가 있었다. 또한 DGS와 적응형 바이어스를 적용한 Doherty 증폭기는 측정시 입력 신호를 25.6dBm으로 했을 때 P1dB에서의 출력 전력 34.0dBm과 36.6%의 PAE를 가진다.

이것은 동일 입력 레벨에서 AB급과 종래의 Doherty 전력증폭기와 비교해서 출력전력에서 각각 1dB와 0.7dB, PAE 측면에서 각각 7.6%와 0.6%의 개선을 보였다.

그리고 DGS를 사용하지 않았을 경우와 비교시 IMD는 약 3.5dB의 개선 효과가 있었다. 또한, P1dB에서 6dB 백오프된 출력에서 WiBro 송신 마스크 규격을 만족하는 ACPR특성을 보였다. 제작한 DGS와 적응형 바이어스 제어를 적용한 Doherty 전력증폭기는 좋은 선형성뿐만 아니라 고효율을 필요로 하는 와이브로 기지국 전력증폭기에 적용 가능하리라 사료된다.

[참고 문 헌]

- [1] S. C. Cripps, *Advanced Techniques in RF Power Amplifier Design*. Artech House, 2002.
- [2] J. Cha, Y. Yang, B. Shin, and B. Kim, "An adaptive bias controlled power amplifier with a load modulated combining scheme for high efficiency and linearity," *IEEE MTT-S International Microwave Symposium Digest*, vol. 1, pp. 81-84, 2003.
- [3] G. Hanington, P. F. Chen, P. M. Asbeck, and L. E. Larson, "High efficiency power amplifier using dynamic power-supply voltage for CDMA applications," *IEEE Trans. on Microwave Theory Tech*, vol. 47, no. 8, pp. 1471-1476, 1999.
- [4] J. Lees, M. Goss, J. Benedikt, and P. J. Tasker, "Single-tone optimization of an adaptive-bias Doherty structure," *IEEE MTT-S International Microwave Symposium Digest*, vol. 3, pp. 2213-2216, 2003.
- [5] M. Ranjan, K. H. Koo, G. Hanington, C. Fallesen, and P. Asbeck, "Microwave power amplifiers with digitally-controlled power supply voltage for high efficiency and high linearity," *IEEE MTT-S International Microwave Symposium Digest*, vol. 1, pp. 493-496, 2000.
- [6] J. Staudinger, R. Sherman, and T. Quach, "Gate and drain power tracking methods enhance efficiency in reverse link CDMA amplifiers," *Applied Microwave & Wireless Journal*, pp. 28-38, 2002.
- [7] D. R. Anderson and W. H. Cantrell, "High-efficiency high-level modulator for use in dynamic envelope tracking CDMA RF power amplifiers," *IEEE MTT-S International Microwave Symposium Digest*, vol. 3, pp. 1509-1512, 2001.

Biography



오 정 균(Chung Gyun Oh)

1988년 서울산업대학교 전자공학과(공학사).
1990년 중앙대학교 전자공학과(공학석사).
2006년 인천대학교 전자공학과 (공학박사).
2001년 ~ 현재 한국정보통신기능대학 교수.

<관심분야> 마이크로파 송수신모듈 설계, 전력증폭기 선형화 및 고효율 증폭기 설계.

<e-mail> cgoh88@icpc.ac.kr



손 성 찬(Son Sung Chan)

1979년 한국항공대학교 통신과(공학사).
1992년 한양산업대학교 전자통신과(공학석사).
2000년 한국항공대학교 통신정보과(공학박사).
2005년 ~ 현재 한국정보통신기능대학
방송통신과 교수.

1985년 ~ 1998년 (주)데이콤 신기술개발이사.

1998년 ~ 2004년 하나로통신 네트워크운용 담당상무.

<관심분야> Digital Network, Wireless Network, 디지털방송.

<e-mail> scson@icpc.ac.kr