

유리함수 근사를 이용한 등가회로 모델링

論 文

8-1-1

Equivalent Circuit Modeling Applying Rational Function Fitting

백 현*, 고 재 형*, 김 군 태*, 김 형 석**

(Hyun Paek, Jae-hyung Ko, Kun-tae Kim, Hyeong-seok Kim)

Abstract

In this paper, we propose a method that applies Vector Fitting (VF) technique to the equivalent circuit model for RF passive components. These days wireless communication system is getting smaller and smaller. So EMI/EMC is an issue in RF. We can solve PI/SI (Power Integrity/Signal Integrity) that one of EMI/EMC problem apply IFFT for 3D EM simulation multiple with input signal. That is time consuming task. Therefore equivalent circuit model using RF passive component is important. VF schemes are implemented to obtain the rational functions. S parameters of the equivalent circuit model is compared to those of EM simulation in case of the microstrip line structure.

Keywords : equivalent circuit modeling, vector fitting, rational fitting, transient Analysis, S parameter

I. 서 론

오늘날 휴대용 무선 통신 기기는 디지털 회로부와 RF 회로부를 하나의 PCB에 통합하면서 소형화 되고 있다. 이러한 흐름으로 점점 EMI/EMC 문제가 커지고 있다[1-3]. EMI/EMC 문제 중의 하나인 PI/SI(Power Integrity/Signal Integrity)를 해석하기 위해서는 3D EM 시뮬레이션을 통한 주파수 응답 데이터와 입력 신호의 주파수 응답 데이터의 곱을 IFFT를 구해서 시간영역에서의 입력신호응답을 찾아내는 방법을 이용하였다. 하지만 이런 방법은 시간 소요가 오래 걸린다는 단점이 있다. 이러한 문제점의 해결방안으로 수동소자를 이용한 등가회로 모델링에 대한 연구가 가속화 되어 가고 있다. 본 논문에서는 Vector Fitting(VF)을 매트랩에 적용하여 3D EM 시뮬레이션 결과를 유리함수 근사화하고 이 결과를 이

용해 수동소자의 등가회로 모델링 하는 방법을 제안한다. II장에서는 VF를 이용한 유리함수 근사를 III장에서는 유리함수 근사를 이용한 등가회로 구현을, IV장에서는 실제로 Stepped Impedance 마이크로스트립 선로의 EM 시뮬레이션 결과를 이용하여 수동소자의 등가회로 모델링 구현 후 결과와 시간영역의 Unit Step 신호 인가 후 과도상태의 입력 결과를 보여준다.

II. Vector Fitting을 이용한 유리함수 근사

3D EM 시뮬레이션 결과를 유리함수로 근사화시키는 방법으로는 Vector Fitting을 이용하였다. VF는 초기 Pole의 정보를 가지고, 식 (1)을 반복적으로 풀어서 근사화시키는 방법이다[4,5].

$$f(s) = \sum_{n=1}^N \frac{c_n}{s - a_n} + d + sh \quad (1)$$

여기서 s 는 $j\omega$, a_n 은 Pole, c_n 은 Residue, d 와 h 는 각각 DC항과 고주파항을 의미한다. 식 (1)을 풀기 위해서는 초기 Pole과 주어진 주파수 응답결

접수일자 : 2009년 2월 15일

최종완료 : 2009년 3월 27일

*중앙대학교 대학원

**중앙대학교 전기전자공학부

교신저자, E-mail : kimcaf2@cau.ac.kr

과 $f(s)$ 를 최소자승(least squares) 문제에 적용하여 각 미지수를 풀게 된다.

초기 Pole에서 함수 $f(s)$ 의 Pole을 찾기까지의 문제를 풀기 위해서는 먼저 위 식 (1)을 (2)와 같이 만든다. 식 (2)에서 \bar{a}_n 는 초기 Pole을 의미하고, $f(s)$ 와 미지의 함수 $\sigma(s)$ 의 곱으로 표현된 식 $\sigma(s)f(s)$ 는 $\sigma(s)$ 와 같은 Pole을 가지고 있다.

$$\begin{bmatrix} \sigma(s)f(s) \\ \sigma(s) \end{bmatrix} = \begin{bmatrix} \sum_{n=1}^N \frac{c_n}{s - \bar{a}_n} + d + sh \\ \sum_{n=1}^N \frac{c_n}{s - \bar{a}_n} + 1 \end{bmatrix} \quad (2)$$

위의 식 (2)를 다시 풀어서 쓴다면 아래의 식 (3)과 같이 쓸 수 있다.

$$\left(\sum_{n=1}^N \frac{c_n}{s - \bar{a}_n} + d + sh \right) = \left(\sum_{n=1}^N \frac{\bar{c}_n}{s - \bar{a}_n} + 1 \right) f(s) \quad (3)$$

그리고 식 (3)은 바로 c_n, d, h, \bar{c}_n 의 미지수를 가지고, 여러 주파수 점을 가진 $Ax = B$ 의 선형 최소자승(least squares) 문제로 적용할 수 있다.

선형 최소자승(least squares) 문제를 풀었을 때 $f(s)$ 는 다음 식 (4)와 같이 다시 쓸 수 있다.

$$\sigma(s)f(s) = h \frac{\prod_{n=1}^{N+1} s - z_n}{\prod_{n=1}^N s - \bar{a}_n}, \quad \sigma(s) = \frac{\prod_{n=1}^N s - z_n}{\prod_{n=1}^N s - \bar{a}_n} \quad (4)$$

위 식 (4)로부터 다음 식 (5)를 얻을 수 있다.

$$f(s) = \frac{\sigma(s)f(s)}{\sigma(s)} = h \frac{\prod_{n=1}^{N+1} (s - z_n)}{\prod_{n=1}^N (s - \bar{a}_n)} \quad (5)$$

식 (5)로부터 초기 Pole이 아닌 본래의 함수 $f(s)$ 에 가까운 Pole을 새롭게 얻어낼 수 있다. 이것을 반복적으로 풀어냄으로써, 근사화된 함수를 찾는다.

다음 그림 1은 등가회로 모델링의 전체적인 순서도를 나타내었다.

먼저 EM 시뮬레이션의 주파수 응답 결과 S 파라미터를 이용해 Y 파라미터를 구하고, 그림 2의 PI형 등가회로의 $Y1, Y2, Y3$ 를 구한다.

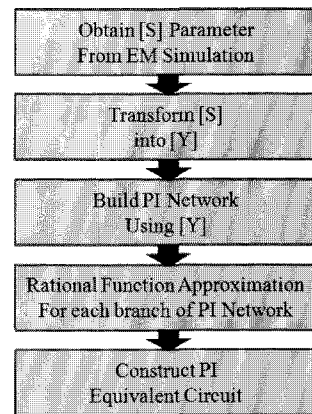


그림 1. 등가회로 모델링의 순서도

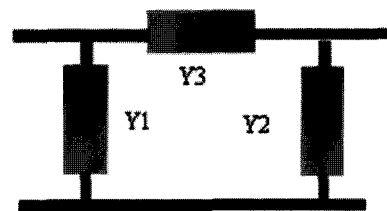


그림 2. PI형 등가회로의 구현

$Y1, Y2, Y3$ 를 Y 파라미터를 이용해서 표현하면 다음 식 (6), (7), (8)과 같다.

$$Y1 = Y_{11} + Y_{12} \quad (6)$$

$$Y2 = Y_{22} + Y_{21} \quad (7)$$

$$Y3 = -Y_{12} \quad (8)$$

이렇게 구한 PI형 등가회로의 각각의 브랜치를 Vector Fitting 방법을 이용하여 근사화시킨다.

$$F(s) = A_0 + A_\infty s + \sum_{k=1}^{N_{rp}} \frac{c_k}{s - a_k} A_k + \sum_{k=1}^{N_{cc}} \left(\frac{c_k}{s - a_k} + \frac{c_k^*}{s - a_k^*} \right) A_k \quad (9)$$

식 (9)는 Vector Fitting 방법을 이용하여 근사화된 유리함수의 형식이다. 식 (9)의 세 번째 항은 real pole을 의미하고 마지막 항은 complex conjugate pair를 의미한다.

III. 유리함수 근사를 이용한 등가회로 구현

PI형 등가회로 모델의 각각의 브랜치 구성이 그림 3에 나타나 있다[6,7].

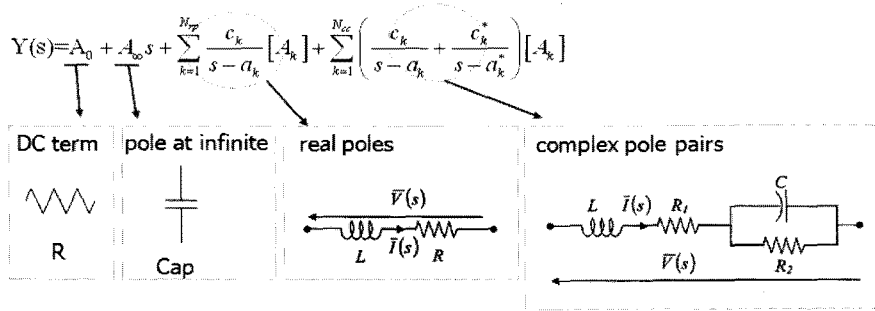


그림 3. 유리함수 근사를 통한 각각의 등가회로 구현

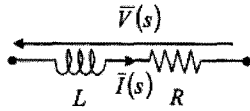


그림 4. RL 회로의 등가회로 모델

그림 4의 RL 회로 등가회로 모델의 실수 Pole 에 대한 주파수 응답에 대한 전달함수를 표현하면 다음 식 (10)과 같다.

$$Y_{RL}(s) = \frac{I(s)}{V(s)} = \frac{1}{R + sL} = \frac{1/L}{(s + R/L)} \quad (10)$$

주어진 주파수 응답 데이터를 이용하여, 각각의 R, L을 Pole과 Residue에 관해 풀면 식(11)과 같다.

$$L = \frac{1}{r}, \quad R = -\frac{p}{r} \quad (11)$$

그림 5는 주파수 응답 데이터의 complex conjugate pole pair를 등가회로 모델로 표현한 그림이다.

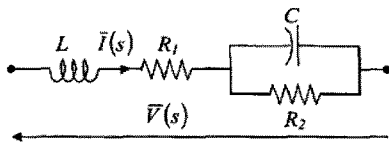


그림 5. RLC회로의 등가회로 모델

다음 식 (12)는 그림 5를 수식으로 정리하였다.

$$Y(s) = \frac{r_1}{s - p_1} + \frac{r_2}{s - p_2} \quad (12)$$

$$= \frac{(r_1 + r_2)s - (r_1 p_1 + r_2 p_2)}{s^2 - (p_1 + p_2)s + p_1 p_2}$$

$$= \frac{as}{s^2 + sc + d} + \frac{b}{s^2 + sc + d}$$

다음 식 (13)은 식 (12)를 이용하여 각각 R, L, C의 소자값을 Pole과 Residue로 표현하였다.

$$L = \frac{1}{r_1 + r_2}$$

$$R_1 = -(p_1 + p_2) + \frac{r_1 p_2 + r_2 p_1}{r_1 + r_2} L$$

$$C = \frac{1}{\frac{p_1 p_2}{r_1 + r_2} + R_1 \frac{r_1 p_2 + r_2 p_1}{r_1 + r_2}} \quad (13)$$

$$R_2 = -\frac{r_1 + r_2}{r_1 p_2 + r_2 p_1} \cdot \frac{1}{C}$$

다음 그림 6은 유리함수 근사를 통해 각각의 브랜치를 구성하고 ADS를 이용하여 PI형 등가회로 모델링을 한 그림이다.

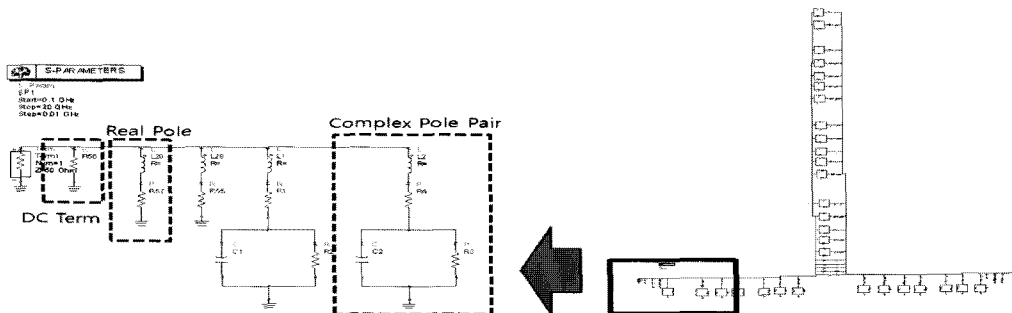


그림 6. PI형 등가회로의 구현

IV. 등가회로 모델의 주파수 및 시간 영역 해석 결과

그림 7에서 $\epsilon_r=10.2$, $\tan\delta=0.002$, 그리고 두께가 0.64[mm]인 기판이 사용되었다. 그림 7의 구조를 CST MWS로 해석한 후 S 파라미터 정보를 추출하고, 추출한 S 파라미터를 Y 파라미터로 변환한 후 VF를 이용하여 유리함수로 근사한 결과를 그림 8에 나타내었다.

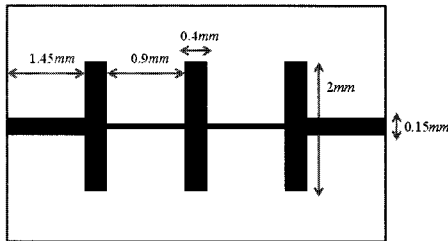
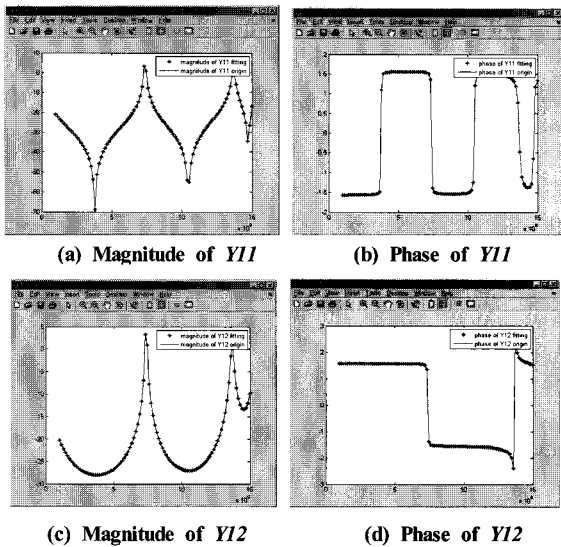


그림 7. Stepped Impedance 마이크로스트립 저역 통과 필터

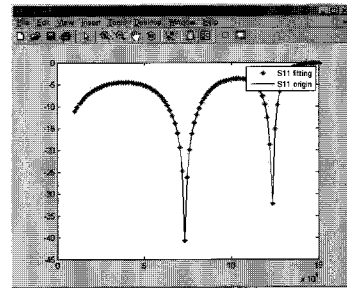


(a) Magnitude of Y_{11} (b) Phase of Y_{11}
(c) Magnitude of Y_{12} (d) Phase of Y_{12}
그림 8. VF를 적용한 유리함수 근사 결과

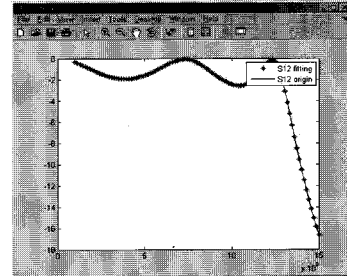
그림 8의 유리함수 근사를 이용하여 MATLAB에서 구한 S 파라미터 결과를 그림 9에 나타내었다.

위의 유리함수 근사 결과를 이용하여, 등가회로 모델링을 구현하고, 주파수 응답 결과를 그림 10에, 시간영역의 과도 상태 응답 결과를 그림 11에 나타내었다.

위의 그림 10, 11로 등가회로 모델과 EM해석의 S 파라미터와 시간 영역 과도상태 결과가 잘 일치함을 볼 수 있었고, 이는 등가회로 모델이 Stepped Impedance 저역 통과 필터의 전자기적 특성을 재현할 수 있음을 보여준다.



(a) 유리함수 근사를 이용한 S_{11}



(b) 유리함수 근사를 이용한 S_{12}

그림 9. 유리함수 근사를 이용한 S 파라미터

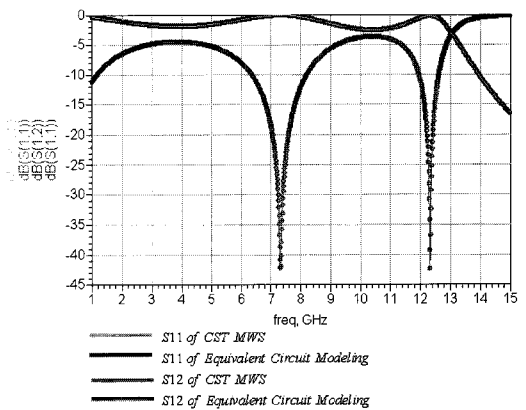


그림 10. 등가회로 모델과 EM해석의 S 파라미터 비교

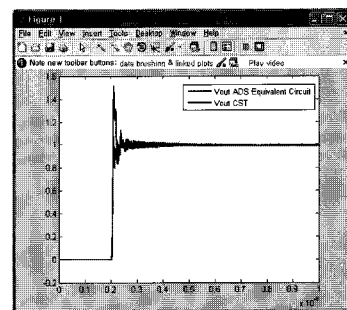


그림 11. 등가회로 모델과 EM해석의 과도 상태 비교

V. 결론

Stepped Impedance 저역 통과 필터의 0.1[GHz]

~ 10[GHz] 주파수 해석 결과에 유리함수 근사화 방법인 Vector Fitting 방법을 적용하여 등가회로를 구현하였다. EM 해석 결과와 등가회로 모델의 주파수 영역 해석 결과가 유사함을 확인할 수 있었고, 시간영역에서는 과도상태 결과가 유사함을 확인할 수 있었다. 3차원 EM 해석 대신에 등가회로 모델을 이용하여 EMI/EMC 분석을 할 경우 해석 시간을 단축시킬 수 있을 것으로 사료된다.

[참고 문헌]

[1] S. H. Min and M. Swaminathan, "Construction of broadband passive macromodels from frequency data for simulation of distributed interconnect networks," *IEEE Trans. on Electromagnetic Compatibility*, vol. 46, no. 4, pp. 544-558, 2004.

[2] G. Antonini, A. C. Scogna, A. Orlandi, V. Ricchiuti, G. Selli, S. Luan, and J. L. Drewniak, "Validation of circuit extraction procedure by means of frequency and time domain measurement," *EMC International Symposium on Electromagnetic Compatibility*, vol. 1, pp. 45-50, 2005.

[3] K. L. Choi, N. Na, and M. Swaminathan, "Characterization of embedded passive using macromodels in LTCC technology," *IEEE Trans. on Components, Packaging, and Manufacturing Technology*, vol. 21, no. 3, Aug. 1998.

[4] Y. S. Mekonnen, J. Schutt-Aine, C. J. T. Kumar, and D. Milosevic, "Combining rational interpolation with the vector fitting method," *Proceedings of the IEEE Electrical Performance of Electronic Packaging*, pp. 51-54, 2005.

[5] B. Gustavsen and A. Semlyen, "Rational approximation of frequency domain responses by vector fitting," *IEEE Trans. on Power Delivery*, vol. 14, no. 3, 1999.

[6] G. Antonini, "SPICE equivalent circuits of frequency-domain responses," *IEEE Trans. on Electromagnetic Compatibility*, vol. 45, no. 3, pp. 502-512, 2003.

[7] B. Gustavsen, "Enforcing passivity for admittance matrices approximated by rational functions," *IEEE Trans. on Power Systems*, vol. 16, no. 1, pp. 97-104, 2001.

Biography



백 현(Hyun Paek)
 2008년 중앙대학교 전자전기공학부(공학사).
 2008년~현재 중앙대학교 전기전자공학부 석사과정 재학 중.
 <관심분야> EMI/EMC, 통신시스템.
 <e-mail> darmi@hanafos.com



김 군 태(Kun-tae Kim)
 2008년 서경대학교 정보통신공학과(공학사).
 2008년~현재 중앙대학교 전기전자공학부 석사과정 재학 중.
 <관심분야> Antenna Design, Passive Component.
 <e-mail> andorr@naver.com



고 재 형(Jae-hyung Ko)
 2004년 중앙대학교 전자전기공학부(공학사).
 2006년~2008년 중앙대학교 전기전자공학부(공학석사).
 2008년~현재 중앙대학교 전자전기공학부 박사과정 재학 중.
 <관심분야> RF 소자, RFIC 응용회로.
 <e-mail> kojh77@gmail.com



김 형 석(Hyeong-seok Kim)
 1985년 서울대학교 전기공학(공학사).
 1987년 서울대학교 전기공학(공학석사).
 1990년 서울대학교 전기공학(공학박사).
 1990년~2002 순천향대학교 정보기술공학부 부교수.
 1997~1998 R.P.I 미국 방문 교수.
 2002~현재 중앙대학교 전자전기공학부 교수.
 <관심분야> 전자장 및 수치해석, RF 및 마이크로웨이브 소자 해석 및 설계, IT-SoC응용 회로, 전력 IT.
 <e-mail> kimcaf2@cau.ac.kr