

다중모터 제어를 위한 SVPWM 모듈의 구현

(Implementation of SVPWM Module for the Multi-Motor Control)

하동현* · 현동석

(Dong-Hyun Ha · Dong-Seok Hyun)

요 약

최근 자동차 및 자동화 등 많은 첨단 산업분야에서 산업용 모터 정밀 제어를 위한 인버터의 요구가 증가하고 있다. 본 논문에서는 FPGA를 이용하여 단일 제어 유닛으로 여러 개의 모터를 제어할 수 있는 SVPWM 모듈을 설계 제작하여 모터 정밀제어에 응용하고자 한다. 개발된 SVPWM 모듈에는 PWM 발생기뿐만 아니라 위치 및 전류센서 처리 부분과 테드타임 보상기 알고리즘도 함께 구현되었다. 개발 툴은 ALTERA Quartus 8.0을 사용하였으며 시뮬레이션에 의해 동작 특성을 검증하였고 실험을 통해 성능을 검증하였다.

Abstract

Recently, PWM inverter is widely utilized for many industrial applications such as high performance drive and space vector pulse width modulation(SVPWM) inverter which has high voltage ratio and low harmonics compared to conventional PWM inverter. This paper presents the implementation on a field programmable gate array(FPGA) of a SVPWM module for a voltage source inverter. The SVPWM module consists of PWM generator, current and position sensor interface and dead time compensator.

The implemented SVPWM module can be integrated with a digital signal processor(DSP) to provide a flexible and effective solution for high performance voltage source inverter and for the use of multi-motor control. The performance of SVPWM module is verified by simulation and several experimental results.

Key Words : SVPWM, FPGA, multi-motor control, voltage source inverter

1. 서 론

최근 자동차 및 자동화 등 많은 첨단 산업분야에서 산업용 모터 정밀 제어를 위한 인버터의 요구가 증가함에 따라 최근 20년 동안 모터 제어용 인버터의 성능은 급격하게 발전하게 되었다. 이와 같은 급격한 발전은 마이크로컨트롤러, DSP(Digital Signal Processor), FPGA(Field Programmable Gate

* 주저자 : 현대로템(주) 기술연구소 책임연구원
Tel : 031-596-9650, Fax : 031-596-9748

E-mail : haelec@hanmail.net

접수일자 : 2009년 7월 21일

1차심사 : 2009년 7월 22일

심사완료 : 2009년 7월 31일

Array) 등의 비약적인 성능 향상과 IGBT(Insulated Gate Bipolar Transistor), FET(Field Effect Transistor) 등과 같은 전력용 반도체 소자의 성능 향상에 의해 더욱 가속화되고 있다. 기존의 모터 제어용 인버터는 전류제어기 및 PWM(Pulse Width Modulation) 부분이 아날로그 회로로 구현되었으며, 이는 회로의 기능 구현 및 변경이 어렵고 제한적이라는 단점을 가지고 있다. 그러므로 최근에는 회로의 기능 구현이 쉽고 시스템 요구 조건에 따라 기능 변경이 용이한 DSP 기반의 모터 제어용 인버터가 주류를 이루고 있다. 그러나 PWM 발생 및 전류제어기는 넓은 대역폭 성능을 위해 높은 샘플링 주파수를 요구하며, 이러한 이유로 DSP의 연산시간의 대부분을 전류제어기 구현 및 PWM을 발생하는 데 사용하게 되며, 단지 짧은 여분의 연산시간만이 시스템에서 필요로 하는 다른 기능의 구현을 위해 사용된다[1]. 특히 단일 DSP를 사용하여 다수의 모터를 구동하여야 하는 시스템을 구성하여야 할 경우 DSP의 연산시간이 부족하여 한 개의 DSP만으로는 시스템 구현이 불가능할 수 있다. 다수의 모터를 제어하기 위해 여러 개의 DSP를 사용하게 되면 회로 설계 및 기능 구현이 복잡해지고 하드웨어 및 소프트웨어의 구현이 어려워지며, 시스템 자체의 크기 및 중량이 증가하게 되는 단점을 가지게 된다. 그러므로 시스템을 안정적이고 신뢰성 있게 구성하기 위해서는, DSP의 연산 기능을 알고리즘 구현에 할당하고, PWM 발생기 및 제어에 필요한 센서 처리 등, 부가적인 기능은 FPGA를 이용해 구현하는 것이 타당하다. 또한 단일 제어 유닛으로 여러 개의 모터를 동시에 제어할 경우에는 FPGA기반의 병렬 구조로 설계함으로써 DSP의 성능을 최대로 이용할 수 있다.

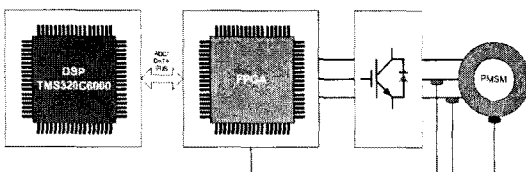


그림 1. FPGA를 기반으로 한 PWM 모터 제어
Fig. 1. PWM Motor Control based on FPGA

FPGA를 적용하여 시스템을 설계할 경우 시스템의 성능을 향상시키기 위해 알고리즘을 FPGA 내부에서 병렬 구조로 분할하여 구현할 수 있고, 이로 인해 우수한 편의성 및 전체 시스템의 성능을 향상시킬 수 있다. 또한 개발에 미치는 영향을 최소화하면서 요구조건에 따라 시스템을 쉽게 재구성할 수 있어 개발 기간을 단축할 수 있는 장점이 있다.

FPGA를 기반으로 한 PWM 모터 구동제어 구성 방법을 그림 1에서 보여주고 있다. 전체 시스템의 성능은 DSP의 연산시간과 밀접하게 연관되어 있으므로 제어 알고리즘 가운데 일부분을 FPGA를 이용하여 하드웨어로 구현함으로써 보다 여유 있는 알고리즘 연산시간을 확보할 수 있다. 따라서 단일 DSP로는 구현이 어렵고 복잡한 제어 알고리즘을 수행해야 하는 시스템에 응용할 수 있다.

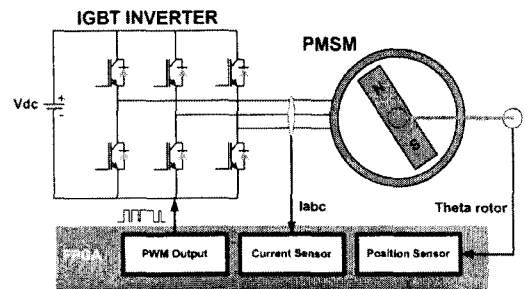


그림 2. FPGA를 이용한 SVPWM 알고리즘 기반의 영구자석형 동기모터 제어
Fig. 2. PMSM Control based on SVPWM Algorithm using FPGA

그림 2는 FPGA를 이용한 SVPWM 알고리즘 기반의 영구자석형 동기모터의 제어 구성을 간략하게 보여주고 있으며, FPGA 내부에 PWM 발생기 및 제어에 필요한 위치 및 전류센서 처리부 등을 포함하고 있다.

본 논문에서는 FPGA를 이용하여 전압원 인버터의 SVPWM 스위칭 신호를 발생하는 모듈을 설계 제작하여 모터 정밀제어에 응용하고자 한다. 개발된 SVPWM 모듈에는 PWM 발생기뿐만 아니라 위치 및 전류센서 처리 부분과 데드타임 보상기 알고리즘도 함께 구현되었다. 개발 툴은 ALTERA Quartus 8.0을 사용하였으며 시뮬레이션에 의해 동작 특성을

다중모터 제어를 위한 SVPWM 모듈의 구현

검증하였고 실험을 통해 성능을 검증하였다.

2. SVPWM 모듈의 설계

2.1 다중모터 제어시스템

일반적으로 모터를 사용하는 응용 분야에서는 제어 시스템을 구성할 때 한 개의 모터만을 사용하는 경우보다 여러 개의 모터를 사용해야 하는 경우가 많다. 예를 들어 기동 로봇을 구현하기 위해서는 여러 개의 모터를 적용하여 각 구동부를 동시에 제어 해주어야 한다. 그러나 최근 대부분의 모터 제어 유닛은 단지 한 개의 모터만을 제어할 수 있으며, 다중모터 제어시스템을 구성하기 위해서는 각 모터마다 각각의 제어 유닛을 사용해야만 한다. 이런 경우 시스템을 구현하기 위한 비용이 증가하고 시스템의 크기 및 무게가 증가하며, 시스템 구성이 복잡해질 수 있다[5]. 그러므로 좀 더 작고 가벼우며 효율적인 시스템을 구성하기 위해서는 단지 한 개의 제어 유닛을 사용하여 여러 개의 모터를 제어할 수 있는 단일 제어 유닛, 다중모터 제어시스템 설계가 필요하다.

본 논문에서 설계된 SVPWM 모듈은 FPGA 내부에 구현된 공유 메모리를 이용하여 DSP와 SVPWM 모듈이 연동함으로써 단일 제어 유닛에서 다수의 모터 제어를 병렬로 동시에 수행할 수 있도록 구현되었다.

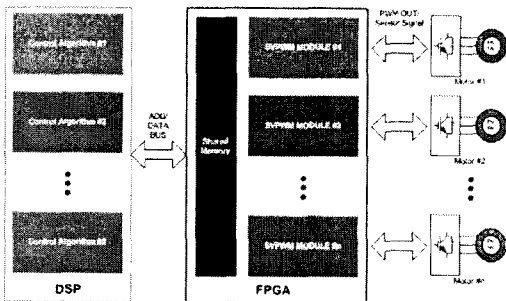


그림 3. DSP와 SVPWM 모듈 인터페이스
Fig. 3. Interface of between DSP and SVPWM Module

그림 3은 DSP와 설계된 SVPWM 모듈의 다중모터 제어를 위한 인터페이스 구성을 보여준다. FPGA

내부에 구현된 공유 메모리를 통해 DSP와 SVPWM 모듈이 각각의 모터 제어를 위한 센서정보 및 제어 정보를 교환하여 각각의 모터를 동시에 제어할 수 있다.

2.2 SVPWM의 원리

인버터의 출력전압을 공간상의 벡터로 나타내면 각 스위칭 상태의 조합에 따라 여덟 개의 기본 벡터로 표기할 수 있으며, SVPWM은 이러한 공간 벡터 상에서 임의의 인버터 기준 출력전압을 기본벡터의 합성으로 구하는 변조방법이다. 여기서 벡터의 방향은 부하에 공급되는 전력의 흐름을 나타내며 크기는 전력이 공급되는 시간, 즉 스위칭 소자의 ON, OFF 시간을 나타낸다.

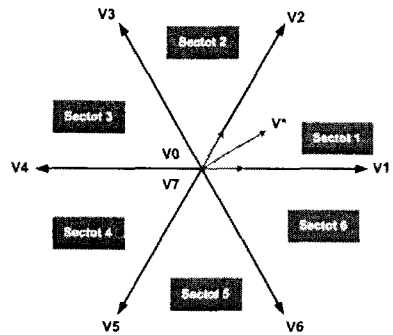


그림 4. SVPWM의 원리
Fig. 4. Theory of SVPWM

기준 출력전압의 벡터 공간상의 위치 선정을 위해 그림 4와 같이 6개의 섹터로 구분할 수 있다. 기준 출력전압 벡터를 발생하기 위한 실제 게이팅 시간은 육상 전압을 이용하여 극전압을 결정 한 후 게이팅 인가시간을 직접적으로 계산하여 간단히 구할 수 있다. 상전압 지령치중 최대값, 최소값을 판단하여, 선택 가능한 육상 전압의 범위는 다음과 같다.

$$-\frac{V_{dc}}{2} - V_{min} \leq V_{sn} \leq \frac{V_{dc}}{2} - V_{max}$$

주어진 상전압 지령치로부터 위 식의 범위 안의 적절한 육상 전압을 선택하여 극전압 지령치를 결정

할 수 있다. 대칭 공간 벡터 전압 변조 방식의 원리는 유효 전압 벡터(V_n, V_{n+1})가 전압 변조의 한 주기 내에 정중앙에 위치하도록 하는 것이다. 만약 최대치 극전압 및 최소치 극전압의 절대값이 동일할 경우, 유효 전압 벡터가 전압 변조의 한 주기 내에 정중앙에 위치하게 한다. 따라서 육섯 전압을 최대치 극전압 및 최소치 극전압의 절대값이 동일하도록 설정하면 기존의 대칭 공간 벡터 전압 변조 방식을 구현할 수 있다. V_{sn} 은 아래 식과 같다.

$$V_{sn} = -\frac{V_{max} + V_{min}}{2}$$

극전압은 기본적으로 스위칭 상태에 의해 결정되므로 극전압을 이용하여 스위칭 시간을 결정하는 것은 다른 전압정보(상전압 또는 정지좌표계 ds-qs 전압)를 이용하는 것보다 훨씬 간단하게 구현할 수 있다[6].

2.3 전압형 인버터로서의 PWM 기법

일반적으로 정밀 서보 드라이브 시스템에서는 PWM 방식이 사용되며, 구동 시, 상전류에는 기본파(Fundamental Wave) 성분과 고조파 성분이 함께 존재하며, 정상적인 전류 제어기의 구동을 위해서는 기본파 성분만이 필요하기 때문에 이를 얻기 위해 전류의 순시값을 측정하는 방법이 널리 사용되고 있다. 대칭적인 PWM 게이팅 조건에서 일정 샘플 주기 t_s 동안 전류의 평균값은 PWM의 반송파의 최대점과 최소점에서 얻을 수 있다. 따라서 그림 5와 같이 PWM 데이터 갱신 시점과 전류 측정 시점을 동기화시킴으로써 쉽게 평균 전류값을 측정할 수 있고, 스위칭 잡음에 대한 강인성을 얻을 수 있다[2]. 전류의 정확한 평균값을 얻기 위해서는 각 제어기 내부의 연산 지연과 PWM 출력에 의한 시간 지연이 없어야 하며, 특히 디지털 지연은 전류 제어기의 대역폭을 제한하는 요소 중 하나이다. 따라서 이와 같은 시간 지연 요소를 제거하거나 최소화시킬 수 있으므로 빠른 동특성을 가진 제어기 설계가 가능하다.

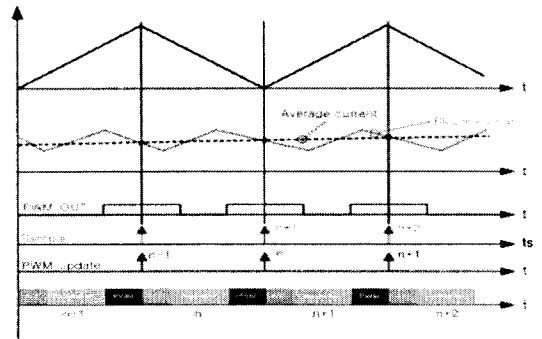


그림 5. 전압형 인버터의 PWM 기법
Fig. 5. PWM Method of VSI Inverter

3. SVPWM 모듈의 FPGA 구현

FPGA를 이용하여 SVPWM 모듈을 구현하기 위해 다음과 같은 기능 블록들을 구현하였다.

- PWM 발생기
- 상전류 방향에 따른 데드타임 보상기
- 공유 메모리 및 센서 인터페이스

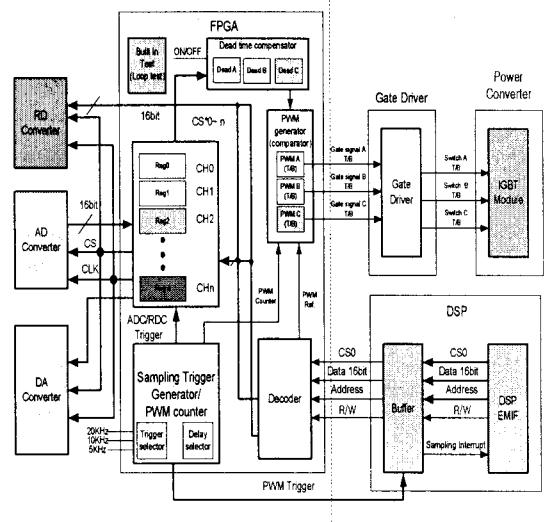


그림 6. SVPWM 모듈의 기능 블록도
Fig. 6. Block Diagram of SVPWM Module

DSP에 의해 계산된 실제 스위칭 시간은 카운터 데이터에 의해 계산되고, IGBT에 전달되는 스위칭 파형은 FPGA 내부에 구현된 카운터 및 비교기에 의

다중모터 제어를 위한 SVPWM 모듈의 구현

해 발생된다. 그림 6은 전압형 인버터를 위한 FPGA에 구현된 SVPWM 모듈 기능 블록도이다. 그림에서 보여주듯 스위칭 발생 논리회로뿐 아니라 상전류 방향에 따른 데드타임 보상기, 공유 메모리 및 센서 인터페이스 논리회로를 구현하였다. 앞서 설명한 바와 같이 PWM 반송파의 최대점과 최소점에서 동기화 신호가 발생하면, 위치센서(Resolver) 인터페이스 모듈로부터 회전자 위치 정보가 갱신된다. 이때 전류 정보는 ADC의 변환시간이 지난 후, 새로운 전류 값으로 갱신된 후 인터럽트를 발생시켜 DSP에서 제어 알고리즘이 수행될 수 있게 한다.

4. FPGA 논리회로 시뮬레이션

그림 7은 DSP에서 계산된 스위칭 시간을 사용하여 발생한 SVPWM 파형을 보여주며, 입력의 최대 카운터 값은 3200이다. 이러한 SVPWM 스위칭 신호를 생성하는 논리회로를 검증하기 위해 로직 시뮬레이션을 그림 7과 같이 수행하였다.

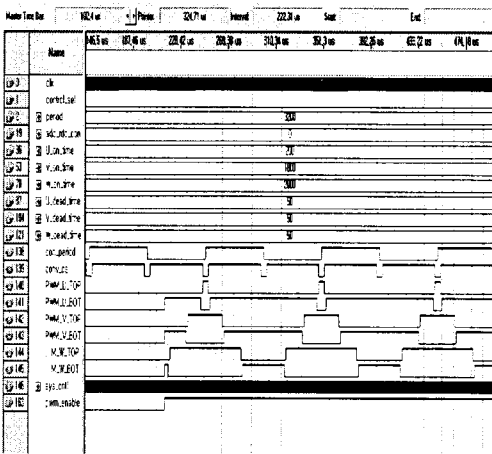


그림 7. SVPWM 모듈의 시뮬레이션 결과
Fig. 7. Simulation Result of SVPWM Module

설계된 SVPWM 모듈은 그림 7과 같이 시뮬레이션을 통해 논리회로의 정상 동작을 확인하였으며, 실제 FPGA 구현 툴(ALTERA QUARTUS 8.0)을 사용하여 구현에 필요한 정보를 설정한 후, 완성된 로직을 FPGA에 다운로드하여 모듈을 구현하였다.

5. 실험 결과

SVPWM 모듈의 성능을 확인하기 위해 그림 8과 같이 시스템을 구성하였다. 실험에 사용된 동기모터의 제정수는 표 1과 같으며 위치정보를 얻기 위해 레졸버(Resolver)를 사용하였다. 인버터의 스위칭 주파수는 7.5[kHz], 샘플링 주파수는 15[kHz]로 설정하였다.

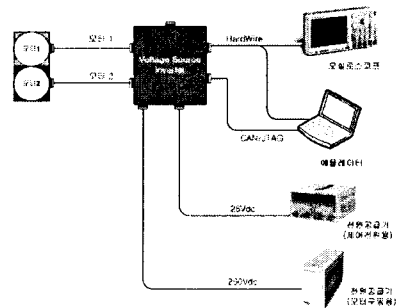


그림 8. 실험 구성도
Fig. 8. Experimental Setup

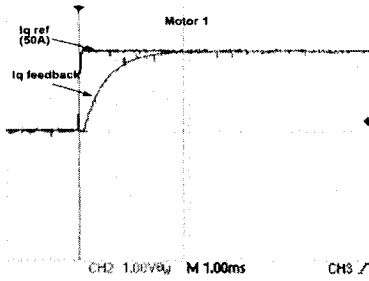
표 1. 사용된 영구자석형 동기모터 제정수
Table 1.

| 구분 | 모터 1[단위] | 모터 2[단위] |
|-----------|----------|----------|
| 정격출력[kW] | 6.9 | 1.1 |
| 정격토크[Nm] | 25 | 3.6 |
| 정격 전류[A] | 24 | 3.9 |
| 정격속도[rpm] | 2500 | 3000 |
| Rs[Ohm] | 0.115 | 4.139 |
| Ls[mH] | 1.529 | 8.931 |

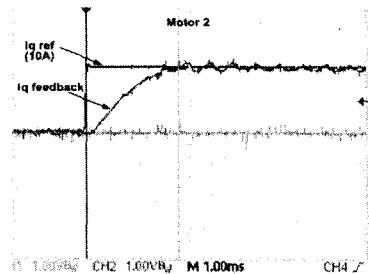
구현된 SVPWM 모듈을 적용하여 단일 제어유닛으로 2개의 영구자석형 동기모터(PMSM)의 정밀제어를 병렬로 수행하였다. 2개의 모터를 동시에 제어하기 위해 필요한 센서 정보를 취득한 후 FPGA 내부의 공유 메모리에 저장한 후 인터럽트를 발생시킨다. DSP는 각각의 모터 제어 알고리즘을 연산한 후 제어정보를 갱신하여 단일제어 유닛 다중모터 제어를 수행한다. 그림 9는 모터 2개의 전류제어 파형이다.

References

- [1] R.K.Pongiannan, N.Yadaiah, "FPGA based Space Vector PWM Control IC for Three Phase Induction Motor Drive" Industrial Technology, 2006. ICT 2006, pp.2061-2066.
- [2] 설승기, "전기기기제어론", 홍릉과학출판사, 2007.
- [3] Joohn-Sheok Kim, Seung-Ki Sul, "A Novel Voltage Modulation Technique of the Space Vector PWM" IPEC-Yokohama, 1995.
- [4] S.H.Song, J.W.Choi, and S.K.Sul, "Current Measurement of Digital Field Oriented Control" in Conf. Rec. of AS'96, pp. 334-338, 1996.
- [5] Omar Al-Ayasrah, T.Alukaidey and G.Pissanidis, "Mixed Signal DSP Based Multi Task Motion Control System using External FPGA Structural Design" IEEE Indiction 2005 Conf., pp419-422.
- [6] 김상훈, "DC및AC 모터제어", 북두출판사, 2007.



(a) 모터 1 전류제어 파형(50(A/div),1(ms/div))



(b) 모터 2 전류제어 파형(10(A/div),1(ms/div))

그림 9. 실험결과
Fig. 9. Experimental results

6. 결 론

영구자석형 동기모터(PMSM)를 제어하기 위한 전압형 인버터의 성능은 DSP의 알고리즘 연산시간과 밀접하게 연관되어 있다. 그러므로 본 논문에서는 DSP의 연산기능을 알고리즘 구현에만 할당하였고, 부가적인 기능은 FPGA를 이용해 하드웨어로 구현함으로써 단일 제어 유닛으로 다수의 모터를 제어하는 시스템을 안정적이고 신뢰성 있게 구현하였다.

구현된 SVPWM 모듈은 PWM 발생기는 물론 다중 모터 제어를 위한 공유 메모리 및 데드타임 보상기와 전류 및 위치 센서 인터페이스 모듈도 함께 구현되었으며, 시뮬레이션 및 실험을 통해 성능을 검증하였다.

◇ 저자소개 ◇

하동현 (河東鉉)

1960년 5월 13일생. 1995년 숭실대 대학원 전기공학과 졸업(석사). 2005년 한양대 대학원(박사수료). 1992~1997년 현대정공(주)기술연구소. 1998~2003년 현대모비스(주)기술연구소 선임연구원. 2004년~현재 현대로템(주)기술연구소 책임연구원.

현동석 (玄東石)

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(박사). 1984~1985년 미국 토레도 대학 교환교수. 1988~1989년 독일 뮌헨 공과대학 교환교수. 2003년 IEEE, Fellow Member. 1979년~현재 한양대 전자전기공학과 교수.