

기판 집적 도파관 기술을 이용한 위성 통신용 4분기 전력 분배기

4-Way Power Divider Based on Substrate Integrated Waveguide for Satellite Communications

서태윤 · 이재욱 · 이택경 · 조춘식

Tae-Yoon Seo · Jae-Wook Lee · Taek-Kyung Lee · Choon Sik Cho

요 약

본 논문에서는 기판 집적 도파관(Substrate Integrated Waveguide: SIW) 기술을 이용한 위성통신용 전력 분배기 제작하였다. 출력 구형 도파관의 크기를 변화시키지 않고, 가이딩 포스트의 위치를 조절하여 등분 비등분의 전력 분배 비율을 조절하였다. 또한, 방사형 도파관의 기본적인 특성과 입력부, 전력 분배의 과정을 자세히 설명하였다. 방사형 도파관의 신호 여기 방법으로 전류 프로브를 사용하여 동축 케이블로 구현하였으며, 출력부는 마이크로스트립 선로를 천이 구조를 이용하여 SMA 커넥터를 이용하였다. 설계된 4분기 전력 분배기는 등분/비등분으로 동작할 수 있으며, 설계 결과를 시뮬레이션과 제작으로 검증하였다. 등분/비등분 전력 분배기의 측정된 결과는 VSWR 2:1을 기준 대역폭이 약 2.1 GHz와 3 GHz이다.

Abstract

Equal/unequal 4-way power divider suitable for satellite communication using SIW technology is presented in this paper. The control of positions of guiding posts provides equal or unequal power division ratios by maintaining the width of the SIW unchanged. In addition, the detailed descriptions for the proposed power divider include the general characteristics of radial waveguide, feeding part using coaxial cable, simple SIW structure, power-guiding posts, and transition for measurement. The comparison between the simulated and measured data shows a good agreement at a center frequency of 10 GHz. The measured input impedance bandwidths for equal and unequal power divisions are about 2.1 GHz and 3 GHz under the condition of less than VSWR 2:1, respectively.

Key words : Radial Waveguide, SIW, Power Divider

I. 서 론

전력 분배기는 안테나 급전 회로망이나 전력 분배 회로망과 같은 마이크로파 회로에 꼭 필요한 소자이다. 또한, 배열 안테나 시스템을 구성하는 빔 형성 회로(Beam Forming Network: BFN) 중 전력 분배기는 정해진 전력 비율로 입력 신호를 전달하기 위해 중요

한 역할을 한다. 배열 안테나 시스템에서 방사체에 전달되는 신호는 전력 비율뿐만 아니라 위상의 변화 역시 중요하다. 배열 안테나 시스템에서 방사체에 입력되는 신호는 인접한 입력 신호와 일정한 위상 차이가 보장이 될 때 전기적 성능이 보장된다.

방사 소자에 효율적인 신호 전달을 위한 전력 분배기에 관한 다양한 연구가 지금까지 있어 왔다. 그

「이」 논문은 2009년도 정부(과학기술부)의 재원으로 한국과학재단의 지원을 받아 수행된 연구임(No. S10801000159-08A0100-15910).
한국항공대학교 항공전자 및 정보통신공학부(School of Electronics, Telecommunication and Computer Engineering, Korea Aerospace University)

· 논문 번호 : 20090529-07S

· 수정완료일자 : 2009년 8월 20일

예로 마이크로스트립 구조의 전력 분배기를 사용하여 간단한 BFN을 구성할 수 있다. 하지만 방사 소자의 수가 늘어나게 되면 크고 복잡한 급전 회로망이 필요하게 된다. 이 때, 마이크로스트립의 입력 손실 및 선로에서 발생되는 방사 손실이 문제가 될 수 있다. 따라서 마이크로스트립에서의 손실을 줄이기 위한 방법으로 도파관을 이용한 급전 회로망이 있다. 도파관 구조는 매우 적은 손실 특성을 보이기 때문에 전력 관리가 중요한 통신 시스템에서 자주 쓰이고 있다. 하지만 도파관의 높은 제작 비용 및 질량, 체적 문제는 위성 시스템의 큰 단점이 된다.

이러한 단점을 보완한 구조로, 최근에 기판 집적 도파관(Substrate Integrated Waveguide: SIW) 기술을 이용한 수동 소자들이 연구되어 왔다^{[1]~[3]}. 기판 집적 도파관 기술은 일반적인 PCB 보드에 금속 비아 홀을 이용하여 등가적인 금속벽을 형성하여 구형 도파관과 같은 모드를 생성시킨다. 사용되는 PCB 기판의 유전율의 제곱근에 반비례하여 크기를 감소시킬 수 있기 때문에^[1] 저손실, 경량의 통신 시스템에서는 기판 집적 도파관 기술의 이용이 큰 도움을 줄 것이다.

본 논문에서는 방사형 도파관의 특징을 간단히 살펴보고 제안된 전력 분배기의 특징을 설계시 필요한 부분별로 설명하고자 한다. 또한, 이러한 과정을 통하여 설계된 전력 분배기의 전기적 및 기계적 성능은 시뮬레이션과 제작 결과로서 그 타당성을 입증할 것이다.

II. 설계 요소 기술

2-1 방사형 도파관(Radial Waveguide)의 특징

방사형 도파관은 전파의 진행 방향에 따라 단면이 동일한 모양을 갖지 않으며, 닽은 꼴의 모양을 갖는다. 예를 들면, 원통형 도파관의 경우 진행 방향이 그림 1의 z축이 아니라 r 방향이 된다.

z 방향에 자장이 없는, E-type 모드에서 전자계 성분은 아래와 같이 표현된다^[4].

$$E_z = -V_i \frac{\epsilon_n}{b} \cos \frac{n\pi}{b} [A \cos m\phi + B \sin m\phi] \quad (1)$$

$$E_\phi = \mp V_i \frac{\epsilon_n}{b} \frac{m}{\kappa_n r} \frac{n\pi}{\kappa_n b} \sin \frac{n\pi}{b} z [A \cos m\phi + B \sin m\phi] \quad (2)$$

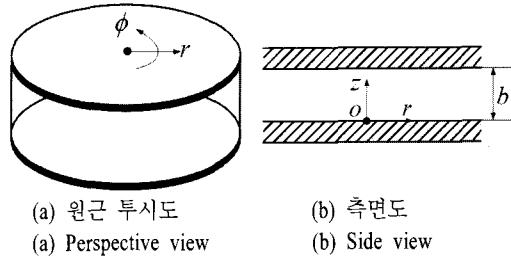


그림 1. 원통형 방사형 도파관^[4]

Fig. 1. Radial waveguide^[4].

$$E_r = -j\eta I_i \frac{\epsilon_m}{2\pi r} \frac{n\pi}{kb} \sin \frac{n\pi}{b} z [A \cos m\phi + B \sin m\phi] \quad (3)$$

$$H_z = 0 \quad (4)$$

$$H_\phi = I_i \frac{\epsilon_m}{2\pi r} \cos \frac{n\pi}{b} z [A \cos m\phi + B \sin m\phi] \quad (5)$$

$$H_r = \pm j \frac{1}{\eta} V_i \frac{\epsilon_n}{b} \frac{k}{\kappa_n r} \cos \frac{n\pi}{b} z [A \cos m\phi + B \sin m\phi] \quad (6)$$

이러한 전자기 특성 때문에 진행 방향으로 전파가 전파되어 r 이 바뀜에 따라 특성 임피던스와 전파 상수가 바뀌게 된다. 여기서 A, B 는 임의의 상수이고, η 는 진성 임피던스이며, 모드상수 κ 는 다음처럼 주어진다^[4].

$$\kappa_n = \sqrt{k^2 - \left(\frac{n\pi}{b}\right)^2} \quad (7)$$

방사형 도파관에서 E-type 모드의 기본 모드는 $m=n=0$ 이며, H-type 모드의 기본 모드는 $m=0, n=1$ 이다. 기본 모드로부터 차단 주파수의 정보를 얻을 수 있다.

방사형 도파관에서는 전파가 진행함에 따라 전자장의 변화가 반복적이지 않기 때문에 파장의 중요성이 작다. 따라서 파장과 차단 주파수의 관계는 중요하지 않지만, 차단 주파수는 모드의 진행(propagating)과 차단(non propagating) 특성을 보여주기 때문에 유용하다. 차단 주파수는 방사형 도파관의 크기와 관계가 있으며 관계식은 다음과 같다^[4].

$$\lambda_{ci} = \frac{1}{\sqrt{\left(\frac{n}{2b}\right)^2 + \left(\frac{m}{2\pi r}\right)^2}} \quad (8)$$

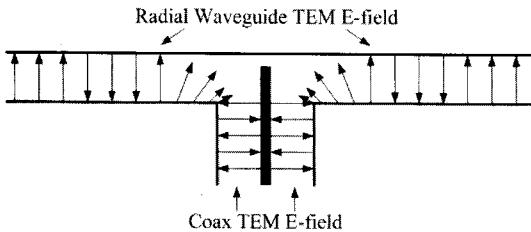


그림 2. 방사형 도파관과 동축 케이블에서의 전장 분포^[5]

Fig. 2. Electric field distributions in a transition from coax cable to radial waveguide^[5].

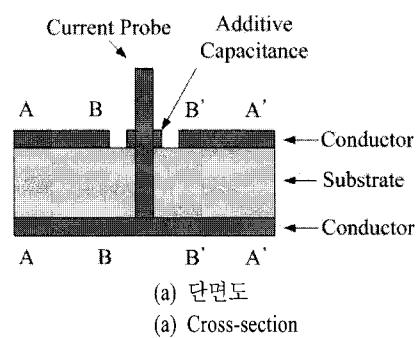
2-2 입력부

일반적으로 방사형 도파관의 신호 여기는 전류 프로브를 통해 이루어지며, 전류 프로브에 인가된 신호는 동축 케이블의 TEM 모드에서 방사형 도파관의 E-type 모드로 변하게 된다. 그림 2는 전류 프로브에서 방사형 도파관으로 신호가 여기될 때 전장의 분포를 보여준다. 임피던스 정합을 위해 전류 프로브의 높이와 지름을 바꾸는 등 작은 반사 손실과 입력손실을 위하여 많은 방법이 이용되어져 왔다. 예를 들어 도파관 내부와 외부의 전류 프로브 지름을 다르게 하여 계단 형태의 전류 프로브를 사용하거나^[6], 방사형 도파관의 내벽에 흡수체를 써서 반사를 최소화 하는 방법^[7] 등이 쓰이고 있다. 기판 집적 도파관 기술을 사용함에 있어서 앞서 언급한 계단 형태의 전류 프로브, 또는 기판 내부에 흡수 물질을 설치하기 어렵기 때문에 다른 방법이 필요하게 된다.

이에 PCB 기판에 제작 가능한 방법으로는 추가적인 원형 캐패시턴스를 사용하여 임피던스 정합을 이용하는 방법이 있다^[8]. 그림 3은 전류 프로브와 PCB 기판이 연결되는 위치에 추가적인 캐패시턴스를 원형 패치 형태로 구현한 그림과 등가회로이다. 이때 전원 소스와 방사형 도파관 사이에 C_a 가 삽입되어 있다.

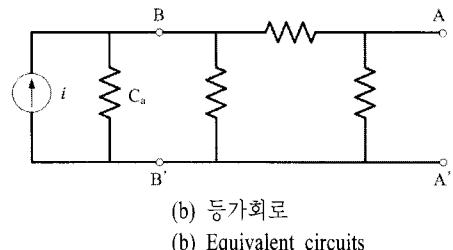
2-3 기판 집적 도파관(SIW)

기판 집적 도파관 기술은 금속 구형 도파관의 저 손실 특성과 PCB 기판의 가볍고 제작이 용이한 장점을 결합한 기술로서 PCB 기판에 금속 비아를 연속적으로 배열함으로써 가상의 도체 벽을 형성하여 유전체 구형 도파관을 형성하는 것이다.



(a) 단면도

(a) Cross-section



(b) 등가회로

(b) Equivalent circuits

그림 3. 방사형 도파관과 전류 프로브^[8]
Fig. 3. Radial waveguide and current probe^[8].

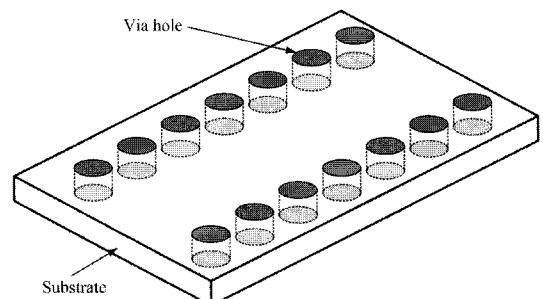


그림 4. 기판 집적 도파관의 원근투시도^[9]
Fig. 4. The perspective view of SIW^[9].

동작 주파수의 파장을 고려하여 그림 4와 같이 일정수준 이하의 비아 지름과 비아 사이 간격을 유지 시킴으로써 가상의 도체벽을 형성시킬 수 있다. 일 반적으로 이러한 구조의 기판 집적 도파관의 입력측 및 출력측에 신호를 여기시키기 위해서는 천이(transition) 구조가 필요하다.

그림 5는 일반적인 마이크로스트립 50 Ω 전송 선로와 기판 집적 도파관 사이에 삽입된 천이 구조를 나타낸다^[10]. 이러한 천이 구조에서는 선형 또는 지수함수적인 곡선 모양을 갖는 천이 구조의 사용이 가능하며, 천이 구조의 폭과 길이의 조절로서 반사 손실을 최소화시킬 수 있다. 또한, 천이 구조는 마이

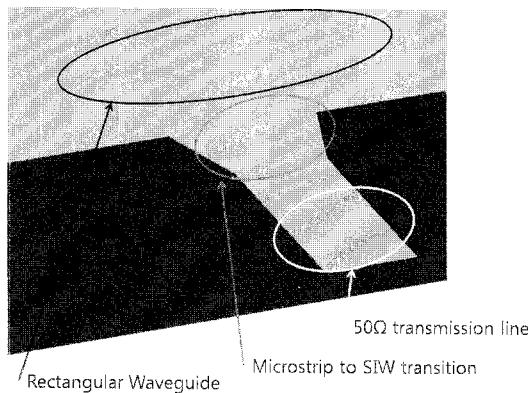


그림 5. 기판 접적 도파관과 마이크로스트립 전송 선로를 연결시키는 천이 구조^[10]

Fig. 5. A transition structure into SIW from microstrip transmission line^[10].

크로스트립 선로의 폭이나 기판 두께 그리고 연결되는 기판 접적 도파관의 폭과 관련하여 다양한 모양으로 구현이 가능하다. 본 논문에서는 가장 기본적인 선형 천이 구조를 사용하였다.

유전체 구형 도파관의 크기 및 크기에 따른 차단 주파수는 모두 파장에 비례하여 변하게 되며, 다음에 보여지는 식에서 알 수 있듯이 파장은 유전율의 제곱근에 반비례하는 특성을 가지고 있다^[11].

$$\lambda_g = \frac{2\pi}{\beta} = \frac{2\pi}{\sqrt{k^2 - k_c^2}} \cong \frac{2\pi}{k} = \frac{1}{\sqrt{\epsilon_r}} \frac{2\pi}{k_0} \quad (9)$$

따라서 임의의 유전율을 가지는 PCB 기판을 사용하더라도 유전율 특성을 고려한 크기 변환을 사용하여 도파관의 특성을 PCB 기판에 구현할 수 있다. 기판 접적 도파관 기술을 이용한 유전체 구형 도파관과 금속 구형 도파관의 특성을 비교하는 많은 연구가 있어 왔으며^{[9],[11],[12]}, 이를 이용한 응용 부품(천이 구조^[10], 여파기^[1], 멀티플렉스, 안테나^[11], 써큘레이터, 결합기, 위상변위기 등)이 최근 폭발적으로 늘어나고 있는 실정이다. 기판 접적 도파관 기술을 사용하여 저손실, 경량의 마이크로파 응용 부품의 설계가 가능하며, 방사 소자가 많은 배열 안테나의 급전 구조에서 방사 손실이 커지는 문제점은 기판 접적 도파관 구조를 사용하여 극복이 가능하다.

2.4 가이딩 포스트(Guiding Post)

지금까지, 기판 접적 도파관 기술을 이용한 방사형

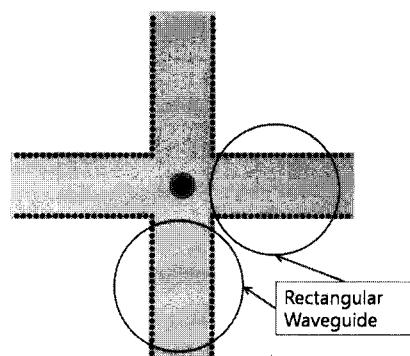


그림 6. 방사형 도파관 구조와 기판 접적 도파관 기술을 이용한 전력 분배기^[2]

Fig. 6. Power divider using radial waveguide structure and SIW technology^[2].

도파관의 입력 프로브와 출력부의 구형 도파관 및 천이 구조에 대하여 알아보았다. 전류 프로브에서 인가된 신호는 PCB 기판의 윗면과 아랫면 사이에 금속 평판과 비아로 이루어진 가상의 도체벽 안에 갇혀서 유전체를 따라 출력부의 구형 도파관에 도달하게 된다.

그림 6은 입력 전류 프로브와 출력부의 구형 도파관을 나타내며, 이러한 구조는 중심 주파수와 출력 전력의 비율을 조절하기가 힘든 단점이 있다.

이러한 단점을 개선하기 위하여 전자장의 흐름을 제어할 수 있는 구조체가 필요하다. 가이딩 포스트(guiding posts)는 방사형 도파관의 전류 프로브에서 나오는 신호에 구형 도파관의 경계 조건을 형성한다. 가이딩 포스트의 위치는 전력 분배기의 중심 주파수를 결정지으며, 구형 도파관의 단면과 이루는 각도에 따라 출력 전력의 비율을 조절할 수 있다. 이러한 구조는 출력 도파관의 크기 변화 없이 중심 주파수와 전력비를 조절할 수 있는 장점 때문에 다른 소자와의 결합이 용이하다.

그림 7은 가이딩 포스트가 추가된 전력 분배기를 보여준다. 인접한 가이딩 포스트는 기판 접적 도파관 기술을 응용하여 가상의 금속벽을 형성한다.

그림 8에서는 출력 전력비를 조절할 수 있는 파라미터를 나타내고 있으며 α 와 β 가 같을 때는 전력비가 1:1:1:1이다. 본 논문에서는 2:2:1:1의 전력비를 생성하기 위해 약 11.2 mm와 9.5 mm의 길이를 설정하였다. 표 1에 가이딩 포스트의 너비 변화에 따른 출

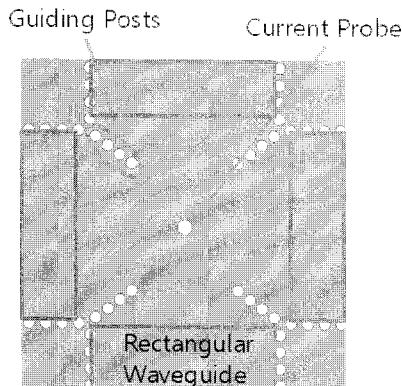


그림 7. 방사형 도파관과 기판 집적 구형 도파관 사이에 위치한 가이딩 포스트

Fig. 7. A detailed description for guiding posts positioned between radial waveguide and SIW rectangular waveguide.

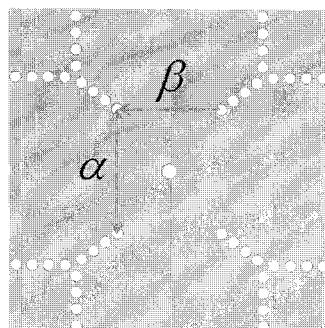


그림 8. 출력 전력비를 조절할 수 있는 가이딩 포스의 위치 파라미터

Fig. 8. Position parameters(α and β) of guiding posts depending on power ratio.

표 1. 가이딩 포스트의 너비에 따른 출력 전력의 변화
Table 1. Variations of power ratio depending on the width of guiding post.

	α [mm]	β [mm]	S-파라미터 [dB]	전력비
등분	10	10	6, 6, 6, 6	1:1:1:1
비등분	11.2	9.5	5.37, 5.37, 8.33, 8.33	2:2:1:1

력 전력의 비를 정리하였다.

2-5 천이 구조(Transition)

기판 집적 도파관 기술을 이용하여 형성된 유전체 도파관에 신호를 여기시키기 위해서 일반적인 마이

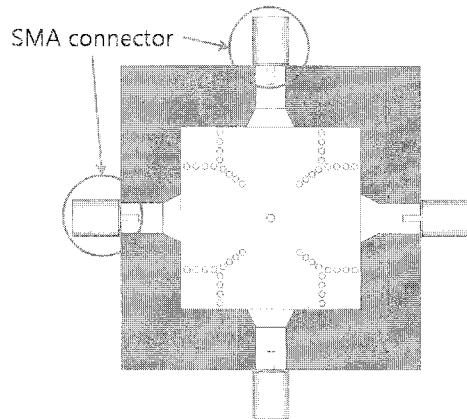


그림 9. SMA 커넥터와 천이 구조가 포함된 전력 분배기

Fig. 9. Power divider including transition and SMA connector.

크로스트립 구조를 이용하였다. 실험에 사용된 PCB 기판은 유전율은 2.2이며, 기판 두께는 1.57 mm인 Rogers사의 RT/Duroid 5880 기판을 사용하였다. 유전율과 기판 두께를 고려하여 $50\ \Omega$ 전송 선로를 설계하였으며, 유전체 도파관에 연결되는 천이 구조를 CST MWS를 이용하여 최적화 하였다. 최적화된 천이 구조는 지름 1 mm의 비아를 사용하여 비아 중심의 간격이 1.5 mm가 되게 배열하여 가상의 도체벽을 형성하였다. $50\ \Omega$ 전송 선로의 폭은 5 mm이며, 천이 구조와 기판 집적 도파관은 각각 8 mm, 17 mm이다. 또한, 실제 실험과 유사한 결과를 얻기 위하여 마이크로스트립 선로와 SMA 커넥터와의 부정합 효과를 고려하였다. 이때 사용된 SMA 커넥터는 지름 1.3 mm의 내심과 지름 4.1 mm, 유전율 약 1.6의 외심인 제품을 사용하였다.

그림 9는 SMA 커넥터와 가이딩 포스트를 이용한 전력 분배기 모델이다. 기판 중심에 전류 프로브가 있으며, 가이딩 포스트와 출력 구형 도파관을 형성하는 비아로 구성되어 있다.

III. 시뮬레이션 및 제작

앞서 계산된 설계 변수 등을 이용하여 기판 집적 도파관 전력 분배기를 직접 설계하였다. 기판 집적 도파관의 폭 및 높이는 앞선 계산식으로부터 구하여 모델링 하였으며, CST MWS를 이용하여 최적화된

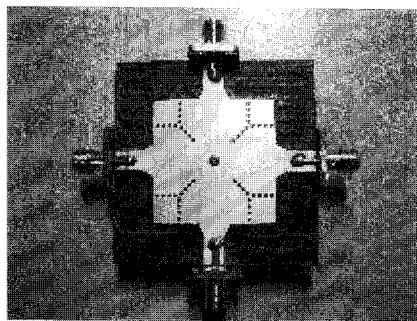


그림 10. 제작된 등분 기판 접적 도파관 4분기 전력 분배기

Fig. 10. Photograph of the fabricated 4-way SIW power divider.

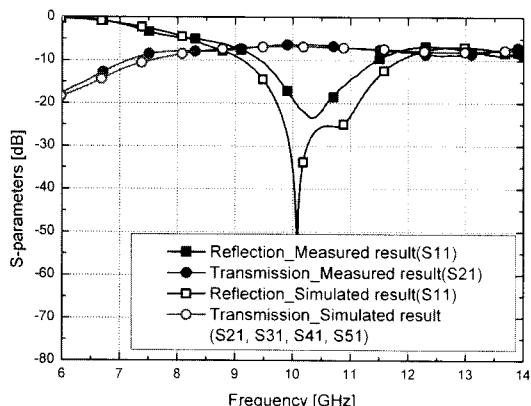


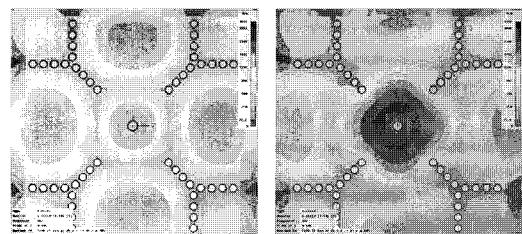
그림 11. 등분 기판 접적 도파관 전력 분배기의 S 파라미터 결과

Fig. 11. Scattering parameters of 4-way SIW power divider with equal division.

결과를 얻었다. 또한 가이딩 포스트의 각도 변화를 통하여 등분/비등분의 전력 분배를 구현하였다.

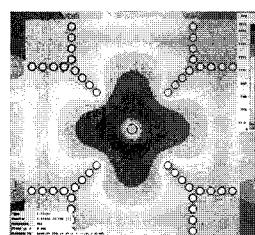
그림 10은 제작된 등분 전력 분배기이다. 입력부와 출력부는 SMA 커넥터를 이용하였다. 등분 전력 분배기는 10 GHz의 중심 주파수에서 시뮬레이션 반사 손실은 -35.17 dB, 출력 전력은 -6.83 dB이며, 측정 반사 손실은 -19 dB, 출력 전력은 -6.39 dB이다. 이상적인 4분기 전력 분배기는 -6 dB이므로 약 0.4 dB의 작은 손실이 있는 것을 그림 11로부터 알 수 있다.

그림 12는 등분 전력 분배기의 위상 변화에 따른 전장(electric field)의 변화를 보여준다. 중심의 전류 프로브에서 전달되는 신호는 원형으로 방사형 도파관 모드를 형성하면서 전달되어 가이딩 포스트를 만-

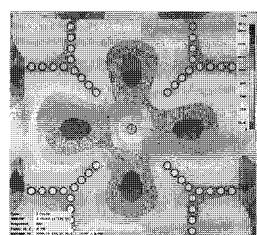


(a) 0°

(b) 45°



(c) 90°



(d) 135°

그림 12. 4분기 등분 전력 분배기의 위상 변화에 따른 전장 분포도

Fig. 12. Electric field distributions of 4-way equal power divider according the phase variations.

남으로써 구형 도파관의 새로운 경계 조건을 만족한다. 방사형 도파관은 기본적으로 대칭적인 구조이다. 따라서 주파수가 변해도 4개의 출력 포트간의 위상 차이는 일정하게 유지되는 장점이 있다.

그림 13은 제작된 비등분 전력 분배기의 입력부 그림이다. 그림 3과 같은 형태의 프로브 형태를 선택하였으며, 가운데에 전류 프로브가 위치할 비아홀이 있고, 비아홀 주위에 캐패시턴스 링이 위치하고 있다. 비아홀은 SMA 커넥터를 이용하여 신호를 여기시켰다.

그림 14는 비등분 전력 분배기의 S 파라미터 결과이다. 1:1:2:2의 비율로 전력이 분배되고 있으며, 중심 주파수 10 GHz에서 시뮬레이션 결과는 반사 손실이 -28.6 dB를 얻었으며, 출력 전력은 각각 -5.8 dB와 -9.05 dB를 보여준다. 측정 결과는 반사 손실이 -20 dB이며, 출력 전력은 각각 -5.37 dB와 8.33 dB를 보여준다.

그림 15는 비등분 전력 분배기의 위상 변화에 따른 전장(electric field)의 변화를 보여준다. 전력 분배기의 왼쪽과 오른쪽 출력부의 전장의 세기가 큰 것을 확인할 수 있다. 출력 포트의 전력비는 1:1:2:2로서 위 아래 출력 포트가 1의 전력비를 나타내며, 좌우

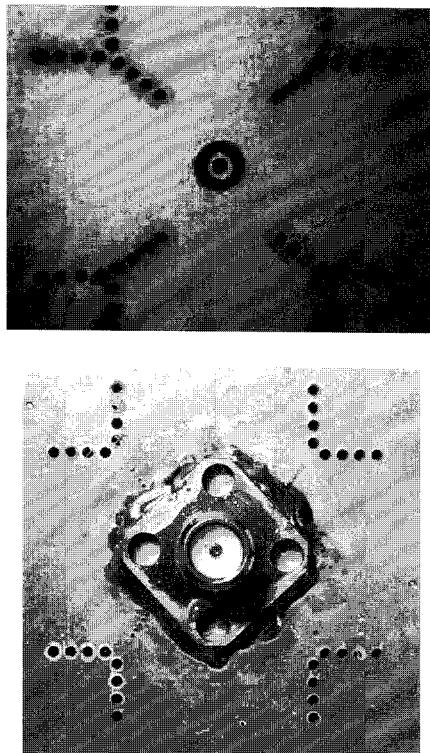


그림 13. 제작된 등분 기판 집적 도파관 4분기 전력 분배기의 입력부의 확대사진

Fig. 13. An enlarged photograph of input port of the fabricated 4-way SIW power divider.

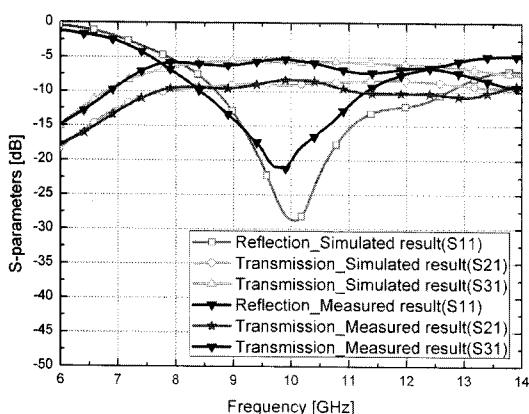


그림 14. 비등분 기판 집적 도파관 전력 분배기의 S 파라미터 결과

Fig. 14. Scattering parameters of 4-way SIW power divider with unequal division.

출력 포트가 2의 전력비를 나타낸다. 가이딩 포스트의 위치 조절로서 출력 전력비를 조절하였기 때문에 출력 포트에서부터 가이딩 포스트의 거리는 출력 전

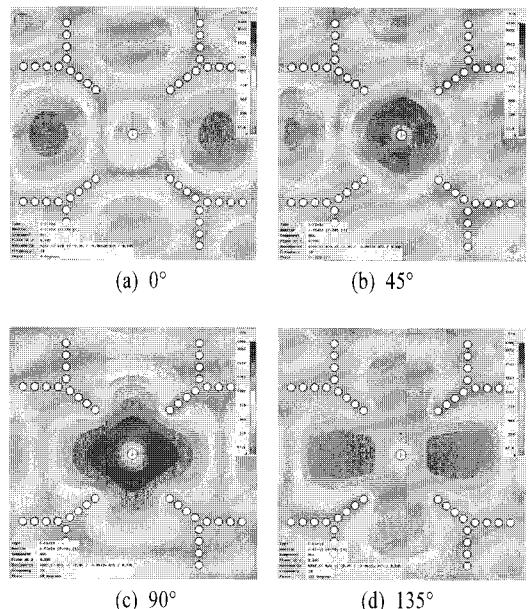


그림 15. 4분기 비등분 전력 분배기의 위상 변화에 따른 전장 분포도

Fig. 15. Electric field distributions of 4-way unequal power divider according the phase variations.

력비에 따라 다르다. 따라서 출력 포트의 위상은 동일하지 못하다.

IV. 결 론

기판 집적 도파관 기술을 이용하여 등분/비등분 4분기 전력 분배기를 설계 및 제작하여 성능을 검증하였다. PCB 기판을 사용하여 가볍고 제작이 용이하며, 또한 도파관 모드를 사용하기 때문에 방사 손실에서 자유로운 이점이 있다. 가이딩 포스트를 이용하여 출력부의 변화 없이 중심 주파수와 전력 분배 비율을 조절할 수 있어 다중 배열 안테나 시스템 구성에 용이하다. 등분 모드에서는 약 6.4 dB의 출력 전력을 보여주며, 동일한 위상값을 갖는 반면에 비등분 모드에서는 5.8 dB와 9.05 dB의 출력 전력을 각각 보여준다. 이때의 위상은 약 14.3°의 차이를 보여준다.

위의 결과들로 볼 때 제안된 전력 분배기는 저전력, 고효율을 요구하며 출력 전력비를 임의로 조절해야 하는 위성 통신 시스템에서 사용하기에 적합하다고 할 수 있다.

참 고 문 헌

- [1] W. G. Yeo, T. Y. Seo, J. W. Lee, and C. S. Cho, "H-plane sectoral filtering horn antenna in PCB substrate using via fences at millimeter-wave", *37th European Microwave Conference Proceedings*, pp. 818-821, Oct. 2007.
- [2] K. Song, Y. Fan, and X. Zhou, "X-band broadband substrate integrated rectangular waveguide power divider", *Electron. Lett.*, vol. 44, no. 3, pp. 211-213, Jan. 2008.
- [3] K. Song, Y. Fan, "Broadband travelling-wave power divider based on substrate integrated rectangular waveguide", *Electron. Lett.*, vol. 45, no. 12, pp. 631-632, Jun. 2009.
- [4] N. Marcuvitz, *Waveguide Handbook, M. I. T. Rad. Lab. Ser.*, vol. 10, New York: McGraw-Hill, 1951.
- [5] S. Chen, "A radial waveguide power divider for Ka band phased array antennas", *Proceedings ICMMT 2002, 3'rd International Conference on Microwave and Millimeter Wave Tech.*, pp. 948-951, Aug. 2002.
- [6] A. G. Williamson, "Radial-line/coaxial-line stepped junction", *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-33, no. 1, pp. 56-59, Jan. 1985.
- [7] R. Shavit, L. Pazin, Y. Israeli, M. Sigalov, and Y. Levitan, "Dual frequency and dual circular polarization microstrip nonresonant array pin-fed from a radial line", *IEEE Trans. Antennas and Propag.*, vol. 53, no. 12, pp. 3897-3905, Dec. 2005.
- [8] K. Song, Y. Fan, and T. Zhang, "Eight-way substrate integrated waveguide power divider with low insertion loss", *IEEE Trans. Microwave Theory and Tech.*, vol. 56, no. 6, pp. 1473-1477, Jun. 2008.
- [9] L. Yan, W. Hong, K. Wu, and T. J. Cui, "Investigations on the propagation characteristics of the substrate integrated waveguide based on the method of lines", *IEE Proc. Microw. Antennas Propag.*, vol. 152, no. 1, pp. 35-42, Feb. 2005.
- [10] D. Deslandes, K. Wu, "Integrated microstrip and rectangular waveguide in planar form", *IEEE Microw. and Wireless Compon. Lett.*, vol. 11, no. 2, pp. 68-70, Feb. 2001.
- [11] T. Djerafi, K. Wu, "Super-compact substrate integrated waveguide cruciform directional coupler", *IEEE Microw. and Wireless Compon. Lett.*, vol. 17, no. 11, Nov. 2007.
- [12] F. Xu, K. Wu, "Guided-wave and leakage characteristics of substrate integrated waveguide", *IEEE Trans. Microwave Theory and Tech.*, vol. 53, no. 1, pp. 66-73, Jan. 2005.

서 태 윤



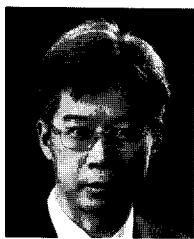
2007년 2월: 한국항공대학교 항공전자공학과 (공학사)
2007년 3월 ~ 현재: 한국항공대학교 전자공학과 석사과정
[주 관심분야] 마이크로파 및 밀리미터파 수동 소자 해석 및 설계, 전자장 수치해석

이 재 옥



1992년 2월: 한양대학교 전자공학과 (공학사)
1994년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
1998년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
1998년 3월 ~ 2004년 2월: 한국전자통신연구원 디지털방송연구단 전파기반연구그룹
2004년 3월 ~ 현재: 한국항공대학교 항공전자 및 정보통신공학부, 전자 및 항공전자 전공 부교수
[주 관심분야] 마이크로파 및 밀리미터파 능, 수동 소자 해석 및 설계, EMI/EMC 대책기술, 고출력 증폭기 및 고출력 안테나 설계, 위성통신 안테나, 전자장 수치해석

이 택 경



1983년 2월: 고려대학교 전자공학과 (공학사)
1985년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
1990년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
1990년 5월~1991년 4월: Univ. of Texas at Austin, Post-Doctoral Fellow
1991년 9월~1992년 2월: 한국과학기술원 정보전자연구소 연구원
2001년 7월~2002년 7월: Univ. of Illinois, Urbana-Champaign, Associate Visiting Research Professor
1992년 3월~현재: 한국항공대학교 항공전자 및 정보통신 공학부 교수

[주 관심분야] 마이크로파, 안테나, 전자파 해석, 레이다

조 춘 식



1887년 2월: 서울대학교 제어계측 공학과 (공학사)
1995년 12월: 미국 South Carolina 대학교 전기 및 컴퓨터공학과 (공학석사)
1998년 12월: 미국 Colorado 대학교 전기 및 컴퓨터공학과 (공학박사)
2004년 3월~현재: 한국항공대학교 항공전자 및 정보통신 공학부 교수
[주 관심분야] RFIC/MMIC, 전력증폭기, 믹서, 발진기, 안테나, 전자장 수치해석