

기판적층형 가유전체 전송선로의 특성 임피던스 계산 방법

논문
58-8-19

A Method for Calculating the Characteristic Impedance of Substrate Integrated Artificial Dielectric Transmission Lines

임종식[†] · 구자경^{*} · 한상민^{**} · 정용채^{***} · 안달[§]
(Jongsik Lim · Jakyung Koo · Sang-Min Han · Yongchae Jeong · Dal Ahn)

Abstract - This paper describes a new method for extracting characteristic impedance of transmission line using Substrate Integrated Artificial Dielectric (SIAD). The new procedure to calculate the characteristic impedance of SIAD transmission line is described with the proper equations and basic transmission line theory. The characteristic impedance is determined as an almost fixed value in the proposed method, while it fluctuates according to frequency in the previous method. As the result, the effective dielectric constant of SIAD transmission line is calculated as a fixed value rather than fluctuating one. In order to show the validity of the proposed method, SIAD microstrip lines are simulated and measured, and characteristic impedances and effective dielectric constant are calculated and compared to the previous method.

Key Words : SIAD, Artificial dielectric, Transmission lines, Characteristic impedance

1. 서론

모든 전자과 회로는 유전체 기판을 매개로 하는 PCB(printed circuit board) 상에 전송선로(transmission line) 회로소자(element) 구조로 구성되는 것이 일반적이다. 가장 널리 사용되는 전자과 회로용 전송선로 구조로 마이크로스트립(microstrip)을 들 수 있다. 마이크로스트립은 유전체 기판의 양면에 도체면이 접합되고, 이 가운데 어느 한 면에 전송선로나 회로 패턴이, 다른 한 면에 접지 도체면이 분포하는 구조를 취한다. 즉, 그림 1에 보인 것처럼 유전율이 ϵ_r 이고 두께가 H인 유전체 기판의 양면에 두께가 T인 얇은 도체면이 분포하고, 이 중 어느 한쪽에 전송선로의 선폭(W)과 길이(L)가 어떤 특정한 임피던스(Z_0)와 전기적 길이를 지닌 전송선로를 나타내기 위하여 구현된다[1,2].

마이크로스트립 전송선로의 선폭과 전기적인 길이는 유전체의 비유전율(ϵ_r)과 특정한 관계에 있는 유효유전율($\epsilon_{r,eff}$)에 의하여 결정된다. 따라서 어떤 비유전율을 갖는 유전체 기판에 대하여 유효유전율은 고정된다.

한편 다수의 비어홀(via-hole)을 포함하는 제 2유전체 기판을 전송선로가 식각된 제 1기판의 아래에 덧대면 유효유전율이 증가하는 현상이 있음이 밝혀졌는데, 이를 기판적층

형 가유전체 (substrate integrated artificial dielectric, SIAD) 전송선로 구조라 한다[3],[4]. 가유전체 구조는 Kock, Cohn 등의 연구자들에 의하여 오래 전에 그 개념이 제안되었는데, 초창기에는 부피가 크고 설계가 복잡하여 응용분야가 매우 제한적이어서 잘 알려지지 않았다[5]-[8]. 그러나 최근에 평면형 구조의 전송선로 제작방법이 널리 일반화되면서 평면형 기판적층 가유전체 전송선로 구조가 제안된 것이다. 유효유전율이 증가하는 것은 회로의 소형화에서 유리하게 응용될 수 있어서 공학적 가치가 높다고 할 수 있다.

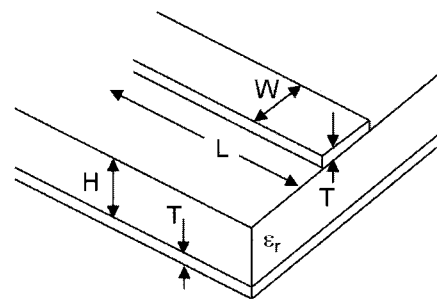


그림 1 표준형 마이크로스트립 전송선로 구조
Fig. 1 Structure of a standard microstrip line

그런데 어떤 특정한 선폭을 갖는 전송선로의 특정한 특성 임피던스가 SIAD 전송선로에서는 다수의 비어홀에 의하여 변하게 되는 점에 주목할 필요가 있다. 전송선로의 정확한 특성 임피던스 추출은 전송선로 자체로서 뿐만 아니라 전송선로로 이루어지는 여러 가지 전자과 회로의 정확한 설계 및 성능을 위하여 매우 중요하다.

어떤 섭동 구조(perturbation)를 갖는 전송선로의 특성

† 교신저자, 정회원: 순천향대 전기통신공학과 조교수 · 공박
E-mail : jslim@sch.ac.kr
* 비회원: 순천향대 전기통신공학과 석사과정
** 비회원: 순천향대 전임강사 · 공박
*** 정회원: 전북대 전자정보공학부 교수 · 공박
§ 비회원: 순천향대 전기통신공학과 교수 · 공박
접수일자: 2009년 7월 2일
최종완료: 2009년 7월 21일

임피던스를 구하는 종래에 방법에서는, $\lambda/4$ 의 유의미한 길이를 회로설계에 응용하기 위한 목적 때문에, 회로에 응용하고자 하는 특정한 주파수에서의 특성 임피던스 추출이 주요 목적이었다[9,10]. 그러나 특정 주파수에서의 응용 목적이 아닌 모든 주파수에서의 특성 임피던스와 유효유전율의 변화를 알기 위해서는 보다 새로운 방법을 필요로 한다. 따라서 본 논문에서는 SIAD 구조에서의 마이크로스트립 전송선로의 정확한 특성 임피던스 추출에 관한 새로운 방법을 제안하고자 한다.

2. SIAD 전송선로 구조

그림 2는 기판집적 가유전체 전송선로 구조를 보여주고 있다. SIAD 전송선로는 두 층의 기판으로 이루어진다. 먼저 두께를 h_1 로 표시한 윗면 기판(이하 “제 1기판”으로 부르기로 함)에 대하여 설명해 보면, 제 1 기판의 상면은 보통의 마이크로스트립 전송선로가 선폭과 길이로써 구현된다. 그리고 제 1기판 바닥의 접지 금속면은 종래와 달리 완전히 제거된다. 이것은 두께를 h_2 로 표기한 아랫면 기판(이하 “제 2기판”으로 부르기로 함)의 상면에 구현된 다수의 비어홀면과 서로 맞닿는 구조를 취한다. 그리고 제 2기판의 바닥면은 종래의 마이크로스트립 선로의 바닥면처럼 접지도체면으로 구성된다. SIAD 전송선로 구조의 구성상 특징이 바로 그림 2에 제시된 것처럼 제 2기판을 관통하는 다수의 도금된 비어홀(metalized via-holes)이 존재한다는 것이다. 특히 그림 2(b)에는 SIAD 전송선로의 측면 구조가 제시되어 있다. 비어홀의 지름을 d 라 하고, 비어홀과 남아 있는 유전체 부분을 포함한 주기적 간격(pitch)를 p 라 하면 순수하게 남아있는 유전체 부분의 길이는 $(p-d)$ 가 된다. 그림 2(b)의 주기적 분포가 2차원적으로 배열되면 그림 2(a)에 보인 구조가 된다.

이 구조에서 d 와 p 는 여러 가지 유효유전율 값을 얻기 위해 다양한 치수의 조합이 가능하며, 이 때 p 는 1파장보다 훨씬 작은 값을 갖는다 ($p \ll \lambda_g$). 제 1기판과 2기판은 DC적으로는 서로 분리되어 있으나 전체적으로는 평면형 적층 구조를 보이고 있다. 제 1, 2 기판의 주어진 유전율과 투자율을 각각 $\epsilon_{r1}, \mu_{r1}, \epsilon_{r2}, \mu_{r2}$ 라 할 수 있는데, 본 논문에서는 측정을 위한 제작의 편의상 같은 유전율과 투자율을 지닌 기판을 사용하여 시뮬레이션 및 측정을 실시한다.

전송선로를 따라 진행하는 전자파 신호 전류에 의하여 생성되는 전기장과 자기장은 서로 직각방향으로 분포하며 $\lambda/2$ 의 전기적 길이 단위로 극성이 서로 바뀌면서 분포한다. 그리고 순수하게 마이크로스트립 선로에만 분포해야 할 고주파 신호 전류가 비어홀 내부의 전류로 일부가 분산하게 된다. 그러나 입력되는 신호에너지에 의한 총자속(Φ)은 같으므로 결과적으로 “자속(Φ)/전류(I)”의 비로 표현되는 전송선로의 단위길이당 인덕턴스가 결과적으로 증가하게 된다. 이와 같은 원리에 의하여 SIAD 전송선로의 등가 인덕턴스가 미약하나마 증가하게 되는 것이다[3,4].

한편 개별 비어홀의 구조를 살펴보면 비어홀 내부가 금속면으로 도포되어 있으므로, 그림 3에 표시한 바와 같이 비어홀 입구에서의 커패시턴스(C_c)가 존재한다. 그리고 마이크로

로스트립 선로상에서 접지면 방향으로의 유전체를 통한 통상적인 단위 길이당 커패시턴스(C_0)가 존재하며, 또한 비어홀 내부 벽면 금속면(이것도 위로 치솟은 접지면의 역할을 함)과의 사이에 형성되는 커패시턴스(ΔC)가 추가로 존재하게 된다. 따라서 모든 커패시턴스들의 총합이 종래의 표준형 마이크로스트립 선로의 경우보다 더 증가하게 된다. 결과적으로 동일한 유전체 기판을 이용한 표준형 마이크로스트립 전송선로를 사용했을 경우에 비하여 SIAD 전송선로에서는 단위 길이당 커패시턴스가 증가하므로 결과적으로 유효유전율(ϵ_{eff})이 증가한 것과 동일하게 이해될 수 있다.

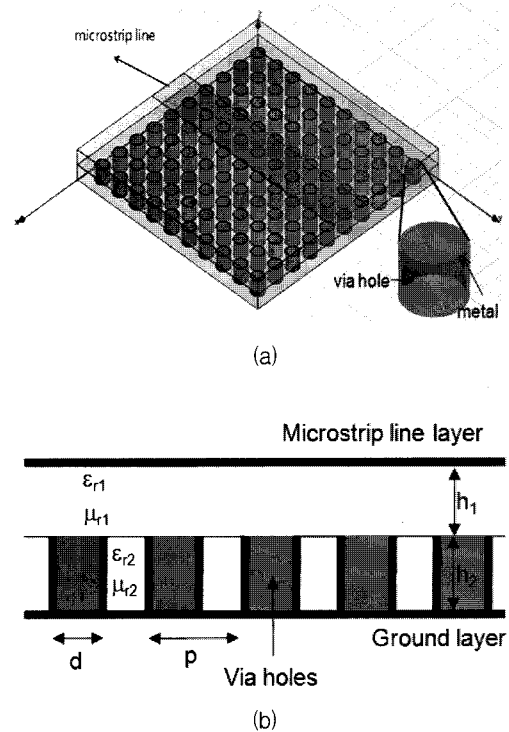


그림 2 기판 적층형 가유전체 구조와 전송선로 (a) 전송선로와 비어홀의 3차원 도시 (b) 비어홀 구조
Fig. 2 SIAD structure and transmission line (a) three-dimensional view of transmission line and via holes (b) sideview of SIAD and via holes

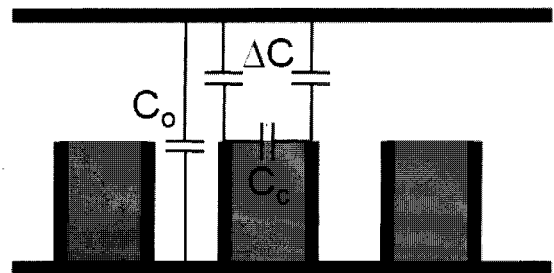


그림 3 SIAD 마이크로스트립 선로의 단위 길이당 등가 커패시턴스의 구성
Fig. 3 Diagram for equivalent capacitance per unit length of SIAD microstrip line

3. SIAD 전송선로의 특성 임피던스 계산 방법

3.1 특성 임피던스와 유효유전율

그림 4에 보인 바와 같이 특성 임피던스가 Z_s 인 SIAD 전송선로의 위상상수(phase constant)가 β 이고 길이가 l 일 때, 이 전송선로가 갖는 전기적 길이 θ 는 βl 이다. 실제로 어떤 전송선로의 전송특성을 측정하거나 또는 시뮬레이션 및 분석을 할 때 그림 4와 같은 구성이 사용된다. 여기서 Z_0 는 시뮬레이션이나 측정시 기준값으로 사용되는 단자(port) 임피던스이다. SIAD 전송선로에서는 Z_s 값에 따라서 ϵ_{eff} 이 영향을 많이 받기 때문에 정확한 Z_s 를 추출하는 것이 중요하게 선행되어야 한다.

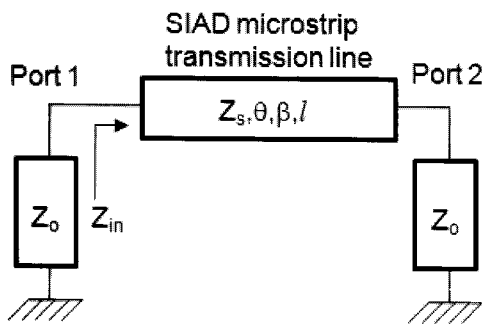


그림 4 SIAD 마이크로스트립 전송선로의 특성 임피던스를 구하기 위한 구성도
 Fig. 4 Diagram for finding the characteristic impedance of SIAD microstrip transmission line

선폭이 W 이고 유전체의 두께가 h 이며 $W \geq h$ 인 마이크로스트립 전송선로의 특성 임피던스는 식 (1)과 같다[1,2]. 여기서 $\xi_1 = \frac{W}{h} + 1.393 + 0.667 \ln \left[\frac{W}{h} + 1.444 \right]$ 이고, 두 층이 적층된 경우라면 $h=h_1+h_2$ 이다. 유효굴절율(η)은 식 (2)의 관계를 지니며, 유전체 물질은 비자성체 물질이므로 유효 투자율을 사실상 1로 보아도 무방하기 때문에, β 와 κ_0 는 식 (3)과 같은 관계를 가지고 있다. 이 때 κ_0 는 자유공간에서의 전파상수(wave number)이고 ω/c_0 의 관계를 가지며 c_0 의는 자유공간에서의 광속이다.

이제 (1)과 (3)을 연립하면 (4)를 얻을 수 있는데, SIAD 전송선로의 Z_s 가 결정되면 (4)를 이용하여 쉽게 유효유전율을 구할 수 있게 된다[3]. 따라서 SIAD 전송선로의 정확한 특성 임피던스(Z_s)를 먼저 구하는 것이 중요하다.

한편 선행연구의 결과는 $W \geq h$ 인 경우인 식 (1)~(4)만 적용이 가능하다[3]. 따라서 $W \leq h$ 인 경우에 SIAD 전송선로의 유효유전율을 구하기 위해서는 (5)에 보인 마이크로스트립 선로의 특성 임피던스 수식을 먼저 고려해야 한다[1,2]. 여기서 $\xi_2 = \ln \left[\frac{8h}{W} + \frac{W}{4h} \right]$ 인데, 위와 유사한 과정으로 식을 유도하면, 식 (6)으로 표현되는 유효유전율의 수식을 유도할 수 있다.

$$Z_s = \frac{120\pi}{\sqrt{\epsilon_{eff}} \left[\frac{W}{h} + 1.393 + 0.667 \ln \left(\frac{W}{h} + 1.444 \right) \right]} = \frac{120\pi}{\sqrt{\epsilon_{eff}} \xi_1} \quad (1)$$

$$\eta = \sqrt{\epsilon_{eff} \mu_{eff}} \quad (2)$$

$$\beta = \eta \kappa_0 = \sqrt{\epsilon_{eff}} \kappa_0 \quad (3)$$

$$\epsilon_{eff} = \frac{120\pi \beta}{\xi_1 Z_s \kappa_0} \quad (4)$$

$$Z_s = \frac{60}{\sqrt{\epsilon_{eff}}} \ln \left[\frac{8h}{W} + \frac{W}{4h} \right] = \frac{1}{\sqrt{\epsilon_{eff}}} 60 \xi_2 \quad (5)$$

$$\epsilon_{eff} = \frac{60 \beta \xi_2}{\kappa_0 Z_s} \quad (6)$$

3.2 종래의 방법에 의한 특성 임피던스 계산

미지의 전송선로에 대한 특성 임피던스를 추출하는 종래의 방법에서는 S_{11} [dB]과 반사계수의 크기 $|\Gamma|$ 와의 관계를 이용하고, 이를 다시 Z_{in} 과 관련시켜서 구하는 방법을 이용하였다[3,9,10]. 그래서 종래의 방법에서는 Z_{in} 이 실수값을 갖는 경우에만 옳은 결과를 보여주었기 때문에, 전송선로의 길이가 $\lambda/4$ 가 되는 주파수에서 Z_s 를 구하는 경우에 주로 적용되었다. 그러므로 어떤 전송선로의 길이가 $\lambda/4$ 가 아닌 주파수에서는 S_{11} [dB] 값에 따라서 심하게 변한다는 단점이 있다. 전송선로를 어떤 초고주파 회로에 응용하는 경우에는 $\lambda/4$ 의 전기적 길이가 많이 사용되므로 이 단점이 크게 부각되지 않으며 사실상 단점이라고 지적할 수도 없다[9,10]. 그러나 본 연구에서처럼 SIAD 전송선로를 구성하는 기판의 변화한 유효유전율을 계산해야 하는 경우, 먼저 모든 주파수에서 전송선로의 특성 임피던스 값이 비교적 정확하게 구해져야 하므로 이 단점을 무시할 수 없다.

예를 보이기 위하여 비유전율이 2.2이고, h_1 과 h_2 가 각각 5mils, 31mils인 기판을 이용하여, 비어홀 지름이 0.8mm이고 주기가 1.3mm인 SIAD 구조에 얹힌 선폭이 0.91mm이고 길이가 25mm인 전송선로의 특성을 살펴보았다. Ansoft社의 HFSS를 이용하여 시뮬레이션한 결과 그림 5와 같은 S-파라미터 특성을 얻었고, 이를 이용하여 종래의 방법으로 그림 6에 보인 특성 임피던스를 얻었다.

그림 6에 의하면 특성 임피던스가 각 주파수에 따라 각각 값으로 표동(fluctuating)하고 있음을 알 수 있다. 그림에서 볼 수 있듯이 종래의 방법으로 구한 SIAD 전송선로의 특성 임피던스가 주파수에 따라서 각각 다르므로 정확한 추출 결과라고 할 수 없다. 이런 문제점 때문에 선행 논문에서는 SIAD 전송선로의 임피던스를 어느 한 값으로 결정하기 위하여 그림 6에 보인 값들의 평균값을 구하여 이를 특성 임피던스 값으로 사용하였다[3].

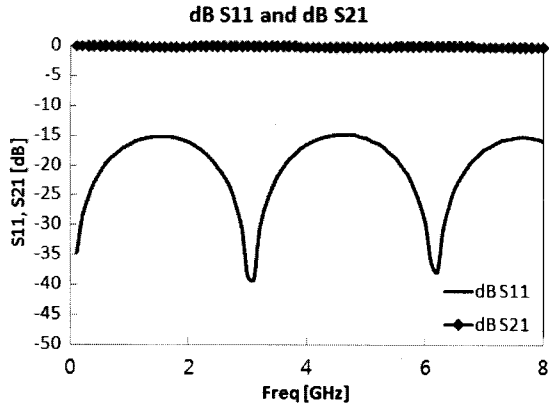


그림 5 SIAD 마이크로스트립 전송선로의 S-파라미터
Fig. 5 S-parameters of the SIAD microstrip transmission line

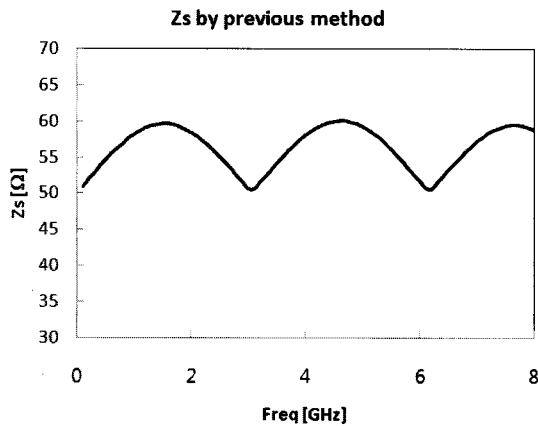


그림 6 그림 5의 특성을 갖는 전송선로에 대하여 종래의 방법으로 구한 특성 임피던스
Fig. 6 Characteristic impedance of the transmission line shown in Fig. 5 from the previous method

3.2 본 연구의 방법에 의한 특성 임피던스 계산

기본적인 전송선로 이론에 의하면 그림 4의 구성에서 입력 임피던스 Z_{in} 은 (7)과 같다. 한편 실제적인 시뮬레이션 또는 측정에서는 단자(port) 임피던스 값으로 50Ω 이 많이 사용된다. 그런데 반사계수를 의미하는 S_{11} 은 입력단자에서 입사된 신호와 Z_{in} 이라는 특성 임피던스를 갖는 부하(load)를 만나서 발생하는 반사 신호와의 비율이므로 이것을 식 (8)과 같이 쓸 수 있다.

$$Z_{in} = Z_s \frac{Z_o + jZ_s \tan(\beta l)}{Z_s + jZ_o \tan(\beta l)} \quad (7)$$

$$S_{11} = \frac{Z_{in} - Z_o}{Z_{in} + Z_o} = \frac{z_{in} - 1}{z_{in} + 1} \quad (8)$$

$$= Re(S_{11}) + jIm(S_{11}) \equiv rs_{11} + js_{11}$$

여기서

$$z_{in} = \frac{Z_{in}}{Z_o} = \frac{Z_s}{Z_o} \frac{1 + j \frac{Z_s}{Z_o} \tan(\beta l)}{\frac{Z_s}{Z_o} + j \tan(\beta l)} = z_s \frac{1 + jz_s \tan(\theta)}{z_s + j \tan(\theta)} \quad (9)$$

이고 $z_s = \frac{Z_s}{Z_o}$ 이다.

이제 식 (8)을 정리해 보면 (10)과 같은 식을 유도할 수 있는데, 결과적으로 실수부와 허수부가 각각 0이어야 성립함을 알 수 있다. 그래서 실수부와 허수부를 각각 정리하면 (11-a)와 (11-b)를 얻는다. 그리고 이 두 식은 z_s 에 관한 이차방정식의 꼴임을 쉽게 알 수 있다. 이제 설명의 편의상 일반적인 이차방정식의 꼴인 " $ax^2 + bx + c = 0$ "의 계수와 상수를 이용하여 설명하기로 하자.

(11-a)에 보인 이차방정식의 경우, c에 해당하는 상수 1, 즉 양수값이므로 판별식($D=b^2-4ac$)이 음수가 나올 경우 무의미한 근이 될 수 있다. 그런데 z_s 는 구하고자 하는 SIAD 전송선로의 특성 임피던스이므로 실수값이어야 한다. 그리고 수동소자인 전송선로의 rs_{11} 과 is_{11} 의 크기가 1보다 큰 값을 가질 수 없다. 따라서 실수부에서 얻은 이차방정식에서는 경우에 따라서는 무의미한 z_s 값을 구할 수 있으므로 본 연구에서는 (11-a)에서 얻은 z_s 값을 포기하였다.

이제 허수부에서 얻은 이차방정식인 (11-b)를 살펴보자. 여기에서는 c에 해당하는 상수는 항상 음수이고 $a=1$ 이므로, 결과적으로 D는 항상 실수값이며 이차방정식은 두 실근을 가진다. 따라서 (11-b)에서 z_s 를 구하는 것이 유리하며 본 연구에서도 이를 따랐다. 물론 이 때 두 실근이 모두 적합한 해는 아니므로, 적합하지 않은 해는 버린다.

한편 주어진 전송선로의 물리적 길이가 일정하더라도 주파수가 증가하면 전기적 길이(θ)가 증가하는데, $\tan\theta=\pi/2$ 가 되면 ∞ 값을 가지므로 상기의 이차방정식이 무의미해지고, 또한 그림 4에서 이론적으로 완벽한 $\lambda/4$ 트랜스포머 정합조건이 되버리므로, 구하고자 하는 Z_s 를 구할 수 없게 된다. 또한 이때는 이차방정식에서도 θ 가 90도 이상이 되는 주파수부터는 의미없는 허근이 나오게 된다. 따라서 그림 5(a)에 보인 전송선로의 S-파라미터에서 θ 가 90도(즉 $\lambda/4$)인 주파수 이전까지의 S_{11} 으로부터 상기에 기술한 방법으로 정확한 Z_s 를 구할 수 있음에 유의해야 한다.

$$2z_s rs_{11} - (z_s^2 + 1)\tan\theta is_{11} + j[2z_s is_{11} + (z_s^2 + 1)\tan\theta rs_{11} - (z_s^2 - 1)\tan\theta] = 0 \quad (10)$$

$$z_s^2 - \frac{2rs_{11}}{\tan\theta is_{11}} z_s + 1 = 0 \quad (11-a)$$

$$z_s^2 + \frac{2is_{11}}{\tan\theta(rs_{11} - 1)} z_s - \frac{1 + rs_{11}}{1 - rs_{11}} = 0 \quad (11-b)$$

본 연구에서 제안한 방법으로 그림 5(a)의 S-파라미터 특성을 갖는 SIAD 전송선로에 대하여 특성 임피던스를 구하여 이를 그림 7에 보였다. 주어진 전송선로의 길이가 1.7GHz에서 $\lambda/4$ 의 길이를 가지므로, 100MHz 간격으로 하여 1.6GHz까지 특성 임피던스를 추출해 보았다. 그 결과 그림 7에 보인 것처럼 모든 주파수에서 고르게 거의 동일한 특성 임피던스를 얻을 수 있다. 따라서 제안한 방법으로 구한 특성 임피던스가 종래의 방법에 의한 그림 6의 결과보다 더욱 신뢰할 만한 결과임을 알 수 있다.

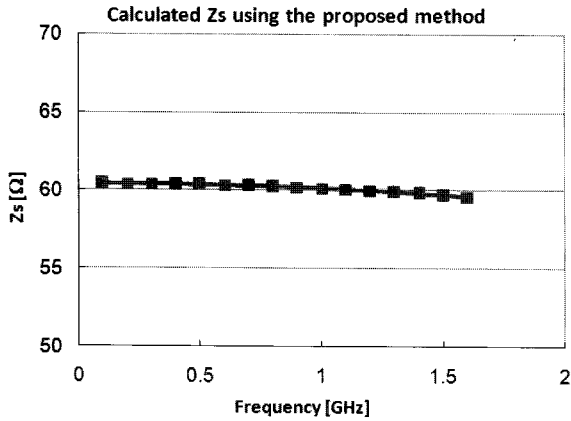


그림 7 제안하는 방법으로 구한 SIAD 마이크로스트립 전송선로의 특성 임피던스

Fig. 7 S-parameters and the corresponding characteristic impedance (Z_s) of a SIAD microstrip transmission line

4. SIAD 전송선로의 제작 및 측정결과

상기에서 제안한 방법을 적용하기 위하여 본 연구에서는 몇 가지 SIAD 전송선로 구조에 대하여 이들의 특성 임피던스와 유효유전율을 계산하고 이를 제작하여 측정해 보았다. SIAD 전송선로 구조의 시뮬레이션 및 제작을 위하여 비유전율이 2.2이고, h_1 과 h_2 가 각각 5mils, 31mils인 기판을 이용하였다. 시뮬레이션 및 제작에 사용한 비어홀 지름과 주기는 각각 0.8mm, 1.3mm이고, 기판의 크기는 50mm x 50mm이다. 그림 8은 실제로 제작한 SIAD 구조의 제 2기판 사진을 보여주고 있는데, 구현된 비어홀의 개수는 약 1440개이다. 여기에 선폭이 W인 전송선로가 식각된 제 1기판이 위에 포개져서 SIAD 전송선로를 구성하는 것이다.

상기 수식 (1)~(6)을 적용해 보기 위하여 50, 60, 70.7 [Ω]의 세 가지 경우에 대하여 SIAD 전송선로를 설계하고, 이들의 특성을 표준형 마이크로스트립 전송선로와 비교하여 보았다. 표준형의 경우 Agilent社의 전송선로 설계 도구인 Linecalc를 사용하여 계산하였고, HFSS를 사용하여 SIAD 전송선로를 시뮬레이션 하였다.

표 1 ~ 표 3은 세 개의 전송선로에 대하여 특성을 분석한 결과를 보여주고 있다. HFSS 시뮬레이션에서 얻은 S-파라미터로부터 구한 SIAD 전송선로의 유효유전율은 각각 3.24, 3.2, 2.99로 계산되었다. 또한 실제로 제작하여 측정한 S-파라미터로부터 구한 유효유전율은 각각 3.17, 3.13, 3.03이었다. 사용한 기판의 비유전율이 2.2였으므로 SIAD 전송

선로 구조의 유효유전율 증가가 매우 두드러진다. 한편 표준형 전송선로의 유효유전율은 각각 1.89, 1.86, 1.73였다. 표 1의 결과는 보면 SIAD 전송선로가 동일한 선로 임피던스일 때 더욱 얇고 또한 짧음을 알 수 있다. 따라서 회로의 소형화에 유리하게 응용할 수 있고, 또한 낮은 임피던스에서 일반적으로 선폭이 지나치게 넓어지는 단점을 극복할 수 있는 방안을 될 수 있을 것으로 보인다.

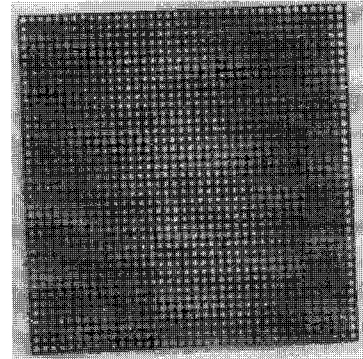


그림 8 제작한 SIAD 전송선로용 제 2기판
Fig. 8 Fabricated SIAD bottom substrate for SIAD transmission line

표 1 50 Ω 전송선로에 대한 시뮬레이션 및 측정 결과

Target $Z_s=50$ [Ω]	SIAD Line		Standard Line과 비교
	Simulation	Measurement	
W [mm]	1.28		2.77
$\lambda/4$ [mm] @2GHz	20.96		27.37
ϵ_{eff}	3.24	3.17	1.89
Z_s [Ω]	50.09	51.98	50

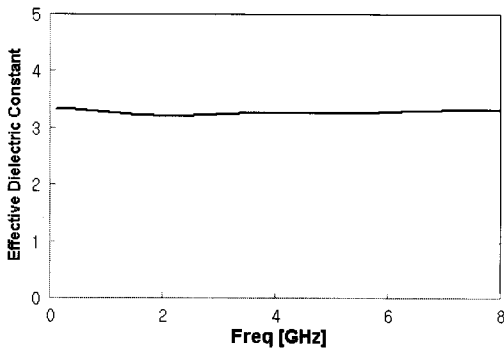
표 2 60 Ω 전송선로에 대한 시뮬레이션 및 측정 결과

Target $Z_s=60$ [Ω]	SIAD Line		Standard Line과 비교
	Simulation	Measurement	
W [mm]	0.91		2.1
$\lambda/4$ [mm] @2GHz	20.96		27.61
ϵ_{eff}	3.20	3.13	1.86
Z_s [Ω]	59.6	60.11	60

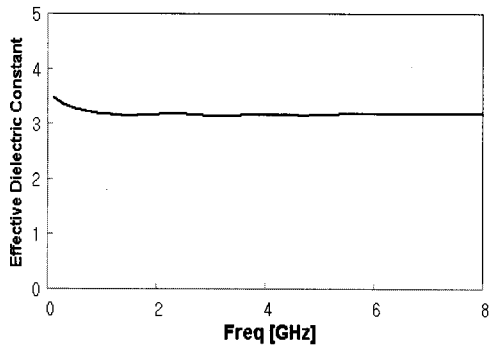
표 3 70.7 Ω 전송선로에 대한 시뮬레이션 및 측정 결과

Target $Z_s=70.7$ [Ω]	SIAD Line		Standard Line과 비교
	Simulation	Measurement	
W [mm]	0.7		1.56
$\lambda/4$ [mm] @2GHz	21.59		27.85
ϵ_{eff}	2.99	3.03	1.73
Z_s [Ω]	70.25	69.7	70.7

그림 9는 $Z_s=60\Omega$ 일 때의 유효유전율을 보여주고 있다. 주파수에 따라 균일한 유효유전율을 보이고 있음을 알 수 있으며 측정결과도 시뮬레이션 결과와 매우 유사하다. 그림 9의 결과는 이미 표 2에 정리되어 바와 같다. 한편, 그림 6에 보인 종래의 방법에 의한 Z_s 를 이용하는 경우, 유효유전율은 그림 10과 같이 계산된다. 만약에 그림 6에 보인 Z_s 값들의 평균을 취했다면 그림 10에 보인 값들에서 평균을 취하면 될 것이나, 이것은 정확한 결과라고 할 수가 없다. 따라서 본 논문에서 제시한 SIAD 전송선로의 특성 임피던스를 구하는 방법을 사용하고 이 결과를 이용하여 SIAD 전송선로의 유효유전율을 구하는 것이 더 바람직하다.



(a)



(b)

그림 9 $Z_s=60\Omega$ 일 때의 SIAD 전송선로의 ϵ_{eff} (a) HFSS 시뮬레이션 결과 (b) 측정결과

Fig. 9 ϵ_{eff} of the SIDA transmission line for $Z_s=60\Omega$ (a) HFSS simulation (b) measurement

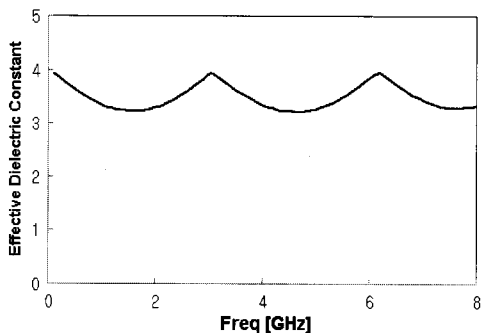


그림 10 그림 6을 이용하여 구한 SIAD 전송선로의 ϵ_{eff}

Fig. 10 ϵ_{eff} of the SIDA transmission line calculated using Fig. 6

5. 결 론

본 논문에서는 SIAD 전송선로의 변화한 특성 임피던스와 유효유전율을 계산하는 새로운 방법을 제시하였다. 이를 위하여 고주파 전송선로 특성인 S-파라미터와 입력 임피던스 관계를 이용하여 해석적으로 특성 임피던스를 구하는 방법을 제시하였다. 그 결과 종래의 방법에서는 계산된 특성 임피던스가 주파수에 따라 변동하여 평균값을 취해야 했으나, 본 논문에서 제시한 방법에서는 특성 임피던스가 주파수에 따라 균일하게 결정되었다. 따라서 제안한 방법에 의한 특성 임피던스로부터 구한 유효유전율도 균일한 값을 보였다. 제안한 방법을 실험적으로 얻은 데이터로 검증해 보기 위하여 시뮬레이션한 몇 가지의 전송선로를 실제로 제작하여 S-파라미터를 측정하고, 이로부터 유효유전율을 계산해 보았다. 측정 결과 시뮬레이션과 유사한 값으로 비교적 정확한 특성 임피던스와 유효유전율을 얻었다. 본 논문에서 제안한 방법은 다른 섭동 구조를 가진 전송선로의 특성 임피던스 계산에도 적용할 수 있다. 또한 정확한 특성 임피던스 및 유효유전율을 구할 수 있으므로, 향후 SIAD 전송선로 구조의 초고주파 회로 응용시 보다 매우 유익하게 활용될 수 있을 것으로 사료된다.

참 고 문 헌

- [1] K. C. Gupta, et al., *Microstrip Lines and Slotlines*, 2nd edition, Artech House, Boston, 1996.
- [2] D. M. Pozar, *Microwave Engineering*, 3rd edition, John Wiley and Sons, Inc., 2003.
- [3] M. Coulombe, H. V. Nguyen, and C. Caloz, "Substrate Integrated Artificial Dielectric (SIAD) Structure for Miniaturized Microstrip Circuits", *IEEE Ant. and Wir. Prop. Lett.* vol. 6, pp. 575-579, Dec. 2007.
- [4] I. Awai, H. Kubo, T. Iribe, D. Wakamiya, and A. Sanada, "An artificial dielectric material of huge permittivity with novel anisotropy and its application to a microwave BPF", in *Proc. IEEE Int. Microwave Symposium*, Philadelphia, PA, pp. 1085-1088, Jun. 2003.
- [5] W. E. Kock, "Metallic delay lenses", *Bell Syst. Tech. J.*, vol. 27, pp. 58-82, 1948.
- [6] S. B. Cohn, "Analysis of the metal strip delay structure for microwaves lenses", *J. Appl. Phys.*, vol. 20, pp. 257 - 262, Mar. 1949.
- [7] S. B. Cohn, "The electric and magnetic constants of metallic delay media containing obstacles of arbitrary shape and thickness", *J. Appl. Phys.*, vol. 22, pp. 628 - 634, May 1951.
- [8] S. B. Cohn, "Microwave measurements on metallic delay media", *Proc. IRE*, vol. 41, pp. 1177 - 1183, September 1953.
- [9] J.S. Lim, S.W. Lee, C.S. Kim, J.S. Park, D. Ahn, and

S.W. Nam, "A 4 : 1 Unequal Wilkinson Power Divider", *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 3, pp. 124-126, Mar. 2001.

[10] J. S. Lim, C. S. Kim, J. S. Park, D. Ahn, and S. Nam, "Design of 10dB 90° Branch Line Coupler using Microstrip Line with Defected Ground Structure", *IEE Electronics Letters*, vol. 36, no. 21, pp. 1784-1785, Oct. 2000.

저 자 소 개



임 종 식 (林 鍾 植)

1991년 서강대 전자공학과 졸업(공학사).
1993년 동대학원 전자공학과 졸업(석사).
2003년 서울대 대학원 전기컴퓨터공학부 졸업(공학박). 1993~2005 한국전자통신연구원(ETRI) 선임연구원, 2005~현재 순천향대학교 전기통신공학과 조교수.

Tel : (041)530-1332
Fax : (041)530-1548
E-mail : jslim@sch.ac.kr



구 자 경 (具 滋 慶)

2008년 순천향대 정보기술공학부 졸업(공학사). 2008년 동대학원 전기통신공학과 석사과정 재학중.

Tel : (041)530-1630
Fax : (041)530-1735
E-mail : tigerjk999@nate.com



한 상 민 (韓 相 敏)

1996년 고려대 전파공학과 졸업(공학사).
1998년 동대학원 전파공학과 졸업(석사).
2003년 동대학원 전파공학과 졸업(공학박).
2003년 10월~2004년 11월 UCLA Post Doc., 2005년 1월~2007년 8월 삼성종합기술원 전문연구원, 2007년 9월~현재 순천향대학교 전임강사.

Tel : (041)530-1348
Fax : (041)530-1548
E-mail : smhan@sch.ac.kr



정 용 채 (鄭 龍 采)

1989년 서강대 전자공학과 졸업(공학사).
1991년 동대학원 전자공학과 졸업(석사).
1996년 동대학원 전자공학과 졸업(공학박).
1991~1998 삼성전자 정보통신본부 선임연구원, 1998~현재 전북대학교 전자정보공학부 교수.

Tel : (063)270-2458
Fax : (063)270-2461
E-mail : ycjeong@chonbuk.ac.kr



안 달 (安 達)

1984년 서강대 전자공학과 졸업(공학사).
1986년 동대학원 전자공학과 졸업(석사).
1990년 동대학원 전자공학과 졸업(공학박).
1990~1992 한국전자통신연구원(ETRI) 선임연구원, 1992~현재 순천향대학교 전기통신공학과 교수.

Tel : (041)530-1331
Fax : (041)530-1609
E-mail : dahnkr@sch.ac.kr