

# DGS 결합선로를 이용하여 고조파 억압특성을 향상시킨 전력증폭기의 효율증대에 관한 연구

송대건\* , 김장원\*\*

## A study on efficiency improvement of power amplifier from enhanced harmonic suppression using DGS coupled line

Dae-Geon Song\*, Jang-Won Kim\*\*

### 요 약

본 연구는 DGS 결합 구조를 이용하여 고조파 억압 특성을 향상시키기 위하여 전력 증폭기의 효율을 높이기 위한 방법을 제안하였다.

고조파 성분과 연관된 효율성은 전력 증폭기를 설계하는데 있어서의 중요한 요인 중의 하나이다. 그러므로 주기적인 슬릿이나 스텐브를 갖는 DGS 전송선로를 전력 증폭기의 후단에 먼저 설계하고 결합함으로써 고조파의 효과적인 억압 특성을 가지며 효율을 높일 수 있게 됨을 알 수가 있었다.

따라서 본 연구에서는 WCDMA용 전력 증폭기에 적용한 결과 효율성을 위한 측정 실험에 있어서 얻은 결과 PAE 보다 6%의 효율 향상을 얻을 수가 있었음을 보여주었다.

### ABSTRACT

This paper suggests that efficiency improvement of power amplifier to enhance harmonic suppression using a DGS line structure. A efficiency related harmonic component is an important factor to design of power amplifier. Therefore harmonic component suppress consisting coupled line using DGS after power amplifier.

A DGS line with periodic slits and stubs is first designed and joined after power amplifier. Experimental measurements for efficiency of power amplifier in the WCDMA are shown to improve 6% of PAE.

### Key Word

Power amplifier, efficiency, PAE, DGS, harmonic suppression

### 1. 서 론

중채널 입력과 비용절감의 측면에서 고려할 때 고효율의 선형증폭기가 필수적

송신기에서 사용되는 전력증폭기는 다

\* 경원대학교 IT대학 전자공학전공(dgsong@kyungwon.ac.kr)

\*\* 경원대학교 IT대학 정보통신공학전공(jwkimm@kyungwon.ac.kr)

#논문번호 : KIIECT2009-04-10

#접수일자 : 2009.10.30

#최종논문접수일자 : 2009.11.30

이다. 이러한 증폭기의 선형성을 높이기 위해 과도한 Back-off를 사용하는데 이는 효율이 떨어뜨리는 원인이 된다.

따라서 trade-off 관계인 선형성과 효율을 동시에 얻기 위한 방법이 전력증폭기의 후단에 고조파를 억압하는 피터나 해당 고조파에 대응하는 개방 혹은 단락선로를 위치시키는 것이다<sup>[1][2][3]</sup>.

증폭기 후단에 필터 등의 소자를 부가하는 것은 전반적인 증폭모듈의 크기를 증대시키며 증폭기와의 정합문제로 인해 협대역 특성을 갖는 등의 어려움을 야기한다. 이에 최근 고조파를 억압하는 방법으로 접지면에 특정한 구조를 갖는 선로를 식각하여 저역통과 혹은 대역통과 특성을 보이는 DGS (Defected Ground Structure) 기법에 대한 연구가 최근 대두되고 있다<sup>[4][5]</sup>.

기존의 DGS 구조들은 증폭기 후단의 전송선로와의 결합길이가 길어서 전체적인 크기를 증대시키는 요인이 되어왔다.

본 논문에서 제안한 선로와의 결합길이가 짧으면서도 효과적인 고조파 억압 특성을 갖는 DGS 구조는 전송선로에 주기적인 홈을 갖는 스텐브를 부가함으로써 광대역 저지대역 억압특성을 가지며 전력증폭기 후단에 부착 시 효율을 높일 수 있도록 하였다.

## II. DGS 설계

WCDMA 주파수 대역인 2.11GHz~2.17GHz에서 손실이 없고 평탄한 저역

통과 특성과 고조파인 2차 및 3차 체배 주파수 대역에서 광대역의 억압특성을 갖는 스텐브 구형 슬롯구조와 스텐브 I형 슬롯구조의 결합적인 형태로 DGS 선로를 설계하였다<sup>[6]</sup>.

구형 슬롯구조는 그림 1과 같이 기판의 접지면에 직사각형 슬롯형태로 식각되고 입출력단에 직렬로 연결된 병렬 공진구조로 고조파 대역에서 대역저지특성을 갖는다. 저지주파수 대역을 결정하는 구형슬롯의 폭  $W_R$ 과 길이  $L_R$ 은 등가 LC 공진값에 의해 결정된다<sup>[8]</sup>.

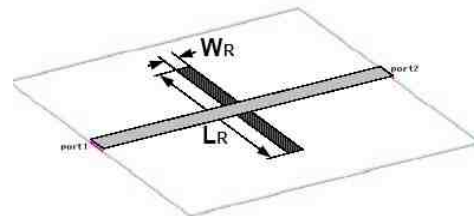


그림 1. 스텐브 구형 슬롯구조

Fig 1. Stub Flat Slot

I형 슬롯구조는 마이크로스트립 기판의 접지면을 I자 형태로 식각한 형태로 그림 2와 같다. I형 슬롯구조의 전체 폭  $W_1$ 과 길이  $L_1$  및 중앙부분의 슬릿길이  $L_{slit}$ 과 슬롯간격  $S_1$ 은 동작주파수에 따라 가변하여 최적값으로 설계하였다<sup>[7]</sup>. 제안된 I형 슬롯구조의 특징은 커패시턴스와 인덕턴스 성분이 상보관계를 최적화하여 저지대역에서 급격한 억압특성을 갖도록 하였다.

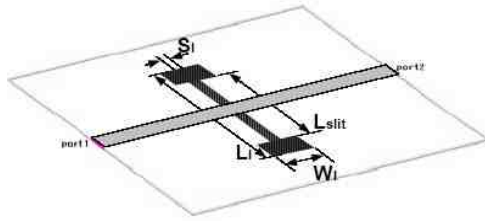


그림 2.. 스텐브 I형 슬롯구조  
Fig 2. Stub I Slot

본 논문에서는 구형 슬롯과 I형 슬롯의 구조를 변형하여 전송선로에 스텐브를 추가한 형태로 이전의 슬롯구조에 의한 급격한 저지대역 특성은 유지하면서 스텐브에 의한 커패시턴스를 성분을 증가시켜 넓은 저지대역을 갖도록 하였다. 또한 결합구조의 소형화 및 넓은 저지대역에서 억압특성을 유지하기 위해 두 개의 구형슬롯 사이에 스텐브 I형 슬롯을 직렬로 배열하였고, 스텐브 구형 결합선로의 상층에 주기적인 홈을 부가하였다.

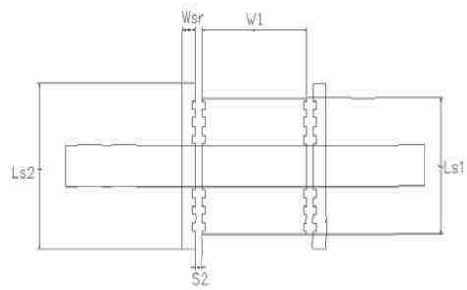
회로설계에는 Ansoft사의 Ensemble을 사용하였으며 통과대역 2.14GHz 대역에서의 삽입손실 특성과 2차 고조파인 4.28GHz 대역에서 저지대역 특성이 최적화 되도록 I형 슬롯의 길이와 구형 슬롯의 폭을 결정하였다. 또한 구형 슬롯의 스텐브에 주기적인 홈의 부가로 3차 고조파인 6.42GHz 대역에서도 높은 억압특성을 갖도록 설계하였다.

본 논문에서는 Rogers사의 RT/Duroid 5880 ( $\epsilon=2.2$ ,  $h=31$  mil, 1 oz)을 사용하여 제작하였으며 DGS 선로의 구성은 표 1과 같다.

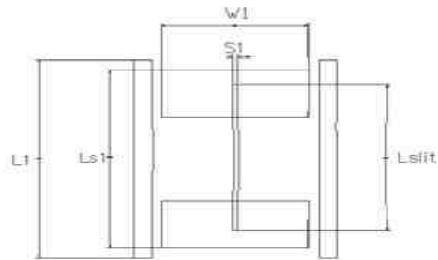
표 1. 제안된 DGS 결합선로의 물리적 크기

Table 1. Physical size of proposed DGS Coupled-Lines

스텐브 구형 [mm]	슬롯 폭	슬롯 길이	스텐브 길이	스텐브 간격	홈 간격/크 기
	1	14	10.4	0.5	1/0.5
스텐브 I형 [mm]	슬롯 폭	슬롯 길이	연결 슬롯폭	연결슬 롯길이	스텐브 길이
	8	14	10.4	0.3	12.5



(a) 윗면  
(a) Upper



(b) 아랫면  
(b) Bottom

그림 3. 제안된 DGS 결합선로의 구조

Fig 3. Structure of proposed DGS Coupled-Lines

### III. 전력증폭기 설계

DGS가 적용된 전력증폭기의 효율측정을 위하여 Motorola의 MRF21030 LDMOS를 이용한 AB급 전력증폭기를 설계 제작하였다. Agilent사의 ADS를 이용하여  $V_{ds}=27V$ ,  $I_{ds}=250mA$ 인 바이어스 조건으로 Load Pull analysis에서 얻은 최적의 정합조건을 이용하여 설계하였다. 제작된 증폭기의 출력 2 watt에서의 효율은 13.5%이며 DGS와 결합된 상태로 제작된 모습은 그림 4와 같다.



그림 4. 제작된 DGS가 적용된 AB급 전력증폭기

Fig 4. Manufactured DGS applied AB Power Amplifier

### IV. 측정 결과

제작된 DGS 자체의 주파수 특성 및 DGS와 결합된 전력증폭기의 주파수 특성 및 효율측정은 Agilent 8510C 벡터 네트워크 분석기를 이용하여 주파수 소인 및 전력 소인을 통해 측정하였다.

그림 5는 제안된 DGS 결합선로의 주파수 응답으로 저지대역에서 20dB 이상의

고조파 억압특성을 보인다. 통과대역에서의 삽입손실은 0.3dB이고 3차고조파 억압은 모의 실험결과와 측정결과가 일치하고 있다. 그러나 2차 고조파 대역에서 측정치와 모의실험 결과가 10dB 정도의 차이를 보이는데 이는 기관의 앞면과 뒷면 식각과정에서 발생된 제작상의 오차와 DGS 슬롯에서 방사되는 전자파의 영향으로 인한 측정오차로 여겨진다.

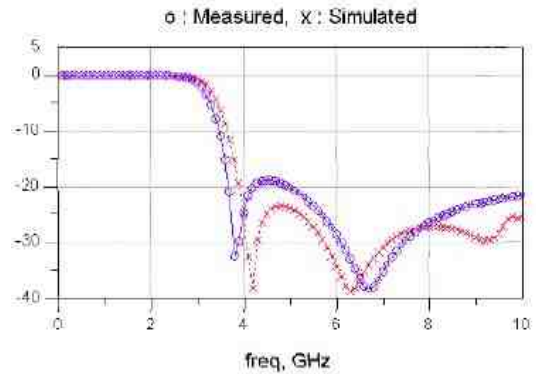


그림 5. DGS 결합선로의 주파수 특성  
Fig 5. Frequency Characteristic of DGS Coupled-Lines

그림 6에서 통과대역 2.11GHz~2.17GHz에서 PAE는 DGS를 사용하지 않았을 때는 13.5%였고 DGS 결합선로를 삽입한 경우는 14.2%임을 알 수 있다. 또한 그림 7에서 중심 주파수인 2.14GHz에서 출력전력이 1watt로부터 DGS를 사용한 경우 1~6% 효율의 증가를 나타내었다. 출력전력이 증가함에 따라 효율의 개선정도가 커지는 것은 전력증폭기가 포화상태에 가까이 갈수록 선형성이 떨어지며 체배 주파수의 발생이 커지기 때문이다.

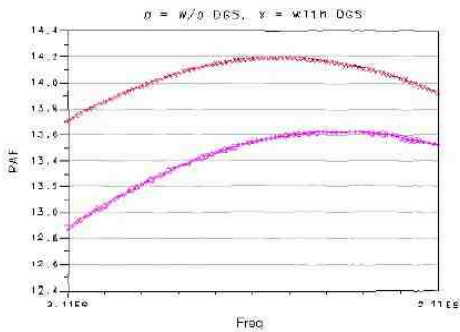


그림 6. 측정된 전력증폭기 효율( $P_0=2\text{watt}$ )

Fig 6. Measured Power Amplifier Efficiency (Power Consumption)

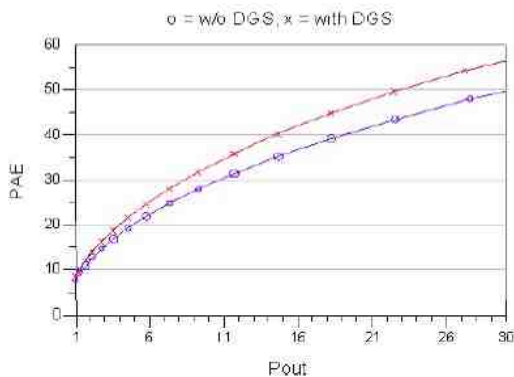


그림 7. 측정된 전력증폭기 효율(전력소비)

Fig 7. Measured Power Amplifier Efficiency (Power Consumption)

### V. 결론

WCDMA와 같은 이동통신에서 전력증폭기는 모듈 전체의 전력소비, 크기 및 비용측면에서 많은 부분을 차지하고 있다. 이러한 전력증폭기를 설계할 때 증

폭기의 선형성 보장과 효율향상은 매우 중요한 요인이며 이 둘의 관계는 trade-off의 관계가 있다. 전력증폭기의 선형성 증가를 위해 사용된 여러 가지 선형화 기법은 대부분의 경우 Back-off를 이용한 기본적인 선형성 확보가 먼저 이루어지므로 이로 인해 효율의 저하를 가져오게 된다. 따라서 본 논문에서는 전력증폭기의 효율향상을 위하여 DGS를 이용하여 체배 주파수성분을 억압함으로써 효율을 증대시키는 새로운 형태의 DGS 결합선로를 설계하여 WCDMA용 AB급 전력증폭기에 적용하였다. 이는 저지대역에서 억압효과가 큰 구형 슬롯과 I형 슬롯 그리고 주기적인 홈이 식각된 스테브가 결합된 구조로써 통과대역에서의 손실은 없으면서도 넓은 저지대역을 형성하고 2차 및 3차 고조파 성분을 억압하여 전력증폭기의 효율을 향상시키는 효과를 얻을 수 있었다.

제작된 DGS와 결합된 전력증폭기의 측정결과는 통과대역인 2.11GHz~2.17GHz에 걸쳐 출력전력 2watt에서의 효율이 14.2%로 DGS를 사용하지 않았을 때와 비교하여 0.7%의 효율향상을 얻었고 출력전력이 30watt인 경우 6%의 효율향상을 얻을 수 있다. 따라서 본 논문에서 제안된 DGS 결합구조는 전력증폭기에 적용할 때 체배 주파수억압에 의한 효율향상을 얻을 수 있는 특징을 갖고 있으며 단일 구조 또는 조합된 구조를 사용하여 소형화 된 기지국 및 중계국의 전력증폭 모듈을 통한 시스템 효율의 개선에 사용할 수 있을 것이다.

참고 문헌

- [1] S. C. Cripps, *RF Power Amplifiers for Wireless Communications*. Norwell, MA : Artech House, 1999, pp.88-90.
- [2] C. Duvaunaud, S. Dietsche, G. Pataut, and J. Oberegon, *High-efficiency class F GaAs FET amplifier operating with very low bias voltage for use in mobile telephones at 1.75GHz*, IEEE Microwave guided wave Lett., vol.3, pp.268-270, Aug. 1993.
- [3] L. L. B. Walker, *High-Power GaAs FET Amplifiers*. Norwell, MA. : Artech House, 1993, pp.210-212.
- [4] Jong Sik Lim, Ho Sup Kim, Jun Seok Park, Dal Ahn, Sang Wook Nam, *A power amplifier with efficiency improved usgin defected ground structure*, IEEE Microwave and Wireless Components Letters, vol.11, no.4, pp.170-172, April 2001
- [5] Si Gyun Jeong, Do Kyeong Hwang, yong Chae Jeong, Chul Dong Kim, *Amplifier design using  $N/4$  high impedance bias line with defect ground structure*, 2002 IEEE MTT-S int. Microwave Symp. Dig., vol.2, pp. 1161-1164.
- [6] Chul Soo Kim, jun Seok Park, Dal Ahn, Jae Bong Lim, *A Novel 1-D Periodic Defected Ground Structure*, IEEE Trans. on Microwave Theory and Techniques, vol.49, no.1, pp.86-93, Jan. 2001
- [7] Dal Ahn, Jun Seok Park, Chul Soo Kim, Juno Kim, Wongxi Quan, Tatsui Itoh, *A Design of the Low-Pass Filter using the Novel Microstrip Defected Ground Structure*, IEEE Trans. on Microwave Theory and Techniques, vol.49, no.1, pp.86-93, Jan. 2001
- [8] Rui Qiang, Yunyi Qang, Duxin Chen, *A novel microstrip bandpass filter with two cascaded PBG structures*, 2001 IEEE AP International Sym. Dig., vol.2, pp.510-513

---

저자약력

---

김장원(Jang Won Kim)



1991년 명지대학교  
전자공학과 공학사  
1993년 명지대학교  
전자공학과 공학석사  
2001년 명지대학교  
전자공학과 공학박사  
현 재 경원대학교 IT대학  
정보통신공학전공교수

<관심분야> 영상 압축과 인식 및 이해,  
영상 통신, 임베디드 시스템

송대건(Dae Geon Song)



1981년 경희대학교  
전자공학과 공학사  
1988년 일본 와세다대학교  
정보공학과 공학석사  
1998년 경희대학교  
전자공학과 박사수료  
현 재 경원대학교 IT대학  
전자공학전공교수

<관심분야> 정보보안, 신호처리, 영상처리,  
임베디드시스템 설계