

## T-접합선로의 등가회로를 고려한 저역통과 여파기 설계

Baatarkhuu Dorjsuren<sup>1</sup>, 최흥택<sup>2</sup>, 안 달<sup>1\*</sup>  
<sup>1</sup>순천향대학교 전기통신공학과, <sup>2</sup>BcNE Global Co.

### A design of Low Pass Filter using the equivalent circuit of T-junction microstrip line

Baatarkhuu Dorjsuren<sup>1</sup>, Heung-Taek Choi<sup>2</sup> and Dal Ahn<sup>1\*</sup>

<sup>1</sup>Department of Electric Communication Engineering, Soonchunhyang University, <sup>2</sup>BcNE Global Co.

**요약** 본 논문에서는 T-접합선로의 집중소자 등가회로를 고려한 저역통과 여파기를 제안하였다. 일반적인 저역통과 여파기 설계 시 발생하는 T-접합선로의 특성에 따른 주파수 변이 특성을 해결하기 위해 T-접합선로 등가회로의 소자 값을 구하는 수식을 유도 하였다. 또한, 전자장 시뮬레이터(HFSS)를 이용하여 T-접합선로를 디임베딩하였다. 이로써 선로의 임피던스 허수값들이 일치되게 하여 T-접합선로 등가회로에서 집중소자의 정확한 값을 구하였다. 그리고 이 값들을 이용하여 저역통과 여파기를 설계한 결과, 집중소자 여파기의 주파수 특성과 분포소자 여파기의 주파수 특성이 매우 잘 일치함을 확인할 수 있었다.

**Abstract** In this paper, the Low Pass Filter (LPF) using the equivalent circuit of T-junction microstrip line is proposed. And we derived the formulas for lumped-elements of the equivalent circuit of T-junction microstrip line to solve the frequency shift characteristic. T-junction microstrip line is de-embedded by Electromagnetic simulation tool and exact lumped element value of T-junction microstrip line is calculated by the equation of Z-parameter. We can get excellent agreement between lumped-element LPF frequency response and transmission line LPF frequency response.

**Key Words** : T-junction, lumped element, equivalent circuit, formula, de-embedding, Low pass filter

#### 1. 서론

다양한 이동통신 서비스가 시작되면서 시스템에 지대한 영향을 미치는 고조파신호 성분 제거에 대한 관심이 증가함에 따라 저역통과 여파기가 많이 사용되고 있다 [1]. 이러한 저역통과여파기는 집중소자와 분포소자로 구현할 수 있다. 그러나 인덕터나 커패시터를 이용하는 집중소자 설계방식은 낮은 주파수에서는 원하는 특성을 얻을 수 있으나 초고주파대역에서 소자 값이 변화되어 원하지 않는 특성을 얻었다.

즉 제한된 범위의 주파수에 대해서만 유용하고 초고주파수대역에서 구현하기가 어려우므로 분포 정수회로 소자를 가지고 설계되어 왔다.[2]

특히, UHF대역 이상의 높은 주파수 대역에서 저역 통

과 여파기를 설계할 때 T-접합선로가 추가된다. 이러한 T-접합선로는 RF 소자인 여파기, 분배기 등의 설계 시 사용되고 있으며, 한 점에 세 개의 소자가 연결되는 3단자 회로망으로 가장 단순한 형태의 전력분배기이다[2,3]. 그러나 삽입된 T-접합선로로 인하여 차단 주파수가 이동하고 반사 손실도 증가하는 등의 특성적인 문제가 발생되었다.

따라서 본 논문에서는 T-접합선로를 집중소자인 인덕터와 커패시터로 등가 모델링하고 이를 여파기에 적용하기 위해 이에 대한 디임베딩하는 방법을 제시한다. 또한 디임베딩된 T-접합선로를 사용한 분포소자 저역통과여파기를 설계한다. 제안한 분포소자 여파기의 특성이 기존의 문제점을 해결하는 집중소자 여파기와 동일한 특성을 갖는지 살펴보고자 한다.

\*교신저자: 안 달(dahnkr@sch.ac.kr)

## 2. 설계 방법

분포소자인 T-접합선로는 그림 1(a)와 같이 하나의 입력과 두 개의 출력의 3포트 회로라 할 수 있다[2,3]. 이는 그림 1(b)와 같이 하나의 커패시터와 세 개의 인덕터로 등가화 할 수 있다. 소자 값을 구하기 위하여 키르히호프의 전압과 전류법칙, 옴의 법칙을 이용하여 각 단자에 걸리는 전압에 대한 관계식을 구할 수 있다.

$$u_1 = j\omega L_1 i_1 + \frac{1}{j\omega C_p} [i_1 + i_2 + i_3] \quad (1)$$

$$u_2 = j\omega L_2 i_2 + \frac{1}{j\omega C_p} [i_1 + i_2 + i_3] \quad (2)$$

$$u_3 = j\omega L_3 i_3 + \frac{1}{j\omega C_p} [i_1 + i_2 + i_3] \quad (3)$$

이 식들을 정리하면 식 (4)와 같다.

$$\begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} = [j] \begin{bmatrix} \omega L_1 - \frac{1}{\omega C_p} & \frac{1}{\omega C_p} & \frac{1}{\omega C_p} \\ \frac{1}{\omega C_p} & \omega L_2 - \frac{1}{\omega C_p} & \frac{1}{\omega C_p} \\ \frac{1}{\omega C_p} & \frac{1}{\omega C_p} & \omega L_3 - \frac{1}{\omega C_p} \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \end{bmatrix} \quad (4)$$

식(4)는 각 단자에 걸리는 전압과 집중소자의 인덕턴스와 커패시턴스의 관계를 보여 준다.

여기서 T-접합선로는 단순한 형태의 전력 분배기라 할 수 있다. 3포트 회로로 식 (5)와 같은 매트릭스를 갖는다 [2,3].

$$\begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} = \begin{bmatrix} z_{11} & z_{12} & z_{13} \\ z_{21} & z_{22} & z_{23} \\ z_{31} & z_{32} & z_{33} \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \end{bmatrix} \quad (5)$$

식 (4)와 (5)로부터 임피던스 허수부의 값과 인덕턴스와 커패시턴스의 관계를 구하면 식(6)-(9)와 같다.

$$L_1 = \frac{\text{Im}(z_{11}) - \text{Im}(z_{12})}{2\pi f} \quad (6)$$

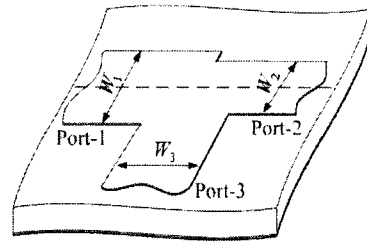
$$L_2 = \frac{\text{Im}(z_{22}) - \text{Im}(z_{12})}{2\pi f} \quad (7)$$

$$L_3 = \frac{\text{Im}(z_{33}) - \text{Im}(z_{12})}{2\pi f} \quad (8)$$

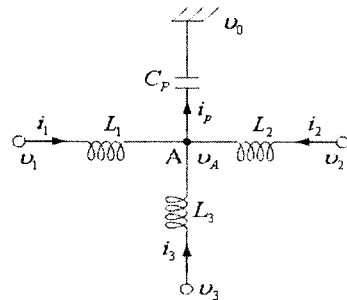
$$C_p = -\frac{1}{2\pi f \times \text{Im}(z_{12})} \quad (9)$$

위 식 (6)-(9)를 이용하면 등가회로의 집중소자 값들을 계산할 수 있다.

T-접합선로 대신에 집중소자로 등가화 된 회로를 사용하기 때문에 커패시터와 인덕터 값이 작을수록 회로에 미치는 영향이 작다. 식 (6)-(9)를 보면 분모는 상수로 표현되며, 분자의 임피던스 허수부 값이 비슷할 경우 인덕턴스와 커패시턴스 값이 작아지는 것을 알 수 있다. 따라서 임의의 정해진 주파수에서 임피던스 허수부의 비슷한 값을 구할 때 EM 시뮬레이션을 통해서 각 단자로부터 디임베딩하여 추가적인 선로의 길이를 구한다.



(a) T-접합선로

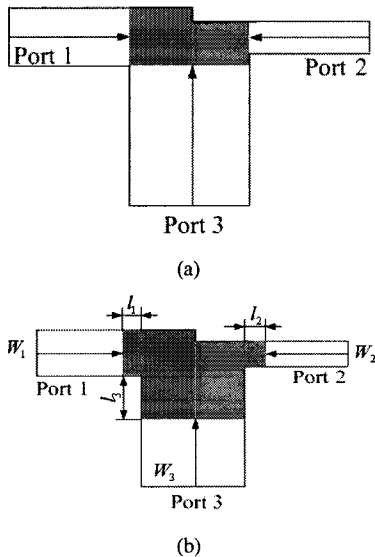


(b) T-접합선로 집중소자 등가회로

[그림 1] T-접합선로 모델링

제시한 디임베딩 방법은 그림 2(a)와 같다. 만약 선로 임피던스 허수부 값들이 같지 않고 차이가 많이 나면 그림 2(b)처럼 추가적인 선로 l값을 구하여 허수부 값들이 일치될 시킨다. 또한 그림 3(a)와 같이 3단 저역통과 여파기와 T-접합 등가회로를 사용한 그림 3(b)을 등가화 하여 회로에 추가로 들어가는 등가회로의 집중소자 값들을 계산할 수 있다. 이를 위해서 그림 3(c)와 3(d)에서와 같이 회로를 바라보는 서셉턴스 B1과 B2의 관계로부터 커패시턴스 C'을 구할 수 있다.

$$C' = \frac{C - C_p}{1 + (C - C_p)\omega^2 L_3} \quad (10)$$



[그림 2] De-embedding하는 방법

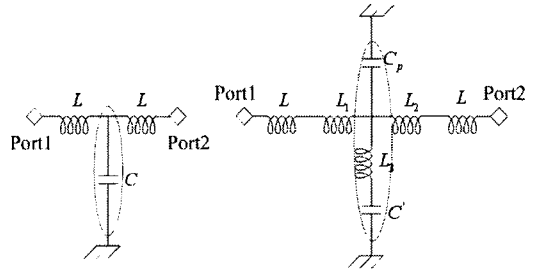
### 3. 설계 및 제작

본 논문에서 제안한 T-접합 등가 회로를 고려한 저역 통과 여파기를 설계하고자 한다.

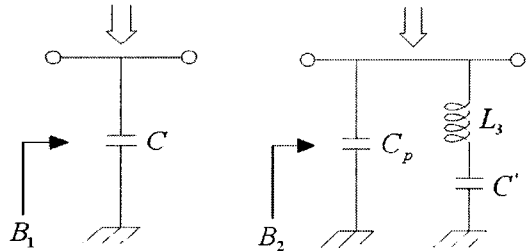
설계 조건은 다음과 같다

- 차단 주파수( $f_c$ ) : 2GHz
- 단수(N) : 7
- 삽입손실(Ripple) : -0.05dB
- 입, 출력 임피던스 : 50Ω
- 비유전율( $\epsilon_r$ ) : 2.2
- 기판두께 : 0.7874mm
- 여파기 타입 : Chebyshev

Ansoft사의 Designer를 이용하여 전송선로의 임피던스와 전기적 길이로 선로의 폭을 구하여 HFSS로 선로의 임피던스의 허수부 값들을 구한다.



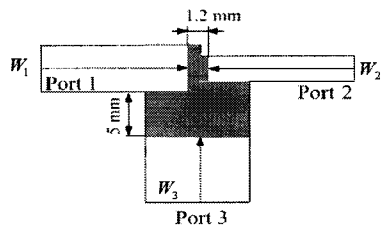
(a) 3단 저역통과 여파기 (b) T-접합 3단저역통과여파기



(c) 그림(a)에서 나오는 등가회로 (d) 그림(b)에서 나오는 등가회로

[그림 3] 삽입된 T-접합선로의 등가 모델링

HFSS를 이용하여 그림 4와 같이 직렬로 연결한 1.2mm와 병렬로 연결한 5mm의 길이만큼 디임베딩하면 비교적 정확한 값을 구할 수 있다. 등가회로의 인덕턴스와 커패시턴스 값은 식 (6)-(9)를 사용하여 구하였고 표 1로 나타내었다.

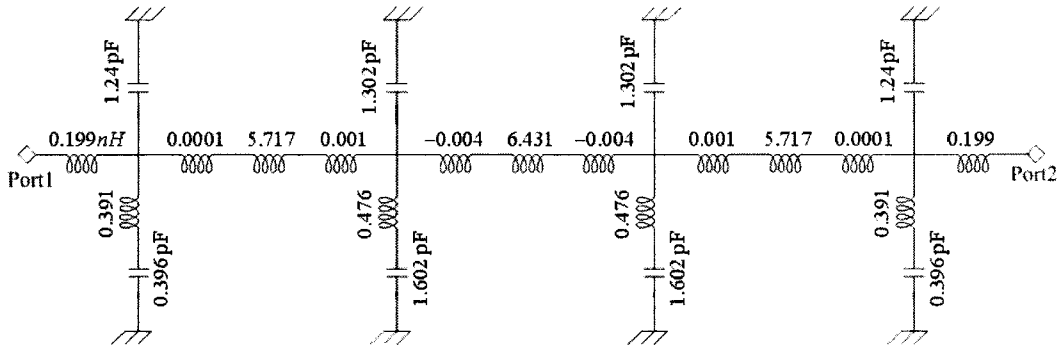


[그림 4] Center T-접합의 de-embedding 한 결과

그림 4의 디임베딩된 T-접합선로를 집중소자로 등가화하여 위의 여파기 값에 삽입한다. 식(10)을 이용하여 합쳐진 커패시턴스 값을 구할 수 있다. 최종적인 소자 값은 다음과 같다.

[표 1] T-접합 등가회로의 인덕턴스와 커패시턴스 값

	주파수 [GHz]	$Im(Z_{11})$	$Im(Z_{22})$	$Im(Z_{33})$	$C_p$ [pF]	$L_1$ [nH]	$L_2$ [nH]	$L_3$ [nH]
T1	2.0	-61.643	-64.146	-59.224	1.240	0.199	0.0001	0.391
T2	2.0	-61.094	-61.110	-55.097	1.302	0.001	-0.004	0.478



[그림 5] 집중소자 T-접합 등가회로를 삽입한 7단 저역통과 여파기

$$C_1 = 0.396[\text{pF}] = C_7$$

$$L_2 = 5.717[\text{pF}] = L_4$$

$$C_3 = 1.602[\text{pF}] = C_5$$

$$L_6 = 6.43[\text{pF}]$$

기존의 집중소자 여파기와 그림 5의 디임베딩된 T-접합선로를 사용한 여파기의 회로 시뮬레이션 특성은 그림 6과 같고 표 2로 정리하였다.

그림 6에서 여파기에 T-접합 등가회로를 삽입 하였을 때 S-파라미터 특성은 약간 손실이 있지만 집중소자 여파기의 특성과 거의 비슷한 것을 알 수 있다. 여기서 손실이 발생하는 이유는 여파기의 소자 수가 증가하였기 때문이다.

그림 5의 집중소자 여파기를 그림 7의 분포소자 여파기로 구현하여 시뮬레이션 하였다. 결과는 그림 8로 나타내었고 표 3으로 비교하여 보았다.

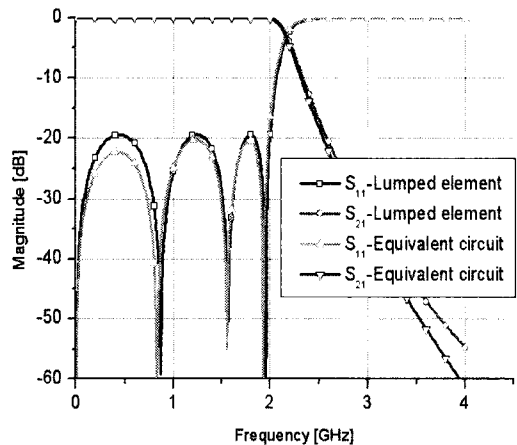
사용된 EM 시뮬레이션 툴은 Ansoft사의 HFSS V10을 사용하였고 결과는 그림 8과 같으며 차단주파수에서 S-파라미터 값을 표 3에 정리하였다.

[표 2] Circuit 시뮬레이션 결과 @2GHz

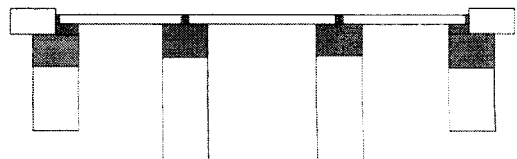
	$S_{11}$ [dB]	$S_{21}$ [dB]
제안된 분포소자	-16.35	-0.10
집중소자 (lumped element)	-19.45	-0.05

[표 3] 등가회로의 EM 시뮬레이션 결과 @2GHz

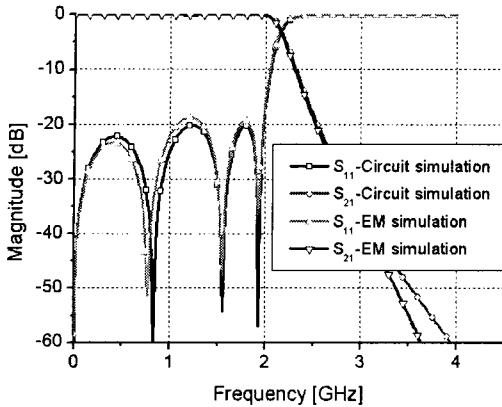
	$S_{11}$ [dB]	$S_{21}$ [dB]
HFSS	-15.51	-0.12
제안된 분포소자	-16.35	-0.10



[그림 6] 시뮬레이션 결과

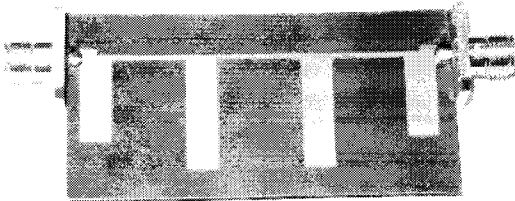


[그림 7] De-embedding한 후 7단 저역통과 여파기



[그림 8] 등가회로의 EM 시뮬레이션 결과

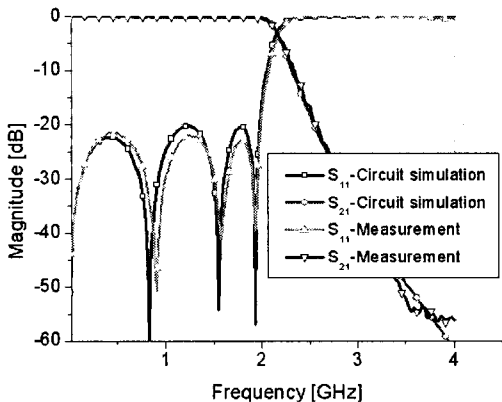
그림 9는 실제 제작한 전송선로 7단 저역통과 여파기의 사진이다. 측정결과를 그림 10에 나타내었다. 시뮬레이션 결과와 매우 유사한 결과를 얻을 수 있었으며 S-파라미터 값을 표 4에 정리하였다.



[그림 9] 제작한 저역통과 여파기의 사진

[표 4] 제작한 저역통과 여파기의 측정 결과 @2GHz

	S <sub>11</sub> [dB]	S <sub>21</sub> [dB]
제작	-18.29	-0.38
제안된 분포소자	-16.35	-0.10



[그림 10] 제작한 저역통과 여파기의 측정 결과

#### 4. 결론

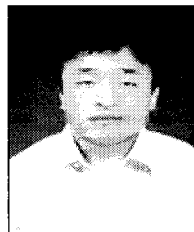
본 논문에서는 T-접합선로의 집중소자 등가회로를 고려한 저역통과 여파기를 설계하였다. 이에 T-접합선로의 집중소자 등가회로의 소자 값들을 계산하는 식을 유도하였으며 이 유도된 수식과 T-접합선로의 디임베딩 방법을 이용해 저역통과 여파기의 설계 방법을 제시하였다. 이렇게 설계된 분포소자 여파기의 시뮬레이션과 측정 결과를 비교하면 차단주파수(@2GHz)에서 S<sub>11</sub>은 약 2dB 이내, S<sub>21</sub>은 약 0.2dB 오차가 발생했지만 제작과정의 손실을 감안하면 동일한 특성이라 할 수 있다. 그러므로 분포소자로 저역통과 여파기를 설계 시 특성에 가장 큰 영향을 미치는 T-접합선로에 대한 현상을 여파기 설계 시 고려함으로써 집중소자 저역통과 여파기와 분포소자 저역통과 여파기가 동일한 특성을 갖는, 즉 분포소자로 구현 시 적정화 단계(tuning)가 필요하지 않은 장점을 갖는다.

#### 참고문헌

- [1] 이동환, 명성호, 안달, "결합선로를 이용한 저역통과 여파기의 설계," 통신학회, vol, 18, no. 1, pp. 765-759, 1998.
- [2] David M. Pozar, 초고주파공학, pp. 232-261, pp. 285-375, pp. 369-375, 1998.
- [3] 최진주, 초고주파 공학, pp. 258-259, 2007.
- [4] Jingsong Hong, Bing-zhong Wang, "NNKBN model for the microstrip T- junction structure", IEEE Trans, vol. 2, pp. 95-92, 2003.
- [5] B.M. Neale, A. Gopinath, "Microstrip Discontinuity Inductances", IEEE Trans, vol. 26, pp. 827-831, 1978.

Baatarkhuu Dorjsuren

[정회원]



- 1999년 2월 : 몽골 농업대학교 기계공학부(공학사)
- 2003년 2월 : 몽골 농업대학교 기계공학부(공학석사)
- 2008년 6월 : 순천향대학교 전기통신공학과(공학석사)
- 2008년 9월 ~ 현재 : 순천향대학교 전기통신공학과(공학박사과정)

<관심분야>

RF, 마이크로파 수동소자 설계 및 해석 등

**최 흥 택(Heung-Taek Choi)**

[정회원]



- 1984년 2월 : 고려대학교 전자공학(공학사)
- 1986년 2월 : 고려대학교 전자공학(공학석사)
- 1994년 3월 : 고려대학교 전자공학(공학박사수료)
- 1987년 9월 ~ 1994년 12월 : 한

국전자통신연구원 선임연구원

- 2000년 5월 ~ 2003년 12월 : (주)아이티모바일 대표이사
- 2004년 1월 ~ 2005년 12월 : (주)아이티모바일시스템즈 대표이사
- 2006년 11월 ~ 현재 : BcNE Global Co. 전무

<관심분야>

RF통신회로설계, 이동통신 시스템설계 등

**안 달(Dal Ahn)**

[종신회원]



- 1984년 2월 : 서강대학교 전자공학(공학사)
- 1986년 2월 : 서강대학교 전자공학(공학석사)
- 1990년 8월 : 서강대학교 전자공학(공학박사)
- 1990년 8월 ~ 1992년 2월 : 한국전자통신 연구원 선임연구원

- 1992년 3월 ~ 현재 : 순천향대학교 전기통신시스템공학과 교수

<관심분야>

RF, 마이크로파 수동소자 해석 및 설계 등