

## 전압 스트레스 저감을 위한 새로운 조명용 LED 조명 회로

朴圭民\*, 李光一\*, 洪成洙\*\*, 韓翔圭\*\*, 盧政煜†

## New LED Driver Circuit to Reduce Voltage Stress

Kyu-Min Park, Kwang-Il Lee, Sung-Soo Hong, Sang-Kyoo Han and Chung-Wook Roh

## 요 약

본 논문은 조명용 LED 구동 장치를 위한 새로운 방식의 Two-stage LED 구동 회로를 제안한다. 제안된 회로는 PFC flyback 회로의 다중 출력을 이용하여 LED 양단에 전압을 인가하여 LED 구동 회로의 출력 전압을 획기적으로 낮출 수 있어 LED 구동 회로에 사용되는 반도체 소자의 전압 스트레스를 크게 줄일 수 있다. 제안된 회로는 Universal input에서 25 [W] 이상 조명 장치에 적용되는 IEC 61000-3-2 class C 규제를 만족하고, PWM 디밍을 사용하여 넓은 범위의 휘도 조절이 가능하다. 본 논문에서는 제안 회로의 동작 원리를 설명하고, 시뮬레이션 및 LED에 실제 적용 실험하여 제안 회로의 유용성을 입증하였다.

## ABSTRACT

This paper provides an novel two-stage LED driver circuit for LED lighting equipment. The proposed driver circuit reduces voltage stress in LED driver circuit by using multi-level output voltage of PFC flyback converter. The proposed circuit satisfies IEC61000-3-2 class C regulation that is applied to lighting equipment over 25W and uses PWM to control brightness of wide extent. In this paper, the principle of proposed driver circuit is presented. A prototype has been built and tested. The experimental results are presented to show the validity of the proposed circuit.

**Key Words** : LED, LED driver, two-stage LED

## 1. 서 론

최근 LED는 납과 수은등의 유해물질이 없는 친환경적인 성질, 반영구적인 수명 그리고 제품의 소형화에

유리하기 때문에 차세대 광원으로 주목 받고 있으며, 현재 디스플레이 및 일반 조명에 이르기까지 넓은 시장을 형성하고 있다. 조명 업체들은 LED를 이용한 차세대 조명 시장을 선점하기 위해 LED 구동 회로의 저 가격화와 고 효율화를 목표로 많은 연구가 진행되고 있다.

LED 구동 회로는 크게 Single-stage LED 구동 회로와 Two-stage LED 구동 회로로 나눌 수 있다. Single-stage LED 구동 회로와 같은 경우는 간단한 회로구조를 갖고 있기 때문에 저 가격화에 유리한 장점을 갖는다. 하지만 디밍 시 역률 보정을 하지 못 하

†교신저자 : 정희원, 국민대 전자정보통신공학부 부교수  
E-mail : drmo@kookmin.ac.kr

\*학생회원, 국민대 전자공학과 석사과정

\*\*정희원, 국민대 전자정보통신공학부 부교수

접수일자 : 2008. 8. 13                      1차 심사 : 2008. 9. 23

2차 심사 : 2008. 11. 10                      심사완료 : 2009. 5. 10

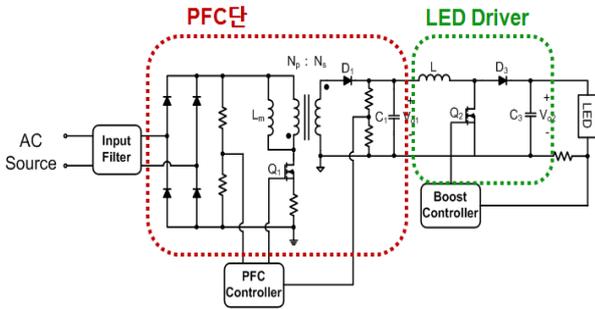


그림 1 기존의 two-stage LED 구동 회로  
Fig. 1 existing two-stage LED driver circuit

여 25[W] 이상의 조명기구에 요구되는 IEC 61000-3-2 class C 고조파 규제를 만족하지 못 한다. 반면, Two-stage LED 구동 회로는 Single-stage에 비해 회로가 복잡하여 가격 상승의 요인이 있지만 IEC 61000-3-2 class C 고조파 규제와 절연 문제 및 안전 규제를 모두 만족한다. 현재 25[W] 이상의 LED 조명 기구는 Two-stage LED 구동 회로를 사용한다.

그림 1은 PFC (Power Factor Correction) 플라이백 컨버터와 부스트 컨버터를 결합한 기존의 Two-stage LED 구동 회로의 회로도이다. PFC 플라이백 컨버터는 역률 보정 기능을 수행하고 부스트 컨버터는 LED의 정전류 제어와 PWM 디밍 기능을 수행한다. LED를 가로등과 같이 밝은 빛을 내는 조명 기구에 적용할 경우 광량을 크게 하기 위해 LED의 개수를 늘리게 된다. 이런 경우 LED 양단 전압은 상승하게 되고, 기존 Two-stage LED 구동 회로의 경우 부스트 컨버터에 사용되는 반도체 소자의 전압 스트레스가 LED의 양단 전압과 같으므로 고내압의 반도체 소자를 사용해야 하는 단점이 있다. 반도체 소자의 가격은 소자의 전압 스트레스에 비례하므로 기존의 Two-stage LED 구동 회로는 저 가격화를 달성하기에 어려운 문제점을 가지고 있다.

이와 같은 문제를 해결하기 위해서 본 논문에서는 전압 스트레스 저감을 위한 새로운 조명용 LED 구동 회로를 제안한다. 제안 회로는 디밍 시 IEC 61000-3-2 class C 고조파 규제를 만족하는 기존의 Two-stage LED 구동 회로의 장점을 그대로 계승하며 PFC 플라이백 컨버터의 다중 출력을 이용해 LED의 양단 전압을 인가하므로 LED 구동 회로인 부스트 컨버터의 반도체 소자의 전압 스트레스를 획기적으로 저감하여 LED 구동 회로의 가격 저감에 기여를 하며, LED 구동 회로의 저 가격화에 유리하다.

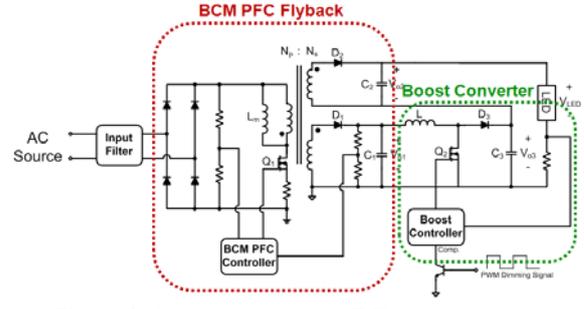


그림 2 제안된 two-stage LED 구동 회로  
Fig. 2 Proposed two-stage LED driver circuit

## 2. 본 론

### 2.1 제안된 Two-stage LED 구동 회로

그림 2는 본 논문에서 제안하는 전압 스트레스 저감을 위한 새로운 조명용 LED 구동 회로의 회로도이다. 제안 회로는 PFC 플라이백 컨버터의 다중 출력을 이용하여 LED의 양단에 전압을 인가하고 LED의 디밍 동작을 수행하게 된다.

그림 2에서 볼 수 있듯이 LED의 양단 전압  $V_{LED}$ 는 PFC 플라이백 컨버터의 출력 전압  $V_{o2}$ 과  $V_{o3}$ 의 합이다. 즉, 밝은 빛을 내기 위해 LED의 개수를 늘렸을 때 PFC 플라이백 컨버터의 다중 출력을 이용하여 LED의 양단에 전압을 인가하므로 기존 회로와 달리 부스트 컨버터에 사용되는 소자의 전압 스트레스가 크게 증가하지 않게 된다. 따라서 부스트 컨버터에 사용되는 소자의 전압 스트레스를 줄일 수 있고, 낮은 가격의 반도체 소자를 사용할 수 있게 된다.

제안 회로가 디밍 동작을 수행하는 방법은 그림 3과 같다. LED는 turn-on 전압 이하에서는 open으로 동작하는 특성을 가지고 있다.<sup>[1]</sup> 이러한 특성을 이용하면 그림 3과 같이 부스트 컨버터의 on/off 동작에 의한

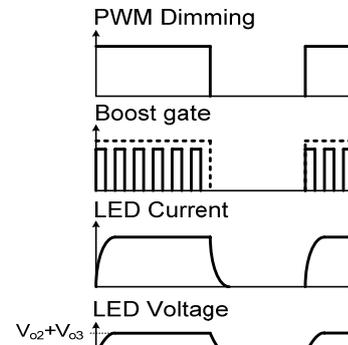


그림 3 제안 회로의 PWM 디밍  
Fig. 3 PWM dimming of proposed LED driver circuit

출력 전압 변동에 의해서 PWM 디밍 동작이 가능하다. LED를 off할 때는 부스트 컨버터가 동작하지 않게 되어 LED에 인가되는 전압이 turn-on 전압보다 낮아진다. 즉, LED에 전류가 흐르지 않게 된다. LED를 on할 때는 부스트 컨버터를 동작시켜서 LED에 turn-on 전압보다 높은 전압을 인가하여 LED에 전류를 흐르게 한다.

### 2.2.1 PFC 플라이백 컨버터의 설계

본 논문에서 제안된 회로는 PFC 플라이백 컨버터를 사용하여 역률 보정 및 절연 문제를 해결한다.

PFC 플라이백 컨버터를 설계하기 위한 순서도는 그림 4와 같다.

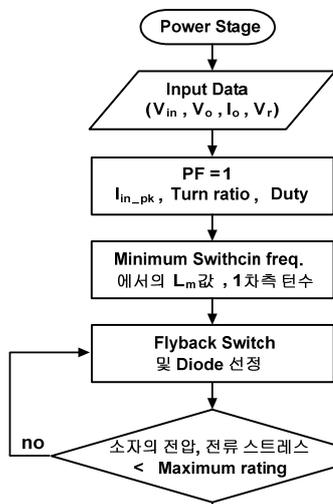


그림 4 PFC 플라이백 컨버터의 설계를 위한 순서도  
Fig. 4 Flow chart for PFC flyback converter design

PFC 플라이백 컨버터의 설계식은 다음과 같다.<sup>[2]</sup> 트랜스포머의 1차측에 리플렉트되는 전압을  $V_r$ 으로 설정하면 트랜스포머의 턴 비, 최소 duty  $D_{min}$ ,  $L_m$ 에 흐르는 최대 전류  $I_{Lpk}$  그리고  $L_m$ 값은 다음과 같다.

$$n = \frac{V_r}{V_o} \quad (1)$$

$$I_{Lpk} = \frac{V_{ipk}}{L_m} D_{min} T_s \quad (2)$$

$$L_m = \frac{1}{2} \frac{V_{ipk}}{I_{ipk}} D^2 T_s \quad (3)$$

BCM(Boundary Conduction Mode) PFC 플라이백 컨버터의 control-to-output 함수는 다음과 같다.<sup>[3]</sup>

$$\frac{\hat{v}_o}{v_{cont}} = \eta \frac{KV_i V_r}{2R_s V_o} \frac{V_i}{V_r + V_i} \frac{R_o(1 + sC_o R_{esr})}{1 + sC_o(R_o + R_{esr})} \quad (4)$$

$\eta$ 는 회로의 효율,  $R_o$ 는 부하 저항,  $C_o$ 는 출력 캐패시터의 값,  $R_{esr}$ 은 출력 캐패시터의 ESR(Equivalent Series Resistance)값,  $R_s$ 는 FET의 센싱 저항값을 나타낸다.

### 2.2.2 DCM 부스트 컨버터의 설계

LED 구동 회로는 LED의 수명을 보장하기 위해 정전류 제어를 수행한다. LED를 정전류로 제어하기 위한 부스트 컨버터는 인덕터의 크기를 줄이고 제어의 용이성을 위해 동특성이 뛰어난 DCM (Discontinuous Conduction Mode) 부스트 컨버터를 사용한다.

제안 회로가 PWM 디밍 동작을 수행하기 위해서는 부스트 컨버터가 동작하지 않을 때, 부스트 컨버터의 출력 전압이 빠르게 LED의 turn-on 전압 이하가 되어야 한다. 이러한 동작을 하기 위해서 부스트 컨버터의 출력 캐패시터는 작은 값을 갖는다. 하지만 작은 출력 캐패시터를 사용하였을 경우 출력 전압의 리플이 커지는 문제점을 갖게 되므로 부스트 컨버터의 스위칭 주파수를 높게 한다. 스위칭 주파수를 높게 하면 부스트 컨버터의 출력 캐패시터가 커진 것과 같은 효과를 얻어 정상 동작 시 출력 전압의 리플이 작아진다.

전체 스위칭 주기 중 인덕터에 전류가 흐르지 않는 구간을  $k$ 라고 명하였을 때, 부스트 컨버터의 duty, 인덕터에 흐르는 전류의 최대값, 인덕턴스는 다음과 같다.<sup>[2]</sup>

$$D = \frac{k(V_o - V_i)}{V_o} \quad (5)$$

$$I_{Lpk} = \frac{2I_o}{k - D} \quad (6)$$

$$L = \frac{V_i}{I_{pk}} DT_s \quad (7)$$

부스트 컨버터의 control-to-output 함수는 다음과 같다.<sup>[2]</sup>

$$\frac{\hat{v}_o}{v_{cont}} = \frac{1}{D} \frac{2V_o(M-1)}{(2M-1) + s(M-1)R_o C_o} \quad (8)$$

여기서  $M = \frac{1 + \sqrt{2R_o D^2 T_s / L}}{2}$  이다.

2.3.1 BCM PFC 플라이백 컨버터의 전력 손실

PFC 플라이백 컨버터에서 발생하는 전력 손실은 bridge 다이오드에서 발생하는 도통 손실과 스위치에서 발생하는 손실, 그리고 트랜스포머에서 발생하는 손실을 계산하면 구할 수 있다. 우선 bridge 다이오드에서 발생하는 도통 손실을 구하면 다음과 같다.

$$P_{bridge} = V_F I_{ave} \tag{9}$$

$V_F$ 는 bridge 다이오드의 forward 전압이고  $I_{ave}$ 는 1 차측에 흐르는 평균 전류이다.

각 소자의 스위칭 손실을 구하기 위해서는 스위칭 주파수를 구해야 한다. BCM(Boundary Conduction Mode) PFC 플라이백 컨버터의 경우 스위칭 주파수는 다음과 같다.<sup>[2]</sup>

$$f_{sw} = \frac{n V_o D V_i^2}{4 L_m P_o (n V_o + V_M \sin(\omega t))} \tag{10}$$

$n$ 은 트랜스포머의 턴 비,  $V_o$ 는 출력 전압,  $D$ 는 duty,  $V_i$ 는 입력 전압이다.

그림 5는 BCM PFC 플라이백 컨버터 스위치의 전압 및 전류 파형을 나타낸다. 그림에서 볼 수 있듯이 스위치의 스위칭 손실은 스위치의 전류와 전압이 겹치는 빗금 친 구간에서 발생한다.<sup>[2]</sup> 빗금 친 구간을  $t_0 \sim t_5$ 로 나누었을 때 각 구간에서 발생하는 전력 손실을 적분하면 다음과 같다.

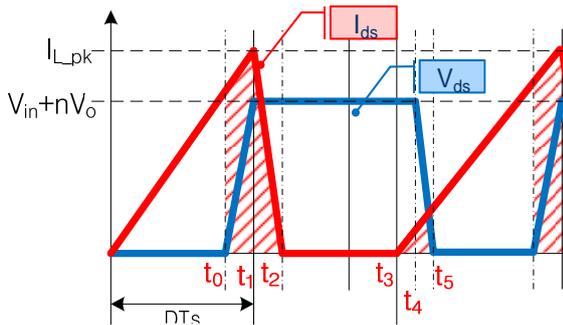


그림 5 BCM PFC 플라이백 컨버터 스위치의 전압 및 전류  
Fig. 5 voltage and current of FET for BCM flyback converter

$$\int_{t_0}^{t_1} \frac{V_i}{L_m} (t + DT_s - t_{vr}) \frac{V_i + nV_o}{t_{vr}} t dt \text{ for } t_0 \sim t_1 \tag{11}$$

$$\int_{t_1}^{t_2} I_{Lpk} \left(1 - \frac{t}{t_{vr}}\right) (V_i + nV_o) dt \text{ for } t_1 \sim t_2 \tag{12}$$

$$\int_{t_3}^{t_4} \frac{V_i}{L_m} t (V_i + nV_o) dt \text{ for } t_3 \sim t_4 \tag{13}$$

$$\int_{t_4}^{t_5} \frac{V_i}{L_m} (t + t_{vf}) \left\{ (V_i + nV_o) \left(1 - \frac{t}{t_{vf}}\right) \right\} dt \text{ for } t_4 \sim t_5 \tag{14}$$

$t_{vr}$ 은 FET의 상승 시간이고,  $t_{vf}$ 는 하강 시간이다. 각 구간에서 발생한 전력 손실의 합이 스위치에서 발생하는 스위칭 손실이다.

스위치에서 발생하는 도통 손실은 다음과 같이 구할 수 있다.

$$P_{loss con} = I_{ds}^2 R_{ds on} \tag{15}$$

$I_{ds}$ 는 FET에 흐르는 전류이고  $R_{ds on}$ 은 FET의 turn-on시 등가 저항이다.

다이오드의 스위칭 손실은 역방향 회복이 발생하는 구간에서 일어나게 된다. 그림 6은 다이오드의 역방향 회복을 나타낸다. 다이오드 전류 파형에서 음의 부분의 면적은 회복 전하  $Q_r$ 이다. 여기서 시간  $t_r$ 은 역방향 회복 시간이다.  $Q_r$ 의 크기는 회로에서 제한되는 다이오드 전류의 변화율  $di_B(t)/dt$  뿐만 아니라 turn-off 과정의 시작점에서 turn-on 상태의  $I_L$  전류의 함수이다.<sup>[2]</sup>

다이오드의 스위칭 손실을 구하기 위한 회복 전하  $Q_r$ 은 다음과 같이 근사화 할 수 있다.<sup>[4]</sup>

$$Q_r \cong \frac{1}{2} I_{rr} t_r \tag{16}$$

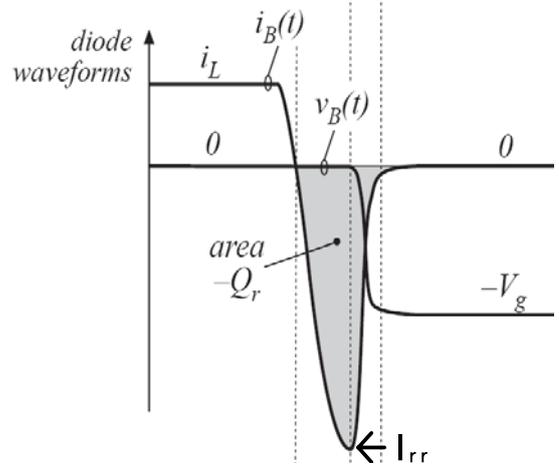


그림 6 다이오드의 역방향 회복  
Fig. 6 diode reverse recovery

식 (15)에서 구한  $Q_r$ 을 바탕으로 다이오드에서 발생하는 스위칭 손실을 계산하면 다음과 같다.

$$P_{rr} \cong Q_r V_{dfsw} \quad (17)$$

다이오드에서 발생하는 도통 손실은 다음과 같다.

$$P_{dcon} = I_o V_F \quad (18)$$

여기서  $V_F$ 는 다이오드의 forward 전압이다.

트랜스포머의 손실은 권선에서 소모되는 동손과 코어 손실의 합으로 이루어진다. 트랜스포머의 동손과 코어 손실은 다음과 같다.<sup>[2]</sup>

$$P_{cu} = n\rho(MLT)I_{tot}^2 \quad (19)$$

$$P_{fe} = \text{core loss per volume} \times \text{core volume} \quad (20)$$

$n$ 은 트랜스포머의 턴 비,  $\rho$ 는 권선의 저항률,  $MLT$ 는 트랜스포머의 턴 당 평균 길이,  $I_{tot}$ 는 권선에 흐르는 전류이다.

### 2.3.2 DCM 부스트 컨버터의 전력 손실

부스트 컨버터에서 발생하는 전력 손실은 스위치와 다이오드의 도통 손실 및 스위칭 손실을 계산하면 간단하게 구할 수 있다. 그림 7은 DCM 부스트 컨버터의 스위치의 전압 및 전류파형을 나타낸다.

그림 7에서 볼 수 있듯이 스위치의 스위칭 손실은 스위치의 전류와 전압이 겹치는 빗금 친 구간에서 발생한다.<sup>[2]</sup> 빗금 친 구간을  $t_0 \sim t_5$ 로 나누었을 때 각 구간에서 발생하는 전력 손실을 적분하면 다음과 같다.

$$\int_{t_0}^{t_1} \frac{V_i}{L}(t+DT_s-t_{vr}) \frac{V_o}{t_{vr}} t dt \text{ for } t_0 \sim t_1 \quad (21)$$

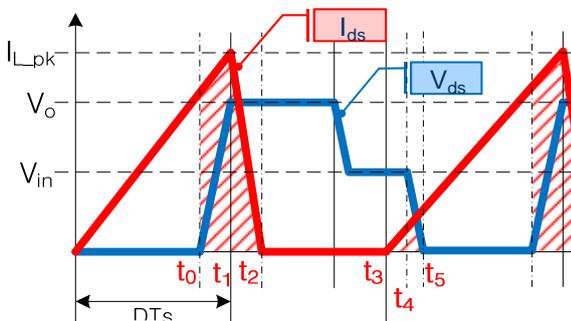


그림 7 DCM 부스트 컨버터 스위치의 전압 및 전류  
Fig. 7 voltage and current of FET for DCM boost converter

$$\int_{t_1}^{t_2} \frac{I_{Lpk}}{t_{vr}} t V_o dt \text{ for } t_1 \sim t_2 \quad (22)$$

$$\int_{t_3}^{t_4} \frac{V_i}{L} t V_i dt \text{ for } t_3 \sim t_4 \quad (23)$$

$$\int_{t_4}^{t_5} \frac{V_i}{L} (t+t_{vf}) \left( V_i - \frac{V_i}{t_{vf}} t \right) dt \text{ for } t_4 \sim t_5 \quad (24)$$

각 구간에서 발생한 전력 손실의 합이 스위치에서 발생하는 스위칭 손실이다.

스위치에서 발생하는 도통 손실은 식 (14)과 같다.

다이오드에서 발생하는 스위칭 손실과 도통 손실은 식(16), (17)과 같다.

### 2.4 기존 회로와 제안 회로의 이론적 효율 비교

LED(SEMCO, SLHNNWHL32ANT) 54개를 구동하기 위한 기존 회로의 특성은 표 1과 같다.

플라이백 컨버터와 부스트 컨버터에서 사용되는 스위치, 다이오드 그리고 트랜스포머의 제조사에서 제공하는 Datasheet를 참조하여 표 1의 특성을 만족하는 소자를 선정하였고, 이는 표 2와 같다.

Datasheet에서 제공하는 소자의 특성을 바탕으로 2.3.1절과 2.3.2절에서 구한 손실은 표 3과 같다.

표 1 기존 회로의 사양

Table 1 specification of existing LED driver circuit

$V_{i\_flyback}$	90 ~ 264 [V]
$V_{o\_flyback}$	120 [V]
$I_{o\_flyback}$	0.55 [A]
$V_{o\_boost}$	180 [V]
$I_{o\_boost}$	0.35 [A]

표 2 기존 회로에 사용되는 소자

Table 2 component for existing LED driver circuit

Flyback	Diode	FairChild, UF4006 $V_F=1.7$ [V], $T_r=75$ [ns]
	FET	infineon, 17N80C3 $R_{ds,on}=0.29$ [ $\Omega$ ] $T_r=15$ [ns], $T_f=6$ [ns]
	Trans.	EER3016S, PL-7
Boost	Diode	FairChild, EGP10F $V_F=1.25$ [V], $T_r=50$ [ns]
	FET	FairChild, FDS2734 $R_{ds,on}=0.117$ [ $\Omega$ ] $T_r=11$ [ns], $T_f=11$ [ns]

표 3 기존 회로의 전력 손실 및 효율  
Table 3 power loss and efficiency of existing LED driver circuit

Flyback loss	Boost loss	Total loss	Total Eff.
4.71 [W]	1.77 [W]	6.48 [W]	90.67 [%]

같은 LED 54개를 구동하기 위한 제안 회로의 특성은 표 4와 같다. 스위치 및 다이오드의 제조사에서 제공하는 Datasheet를 참조하여 표 4의 특성을 만족하는 소자를 선정하였고, 이는 표 5와 같다.

이를 바탕으로 2.3.1절과 2.3.2절에서 구한 전력 손실 수식을 이용하여 계산한 제안 회로의 손실은 표 6과 같다.

플라이백 컨버터의 트랜스포머의 경우 기존 회로와 제안 회로의 구조적인 차이로 인한 결합도가 달라지므로 플라이백 컨버터의 FET의 양단 전압인  $V_{ds}$ 가 차이가 나타나게 된다. 기존 회로와 제안 회로의 트랜스포머의 누설 인덕턴스와  $L_m$ 값 그리고 FET의  $C_{ds}$ 값을 측정하여 Psim 시뮬레이션을 통해  $V_{ds}$ 의 차이를 검증하였고 이를 그림 8에 나타냈다. 기존 회로와 제안 회로의  $V_{ds}$ 차이는 약 59[V]로 제안 회로가 기존 회로에 비해 FET의 전압 스트레스가 작다.

본 논문에서 제안한 회로는 LED를 구동시키기 위한 부스트 컨버터의 전압 스트레스가 95 [V]로, 기존 회로의 전압 스트레스인 180 [V]에 비해 전압 스트레스를 획기적으로 낮출 수 있으므로 저가격 소자의 사용이 가능하다. 따라서 표 3과 6을 비교하면 제안 회로가 기존 회로에 비해 약 1.34% 높음을 알 수 있다.

2.5 제안 회로의 실험 결과

실험을 수행하기 위한 회로의 특성은 표 7과 같다.

그림 9는 Universal input에서 BCM PFC 플라이백 컨버터의 FET의 전압과 전류 파형이다. 그림에서 볼 수 있듯이 역률 보정 동작이 잘 이루어지고 있음을 알 수 있다.

표 4 제안 회로의 사양  
Table 4 specification of proposed LED driver circuit

$V_{i\_flyback}$	90 ~ 264 [V]
$V_{o\_flyback1}, V_{o\_flyback2}$	35 [V], 85 [V]
$I_{o\_flyback1}, I_{o\_flyback2}$	0.99 [A], 0.35 [A]
$V_{o\_boost}$	95 [V]
$I_{o\_boost}$	0.35 [A]

표 5 제안 회로에 사용되는 소자  
Table 5 component for proposed LED driver circuit

Flyback	Diode (35V)	FairChild, MBR20200T $V_F=0.9$ [V]
	Diode (85V)	FairChild, FES16AT $V_F=1.5$ [V], $T_r=50$ [ns]
	FET	infineon, 17N80C3 $R_{ds\_on}=0.29$ [ $\Omega$ ] $T_r=15$ [ns], $T_f=6$ [ns]
	Trans.	EER3016S, PL-7
Boost	Diode	FairChild, MBR20150CT $V_F=0.85$ [V]
	FET	FairChild, FDS2572 $R_{ds\_on}=0.047$ [ $\Omega$ ] $T_r=4$ [ns], $T_f=22$ [ns]

표 6 제안 회로의 전력 손실 및 효율  
Table 6 power loss and efficiency of proposed LED driver circuit

flyback loss	boost loss	Total Loss	Total Eff.
4.88 [W]	0.59 [W]	5.47 [W]	92.01 [%]

표 7 제안 회로의 사양  
Table 7 specification of proposed LED driver circuit

$V_i$	90 ~ 264 [ $V_{ac}$ ]
$Vo1, Vo2$	35 [V], 85 [V]
$I_{LED}$	0.35 [A]
$f_{sw}$	25 [kHz]
$C_{o1}, C_{o2}$ (flyback)	470 [ $\mu$ F], 1000 [ $\mu$ F]
$C_o$ (boost)	2.2 [ $\mu$ F]
$L_m$ of trans.	350 [ $\mu$ H]
Turn ratio	56 : 29 : 45
PFC controller	ST社, L6561
Opto-coupler	Toshiba社, TLP421
Output diode	Taiwan Semi.社, HER305
Switch @ flyback	infineon社, 17N80C3
$L$ @ boost	19 [ $\mu$ H]
PWM controller	FairChild社, UC3844
Output diode	Taiwan Semi.社, HER303
Switch @ boost	FairChild社, 16N25C
LED	삼성전기社, SLHNNWHL32ANT 54개

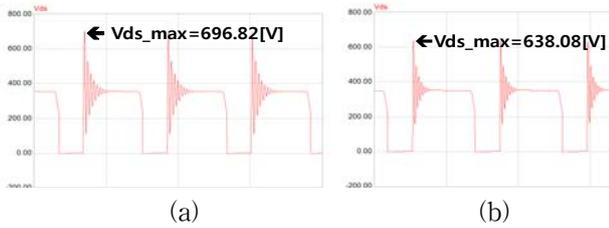


그림 8 (a) 기존 회로의 FET의  $V_{ds}$  파형  
 (b) 제안 회로의 FET의  $V_{ds}$  파형  
 Fig. 8 (a)  $V_{ds}$  of FET for existing LED driver circuit  
 (b)  $V_{ds}$  of FET for proposed LED driver circuit

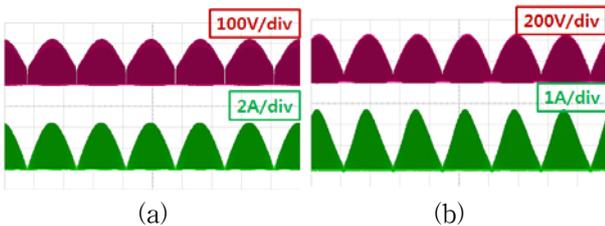


그림 9 (a) 입력 전압 90[V<sub>ac</sub>]에서 FET의  $V_{ds}$ , 1차측 전류  
 (b) 입력 전압 264[V<sub>ac</sub>]에서 FET의  $V_{ds}$ , 1차측 전류  
 Fig. 9 (a)  $V_{ds}$  of FET and primary current at 90[V<sub>ac</sub>]  
 (b)  $V_{ds}$  of FET and primary current at 264[V<sub>ac</sub>]

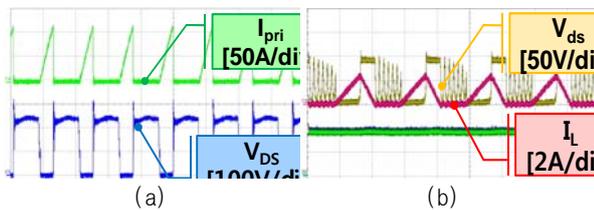


그림 10 (a) 플라이백 컨버터의 1차측 전류와 FET 전압  
 (b) 부스트 컨버터의  $I_{Lm}$  전류와 FET 전압  
 Fig. 10 (a) Primary current and FET voltage of flyback converter  
 (b)  $I_{Lm}$  Current and FET voltage of boost converter

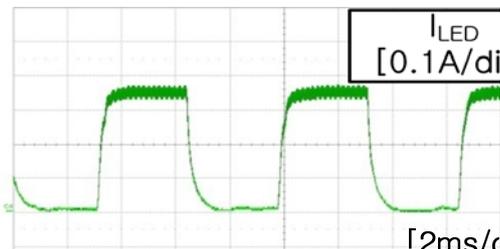


그림 11 PWM 디밍 시 LED의 전류 파형(50% 디밍)  
 Fig. 11 Wave of LED current with PWM dimming (50% dimming)

그림 10은 BCM PFC 플라이백 컨버터의 FET의 전압 전류 파형과 DCM 부스트 컨버터의 FET 전압 파형과 인덕터의 전류 파형을 확대한 그림이다.

그림 11은 부스트 컨버터의 on/off에 의한 PWM 디밍 시 LED에 흐르는 전류 파형이다. 2.1절에서 설명한 듯이 부스트 컨버터가 동작할 때는 LED에 인가되는 전압이 turn-on 전압 이상 인가되어 LED에 0.35 [A]의 전류가 흐르고, 부스트 컨버터가 동작하지 않을 때에는 LED의 양단에 turn-on 전압이 인가되지 않으므로 전류가 흐르지 않음을 알 수 있다.

그림 12는 full load시 제안 회로의 입력 전류의 고조파를 측정한 그래프이고, 그림 13은 50% 디밍 동작을 수행하고 있을 때 입력 전류의 고조파를 측정한 그래프이다. 그림에서 볼 수 있듯이 25 [W] 이상의 조명 기구에 적용되는 IEC 61000-3-2 class C 규제를 만족함을 보여준다.

회로의 효율은 기존 회로의 경우 83.24%였지만 제안 회로는 85.16%로 기존 회로에 비해 약 2% 높다.

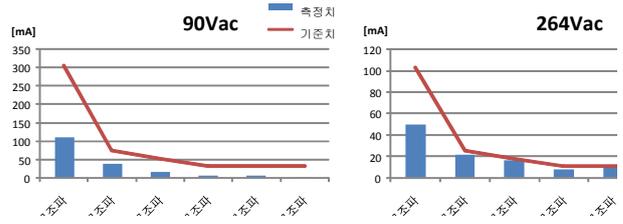


그림 12 입력 전류의 고조파 측정 그래프  
 Fig. 12 Harmonics graph of input current

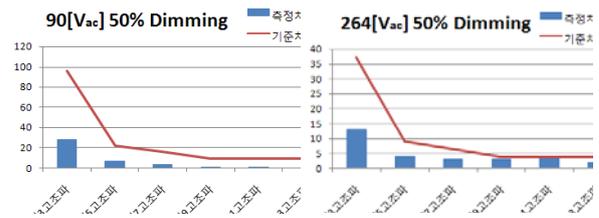


그림 13 50% 디밍시, 입력 전류의 고조파 측정 그래프  
 Fig. 13 Harmonics graph of input current with 50% dimming

### 3. 결 론

본 논문에서는 전압 스트레스 저감을 위한 새로운 조명용 LED 구동 회로를 제안하고 실제 63[W]급의 LED 구동 회로를 제작하여 기존 회로와 제안 회로를 비교하였다. 63[W]급 조명용 회로의 경우, 기존 회로와 제안 회로의 전압 스트레스가 크지 않아 효율이 크

게 차이가 나지 않는 결과를 보였다. 하지만 가로등과 같이 밝은 회도를 위해 LED의 개수를 증가시켰을 경우, 기존 회로는 LED 구동 회로의 전압 스트레스가 크게 증가하여 큰 내압을 갖는 반도체 소자를 사용해야 한다. 내압이 큰 반도체는 문턱 전압이 크고 turn-on/off 시간이 길어서 회로의 도통 손실 및 스위칭 손실이 증가하게 된다. 하지만 같은 상황에서 제안 회로는 플라이백 컨버터의 다중 출력 전압의 비율을 변화시켜 LED 구동 회로의 전압 스트레스를 낮출 수 있다. 즉, 제안 회로는 LED의 개수가 증가하여도 전압 스트레스를 낮출 수 있어 기존 회로에 사용되는 고내압의 반도체 소자를 사용하지 않고 도통 손실과 스위칭 손실이 작은 고효율의 반도체 소자의 사용이 가능하게 된다.

일반적으로 반도체 소자는 내압에 비례하여 소자의 가격이 증가하게 되는데 제안 회로는 기존 회로에 비해 전압 스트레스가 작으므로 값싼 반도체 소자의 사용이 가능하여 원가 저감에 유리하다.

즉, 제안 회로는 기존 회로에 비해 원가 저감이 가능하고 대용량의 LED 구동 회로의 경우 기존 회로에 비해 고효율 동작을 예상할 수 있어서 기존의 LED 조명 회로를 대체할 수 있을 것으로 예상된다.

본 연구는 2008년도 국민대학교 교내 연구비 지원과 지식경제부 및 정보통신연구진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음 (IITA -2009 -C1090-0904-0002)

### 참 고 문 헌

[1] 장우진 외, “고출력 LED 및 고체 광원 조명 기술”, 아진출판.  
 [2] Robert W. Erickson, Dragan Maksimovic, “Fundamental of power Electronics : Second Edition”, Springer, 2001.  
 [3] 정영진, 박규민 외, “BCM PFC 플라이백 컨버터 회로의 모델링 및 설계”, 2008 전력전자학술대회 논문집, pp. 231-233, 2008. 6.  
 [4] Katsuhiko Nishiwaki “A Fast & Soft Recovery Diode with Ultra Small Qrr Using Local Lifetime Control by He Ion Irradiation”, 2001 International Symposium on Power Semiconductor Devices & ICs.

### 저 자 소 개



#### 박규민(朴圭民)

1981년 2월 1일생. 2007년 국민대 공과대학 정보통신공학부 졸업. 2007년~2009년 국민대 대학원 전자공학과 졸업(석사). 2009년~현재 삼성전기 주임연구원.



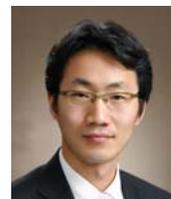
#### 이광일(李光一)

1983년 10월 16일생. 2006년 국민대 공과대학 전자정보통신공학부 졸업. 2006년~2008년 국민대 대학원 전자공학과 졸업(석사). 2008년~현재 페어차일드반도체코리아 연구원.



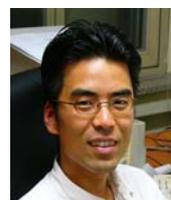
#### 홍성수(洪成洙)

1961년 1월 25일생. 1984년 서울대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1992년 동대학원 전기 및 전자공학과 졸업(공학박사). 1984년~1999년 현대전자(주) 정보통신연구소 책임연구원. 1999년~현재 국민대 전자정보통신공학부 부교수.



#### 한상규(韓翔圭)

1973년 12월 13일생. 1999년 2월 부산대 전기공학과 졸업. 2001년 2월 한국과학기술원 전자전산학과 졸업(석사). 2005년 2월 동 대학원 전자전산학과 졸업(공학박사). 2005년 3월~2005년 8월 한국과학기술원 정보전자연구소 박사후연구원. 2005년 9월~현재 국민대 전자정보통신공학부 조교수.



#### 노정욱(盧政煜)

1971년 9월 10일생. 1993년 한국과학기술원 전기 및 전자공학과 졸업. 1995년 동대학원 전기 및 전자 공학과 졸업(석사). 2000년 동 대학원 전기 및 전자 공학과 졸업(공학박사). 2000년~2004년 삼성전자(주) 영상 디스플레이 사업부 책임연구원. 2004년~현재 국민대 전자정보통신공학부 부교수. 2009년~현재 당 학회 편집위원.