

## 고전압 변환비의 자려 발진 DC/DC Converter

鄭鏞准\*, 韓翔圭\*\*, 洪成洙\*\*, 盧政煜†

## Self Oscillation DC/DC Converter with High Voltage Step Up Ratio

Yong-Joon Jung, Sang-Kyoo Han, Sung-Soo Hong and Chung-Wook Roh

## 요 약

본 논문은 고전압 DC 파워 서플라이 적용을 위한 높은 전환 비의 자려발진 DC/DC 전력 변환 회로에 관한 것으로서, 하나의 스위치, 하나의 인덕터, 그리고 다수개의 캐패시터와 다이오드로 구성된다. 기존의 극성 반전 형 DC/DC 컨버터 회로와 비교하여, 고압 변환 트랜스포머 대신에 인덕터를 사용할 수 있어, 자기 소자의 부피 및 크기는 물론 원가저감이 가능하다. 또한 자려 발진(Self Oscillation) 방식을 사용하여 별도의 제어 IC가 필요 없으므로, 회로구성이 대단히 간단하고, 저가격의 전원 회로를 만들 수 있다. 또한 다이오드들의 전압 스트레스가 감소하여 저가격 고성능의 고압 변환장치 구현이 가능하다. 제안된 회로의 동작원리를 설명하고, 타당성을 Simulation 및 실험을 통하여 검증한다.

## ABSTRACT

A self oscillation DC/DC converter which has a very desirable characteristics of the high input-output voltage conversion ratio for high voltage DC power supply applications is proposed in this paper. The proposed converter is composed of one power switch, one inductor, several capacitors and diodes. Compared with conventional high-voltage DC/DC converters, it performs the high-voltage power conversion using the inductor instead of the bulky step-up transformer. Therefore, it can reduce the size of magnetic device and save the cost. Moreover, since it needs no control IC by using self oscillation circuit and has lower voltage stress on output diodes, it features a lower cost, simpler structure and more improved performance. Finally, a comparative analysis and experimental results are presented to show the validity of the proposed converter.

**Key Words** : Self oscillation, High voltage, Step up ratio, DC/DC Power converter

## 1. 서 론

고압 전원 장치(High Voltage Power Supply, HVPS)는 근래에 와서 산업전반에 응용이 매우 광범

위하게 확산되고 있고 고전압장치가 필수적으로 이용되어야 하는 분야가 점차 확산되고 있다. 응용분야로는 신소재 개발과 플라즈마 응용을 위한 공업용과 민생용, 의료기기용, 군사용, 또한 프린터에 이르기까지 다양하게 있다. 가정이나 사무실에서 쉽게 접할 수 있는 IT장비인 프린터인 경우에도 전원 공급 장치의 측면에서는 화상형성에 있어 가장 필수적인 안정적이고 다기능을 가지는 고압 전원 장치를 적용하고 있고, 수요 또한 증가하고 있다.

그림1.은 프린터의 화상 형성 장치로 사용되는 고압

†교신저자 : 정회원, 국민대 전자정보통신공학부 부교수  
E-mail : drno@kookmin.ac.kr

\*학생회원, 국민대 전자공학과 석사과정

\*\*정회원, 국민대 전자정보통신공학부 부교수

접수일자 : 2008. 12. 24

1차 심사 : 2009. 2. 10

심사완료 : 2009. 4. 16

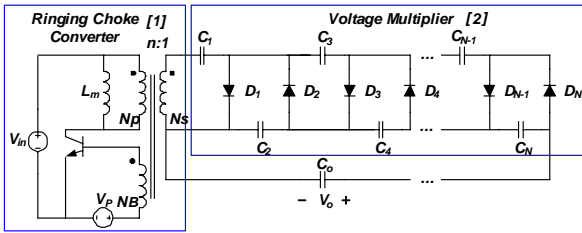


그림 1 기존의 극성 반전형 DC/DC converter  
Fig. 1 Conventional Polarity Inversion DC/DC converter

전원 장치를 위한 극성 반전 형 DC/DC 컨버터 회로의 블록도를 나타낸다. 종래의 회로는 반도체 스위치 하나와 고압 변환 트랜스포머 하나에 다수의 다이오드와 캐패시터로 전력단이 구성되어 있으며, 이른바 Ringing Choke Converter<sup>[1]</sup>의 회로 구조에 전압 체배기(Voltage Multiplier)<sup>[2]</sup> 회로를 적용한 구조이다. 이 회로의 장점으로서는 Ringing Choke Converter를 사용함으로써, 별도의 제어 IC가 필요하지 않으므로 회로 구성이 간단한 저가격의 전원 회로를 만들 수 있다는 것이다. 또한, 전압 체배기 회로를 적용함으로써 높은 출력 전압 조건하에서도 비교적 낮은 내압의 다이오드 및 캐패시터들을 선정하여 적용할 수 있게 된다. 전압 체배기를 적용한 Ringing Choke Converter 방식은 비교적 적은 소자 수로 구성되고 회로 구조가 간단하여, 수 W 급의 낮은 전력 용량의 고압 전원 장치에 널리 사용되고 있다. 하지만, 고압 트랜스포머를 사용함으로써 자기 소자의 부피 및 크기가 커지게 되고, 전압 체배기를 구성하는 다이오드와 캐패시터의 전압 스트레스가 커져, 고 내압의 소자를 적용해야 하므로, 고압 전원 장치의 소형화와 경량화 그리고 원가 저감에 장애 요소가 된다는 단점이 있다.

따라서 본 논문에서는 기존 회로의 장점은 그대로 구현하고, 단점으로 지적한 고압의 트랜스포머를 하나의 인덕터로 바꾸고, 전압 체배기를 구성하는 소자들의 내압을 줄인 새로운 고압의 DC/DC Converter를 제안하였다.

## 2. 고전압 변환비의 자려 발진 DC/DC converter

그림 2는 제안된 고전압 변환 비의 자려 발진 DC/DC converter의 회로를 나타낸다. 제안 회로는 하나의 PNP BJT 스위치, 하나의 인덕터, 그리고 다수 개의 캐패시터와 다이오드로 구성되고, Self Oscillation

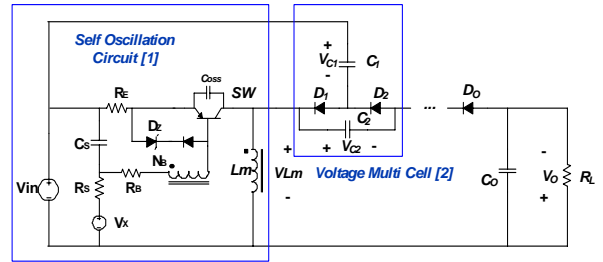


그림 2 고전압 변환 비의 자려 발진 DC/DC converter  
Fig. 2 Self Oscillation DC/DC Converter

Circuit<sup>[1]</sup> 과 Voltage Multi Cell<sup>[2]</sup>의 구조로 되어 있다. 기존 회로의 장점인 Ringing Choke Converter의 자려 발진 동작은 Self Oscillation Circuit을 사용함으로써 그대로 구현하였다. 기존 회로의 단점인 고압의 트랜스포머 대신에 인덕터 하나만 사용하였으며, 소자의 높은 내압이 문제되었던 Voltage Multiplier 대신에 그림2와 같은 Voltage Multi Cell을 사용함으로써 소자의 내압을 감소시켰다. 이 회로의 동작은 Buck\_Boost Converter를 기본으로 하여, 출력 다이오드 앞단에 다이오드와 캐패시터로 구성된 Voltage Multi Cell을 써서 승압의 효과를 내게 된다. 제너 다이오드 \$D\_z\$는 스위치 OFF 타임 시 BJT의 Base-Emitter간에 과전압 방지를 위한 Protection회로이다.

### 2.1 제안회로의 동작 원리

제안된 회로의 동작을 살펴보기 위해 다음 사항을 가정하며, 스위치 ON/OFF에 따라 설명한다. 설명의 편의를 위해 Voltage Multi Cell은 하나로 간략화한다.

- 모든 반도체 소자는 이상적이다.
- 회로는 정상상태에서 동작한다.
- Capacitance  $C_1, C_2, C_o$ 의 값이 충분히 커서, 각 Capacitor에 인가되는 양단 전압은 각각  $V_{C1}, V_{C2}, V_o$ 의 DC 전압으로 근사할 수 있다.

그림 3은 스위치 ON/OFF에 따른 전류의 흐름을 나타낸다. 스위치 ON 시 Buck\_Boost Converter와 같은 원리로 인덕터에 에너지를 저장하게 된다. 스위치가 OFF되면 인덕터에 저장되어 있던 에너지는 입력 전압과 함께 Voltage Multi Cell의  $C_1$  캐패시터로 전달된다. 이 과정에서는 이 컨버터가 Boost Converter의 동작을 하게 된다. 다시 스위치가 ON이 되면,  $C_1$  Capacitor에 저장되어 있던 에너지는  $C_2$ 로 전달되어,

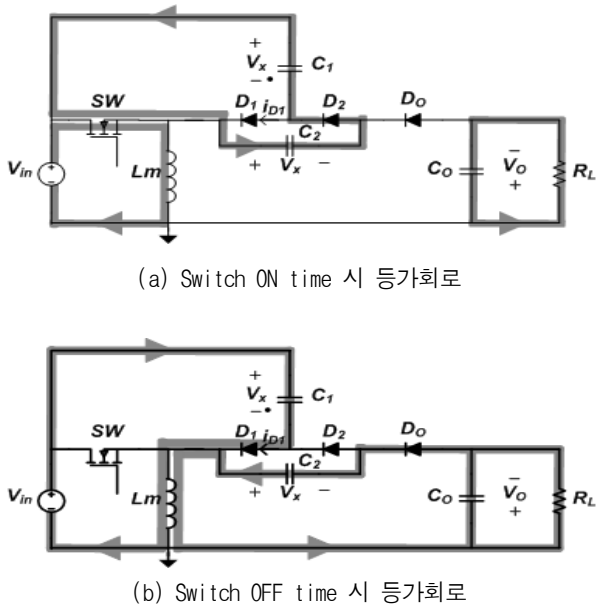


그림 3 Switch ON/OFF time 동작에 따른 등가회로  
Fig. 3 Equivalent Circuit of Switch ON/OFF time

$C_1$  양단전압과  $C_2$  양단전압은 같아지게 된다. 다시 스위치 OFF 시  $C_2$ 의 에너지와  $Lm$ 의 에너지가 출력측으로 전달됨으로써 출력전압이 발생한다. 표 1은 회로의 CCM/DCM mode시(Continuous Conduction Mode/ Discontinuous Conduction Mode) 입출력 관계식과 Voltage Multi Cell을 N개 사용했을 경우 (N-Level)의 입출력 전압 관계식을 나타낸다. 이 회로의 전체적인 동작 원리는 Buck\_Boost Converter의 기본적인 동작 원리를 바탕으로 승압의 역할을 하는 Voltage Multi Cell은 Boost Converter의 동작을 한다고 정의 할 수 있다. 표1.의 N-Level시 CCM 모드의 입출력 관계식을 보면,  $D/1-D$  라는 Buck\_Boost Converter의 입출력 관계식에 Voltage Multi Cell의 개수에 따른 Boost Converter의 입출력 관계식이 더해진 형태가 됨을 알 수 있다.<sup>[1]</sup>

표 1. 제안회로의 입출력 관계식  
Table 1. Input-to-Output Transfer Function

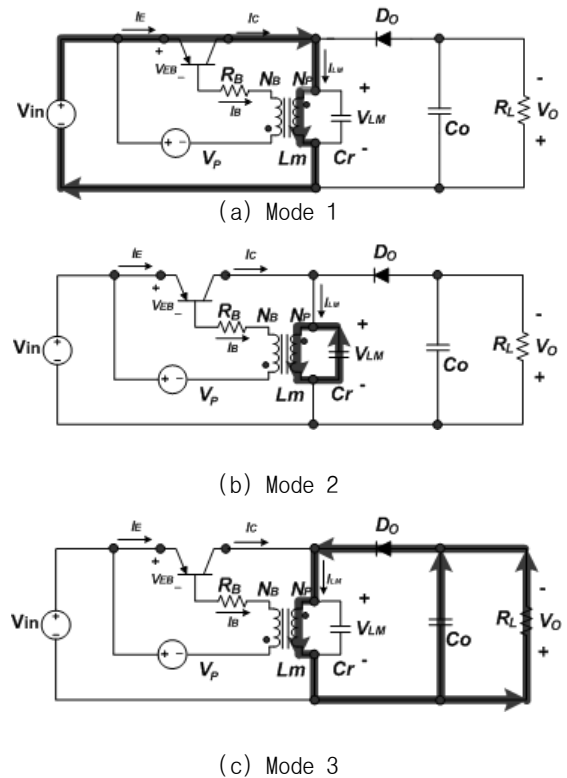
	2 Level Circuit	N-Level Circuit
CCM mode	$\left. \frac{V_o}{V_{in}} \right _{CCM} = \frac{1+D}{1-D}$	$\left. \frac{V_o}{V_{in}} \right _{CCM} = \frac{N-1}{1-D} + \frac{D}{1-D}$
DCM mode	$\left. \frac{V_o}{V_{in}} \right _{DCM} = \frac{1+\sqrt{1+4D^2/K}}{2}$	$\left. \frac{V_o}{V_{in}} \right _{DCM} = \frac{N-1+\sqrt{(N-1)^2+4D^2/K}}{2}$

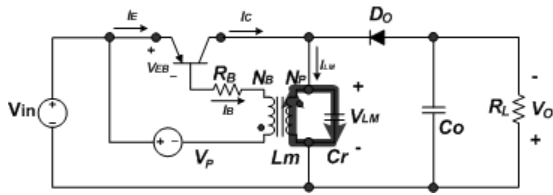
## 2.2 자려발진의 동작 원리

기존 고압 전원 장치를 위한 극성 반전 형 DC/DC 컨버터에서 RCC방식의 자려 발진 동작을 통해 스위치가 ON/OFF하게 되는데, 고전압 변환 비의 자려 발진 DC/DC 컨버터회로에 RCC방식의 자려 발진 원리를 적용하였다. 여기서는 Protection Circuit 및 Voltage Multi Cell을 생략하고, 간략화하여 동작 원리를 설명한다. 또한 스위치 기생 캐패시턴스 및 다이오드의 기생 캐패시턴스는 하나의 공진요소  $Cr$ 로 나타내어 설명한다.

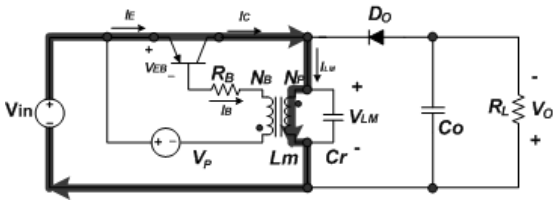
[Mode 1:  $T_0 \sim T_1$ ] PNP 트랜지스터가 도통되면 그림 4(a)와 같은 전류 경로로 인덕터의 양단전압은  $V_{IN}$ 이 걸리게 된다. 턴 비에 따라서  $V_B$  양단전압에는  $N_B/N_P * V_{IN}$ 의 전압이 걸리게 되고, 출력전압 제어 위한 적분기의 출력전압  $V_P$ 와 합쳐져서 트랜지스터를 계속 턴 온 할 수 있는  $V_{EB}$  전압이 걸리게 되고  $I_B$  전류가 흐르게 된다. 이 때  $I_C$  전류 즉  $Lm$  축으로 흐르는 전류는  $V_{IN}/Lm$ 의 기울기를 가지고 상승하게 된다.

[Mode 2:  $T_1 \sim T_2$ ]  $T=T_1$ 에서 BJT의  $I_C$  전류가 점점 커지게 되면 ON영역에서 동작하던 트랜지스터가





(d) Mode 4



(e) Mode 5

그림 4 제안 회로의 Mode 별 동작 원리  
Fig. 4 Principles of Proposed Circuit

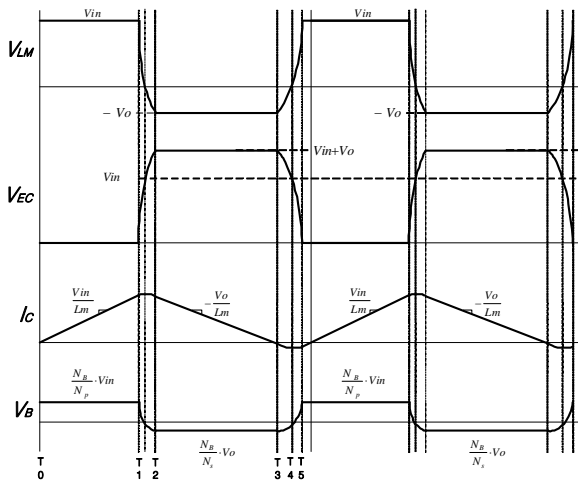


그림 5 제안 회로의 Mode 별 주요 동작 파형  
Fig. 5 Waveform of Proposed circuit

forward active영역으로 들어가게 되고 그에 따라  $V_{EC}$  전압이 상승하며,  $V_{EC}$  전압이 상승하는 만큼  $V_{LM}$  양단 전압은 줄어들게 된다.  $V_{LM}$  전압이 줄어들게 되면  $V_B$  전압도 감소하고  $I_B$  전류도 감소하게 되어 트랜지스터는 턴 오프가 되게 되며,  $V_{LM}$  전압이 0V가 되면  $L_m$ 과  $C_r$ 이 공진을 하게 된다.  $L_m$ 과  $C_r$ 이 공진으로 인해  $V_{EC}$  전압은 상승하게 되며,  $V_{LM}$  전압은  $-V_O$ 까지 감소하게 된다.  $V_{LM}$  전압은  $-V_O$ 까지 감소하는  $T_2$ 가 Mode 2가 끝나는 시점이다.

[Mode 3:  $T_2 \sim T_3$ ]  $T=T_2$ 에서  $V_{LM}$  전압이  $-V_O$ 까지 감

소하면, 다이오드  $D_0$ 가 도통하여  $L_m$ 에 저장되어 있던 에너지는 출력 측으로 전달하게 된다.

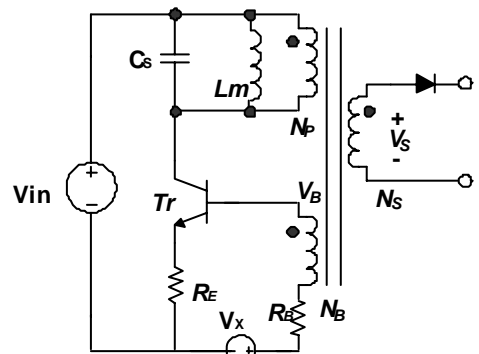
[Mode 4:  $T_3 \sim T_4$ ]  $T=T_3$ 에서  $L_m$ 에 있던 에너지가 출력 측으로 모두 전달하게 되면 즉,  $I_{LM}$  전류가 0이 되면, 다시  $C_r$ 과  $L_m$ 의 공진으로 인해  $V_{EC}$  전압이 떨어짐에 따라  $V_{LM}$  전압은 상승하게 된다.

[Mode 5:  $T_4 \sim T_5$ ] 그 후에  $V_{LM}$  전압이 0V 이상으로 상승하여 일정 전압이 걸리게 되면, 턴 비에 따라  $V_{EB}$  전압도 일정 전압이 걸린다. 이에 따라  $I_B$  전류가 흐르게 되고,  $I_C$  전류 즉  $L_m$  측으로 흐르는 전류가 상승하게 되며,  $V_{LM}$  전압도 더욱 상승하게 된다.  $V_{EB}$  전압도 더욱 상승하고  $I_B$  전류도 많이 흐르는 Positive feedback 효과에 의해 PNP 트랜지스터는 도통하게 된다.

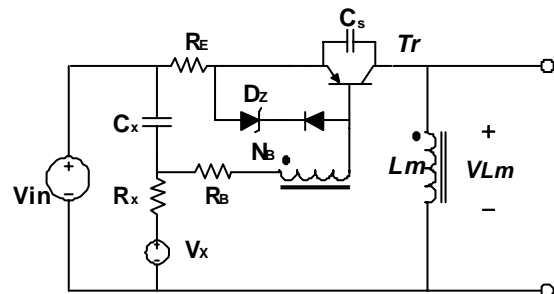
### 2.3 제안회로의 효과

#### 2.3.1 Magnetic 소자의 크기 및 턴 수 감소

첫 번째 제안회로의 효과로는 기존회로에 비해 동일한 입출력 사양에서 Magnetic 소자의 크기 및 턴 수



(a) 고압트랜스포머를 이용한 자력 발진방식



(b) 인덕터를 이용한 자력 발진방식

그림 6 기존방식과 제안방식의 자력 발진회로 비교  
Fig. 6 Comparative of Self Oscillation Circuit

가 감소된다는 것이다. 기존의 Ringing Choke Converter(RCC) 방식은 고압의 출력전압을 만들어내기 위해서는 높은 턴 비의 고압 트랜스포머가 사용되게 되는데, 이 트랜스포머에 Tertiary Winding( $N_B$ )을 이용해 자려 발진 동작을 하게 된다.

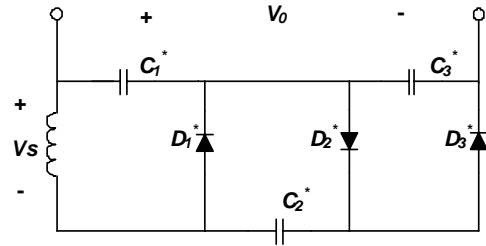
반면 제안된 회로는 고압 형성을 위한 2차 측 권선이 존재하지 않으므로, Magnetic소자의 부피를 최소화하여 설계할 수 있다. 제안된 회로의  $N_B$  권선층은 트랜지스터의 베이스 단자 구동을 위한 낮은 전압이 발생되므로 고압 권선층이 아님에 주목한다. 이는 고압의 트랜스포머 대신에 인덕터를 사용함으로써 Magnetic소자의 크기 및 턴 수 감소의 효과를 가져올 수 있으며, 제품의 신뢰성 향상에도 큰 도움이 된다. 실제의 예를 들어보면, 그림6.(a)는 현재 프린터에 사용되는 HVPS회로의 RCC Power Stage 부분이다. 1차 측과 2차 측 그리고 Tertiary Winding의 턴 비가 ( $N_P:N_S:N_B$ )가 약 26:1200:4 로써, 고압을 만들어내기 위한 1차 측과 2차 측간의 턴 비가 높다. 이는 또한 2차 측에 보이는 기생 캐패시턴스 성분이 턴 비의 제공으로 1차 측에 보이기 때문에 설계상의 어려움이라는 문제점도 나타내고 있다.

하지만 그림6.(b)의 ‘인덕터를 이용한 자려 발진 방식’은 실제의 회로 구현상에서 인덕터와 자려 자려 발진 동작을 하기 위한 Auxiliary Winding( $N_B$ )의 턴 비가 65 : 10으로써, 기존의 RCC방식의 고압 트랜스포머에 발생했던 문제점을 해결할 수 있으며, Magnetic소자의 크기 및 턴 수 감소의 효과가 있으며, 제품의 신뢰성 향상에도 큰 도움이 된다.

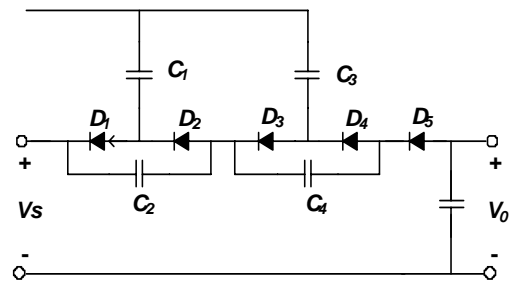
**2.3.2 반도체 소자의 전압 스트레스 감소**

제안된 회로는 동일한 입출력 사양에서 기존의 회로에 비해 소자의 전압스트레스가 현저하게 감소한다. 기존의 고압 전원 장치를 위한 극성 반전 형 DC/DC 컨버터는 고압의 트랜스포머를 사용한 Ringing Choke Converter(RCC)에 2차 측에는 승압의 효과를 높이기 위한 Voltage Multiplier를 사용하게 된다.(그림1) 제안된 고전압 변환 비의 자려 발진 DC/DC 컨버터에서는 승압의 효과를 위해서 다이오드 2개와 캐패시터 2개를 사용한 Voltage Multi Cell을 사용한다.(그림2)

그림7.은 기존의 고압 전원 장치를 위한 극성 반전 형 DC/DC 컨버터에 사용되는 Voltage Multiplier와 고전압 변환 비의 자려 발진 DC/DC 컨버터에서 사용되는 Voltage Multi Cell이다. 같은  $V_S$ 전압을 입력으로  $3V_S$ 라는 같은 출력전압을 내는 경우에 대해서 비교한



(a) 기존의 Voltage Multiplier 방식



(b) 제안된 Voltage Multi Cell

그림 7 기존 방식과 제안 방식의 비교 1  
Fig. 7 Comparative of the Circuit 1

다. Voltage Multiplier에 사용되는 다이오드의 개수는 3개이며, Voltage Multi Cell에서는 5개이다. 이 때 각각의 다이오드에 걸리는 내압은 Voltage Multiplier의 경우  $2/3V_o$ , Voltage Multi Cell의 경우는  $1/3V_o$ 로써 기존의 경우보다 약 반으로 줄어든다. 즉, 같은 출력전압을 낼 때, Voltage Multi Cell이 다이오드의 개수는 2개가 더 사용되지만, 다이오드의 내압은 반으로 줄어들게 되어, 궁극적으로 전체 전원장치의 원가는 감소한다. 표2.의 괄호는 N-Level에서의 다이오드 개수와 내압을 나타낸 것이다.

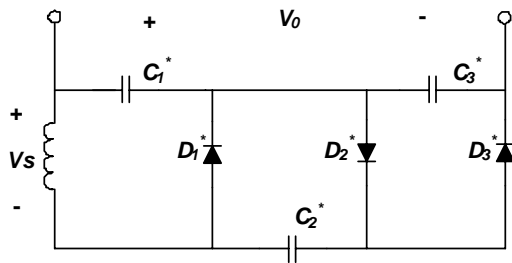
표 2 Voltage Multiplier와 Voltage Multi Cell의 비교  
Table 2 Comparison of Voltage Multiplier and Voltage Multi Cell

	Voltage Multiplier	Voltage Multi Cell
출력전압	$V_o = 3 \cdot V_s$	$V_o = 3 \cdot V_s$
다이오드 개수	3개 (n개)	5개 ((n-1)*2+1개)
다이오드 내압	$D_1^*, D_2^*, D_3^* = \frac{2}{3}V_o, (\frac{2}{n}V_o)$	$D_1, D_2, D_3, D_4, D_5 = \frac{1}{3}V_o, (\frac{1}{n}V_o)$

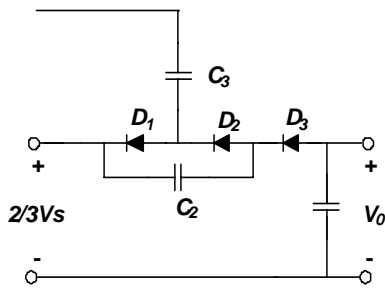
표 3 Voltage Multiplier와 Voltage Multi Cell의 비교  
Table 3 Comparison of Voltage Multiplier and Voltage Multi Cell

	Voltage Multiplier	Voltage Multi Cell
출력전압	$V_o = 3 \cdot V_s$	$V_o = 3 \cdot V_s$
다이오드 개수	3개 (n개)	3개 ((n-1)*2+1개)
다이오드 내압	$D_1^*, D_2^*, D_3^* = \frac{2}{3}V_o, (\frac{2}{n}V_o)$	$D_1, D_2, D_3, D_4, D_5 = \frac{1}{2}V_o, (\frac{1}{n}V_o)$

또한 제안된 회로는 같은 반도체 소자의 개수를 사용함에도 불구하고, 소자의 내압은 줄어드는 효과를 낼 수 있다. 그림8은 기존의 고압 전원 장치를 위한 극성 반전형 DC/DC 컨버터<sup>[1]</sup>에 사용되는 Voltage Multiplier와 고전압 변환 비의 자력 발진 DC/DC 컨버터에서 사용되는 Voltage Multi Cell이다.  $3V_s$ 라는 같은 출력전압을 내는 경우, Voltage Multiplier와 Voltage Multi Cell에 사용되는 다이오드의 개수는 3개로 같지만, 각각의 다이오드에 걸리는 내압은 Voltage Multiplier의 경우  $2/3V_o$ , Voltage Multi Cell의 경우는  $1/2V_o$ 로써 같은 다이오드의 개수를 사용해도 제안된 회로의 다이오드의 내압이 줄어든다.



(a) 기존의 Voltage Multiplier 방식



(b) 제안된 Voltage Multi Cell

그림 8 기존 방식과 제안 방식의 비교 2  
Fig. 8 Comparative of the Circuit 2

2.4 제안회로의 설계 및 모의실험

그림9는 제안된 4-Level 자력 발진 DC/DC Converter의 모의실험도이며, 그림10은 모의실험결과이다. 모의실험에 사용된 spec은 아래와 같으며,  $Lm$ 값과  $Cr$ 값은 1.36mH와 154pF이다.<sup>[7]</sup>

표 4 4-level 자력 발진 DC/DC Converter의 spec  
Table 4 SPEC of 4-level Self Oscillation DC/DC Converter

$V_{IN}=24V$	Multi Level=4	$C_1=2.3nF$	$C_6=2.3nF$
$V_o=-1400V$	$V_o/V_{IN}=58.3$	$C_2=2.3nF$	$C_0=470pF$
$P_o=196mW$	Time Step=10n	$C_3=1nF$	$Cr=154pF$
$I_o=140uA$	Total Time=20ms	$C_4=2.3nF$	$Lm=1.36mH$
$R_L=10M\Omega$	Turn Ratio=65:10	$C_5=680pF$	

자력 발진 동작하는 Auxiliary Winding 인덕터의 파라미터는 (1) 수식을 통해 구한다.

$$N_P = \frac{L_M \cdot I_{C.PK} \cdot 10^4}{B_{MAX} \cdot A_C} = 65T \tag{1}$$

$$I_{C.PK} = \beta_{min} I_{B.MAX} \tag{2}$$

$$V_Z \leq V_{EB.MAX} - 0.7 \tag{3}$$

(2), (3) 수식을 통해 Auxiliary Winding의 턴 수  $N_B=10$ ,  $R_B=910\Omega$ 을 구하고,  $D_Z=4.3V$ 의 제너 다이오드를 사용한다. Voltage Multi Cell의 각각의  $C$ 값은  $Q=CV$ 라는 식을 이용하여 구할 수 있다. 각 소자들의 파라미터는 아래와 같으며, 출력전압, 인덕터 전류, 스위치 양단전압, 인덕터 양단전압을 보이고 있다. 스위칭 주파수는 33khz이며, 입력 24V를 넣었을 때, -1400V의 출력전압이 나오는 것을 볼 수 있다.

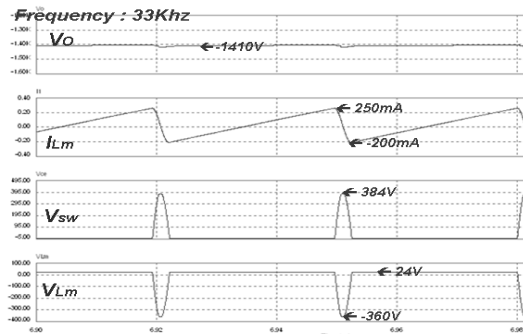


그림 9 제안된 회로의 모의실험결과  
Fig. 9 Simulated Waveforms of the proposed circuit

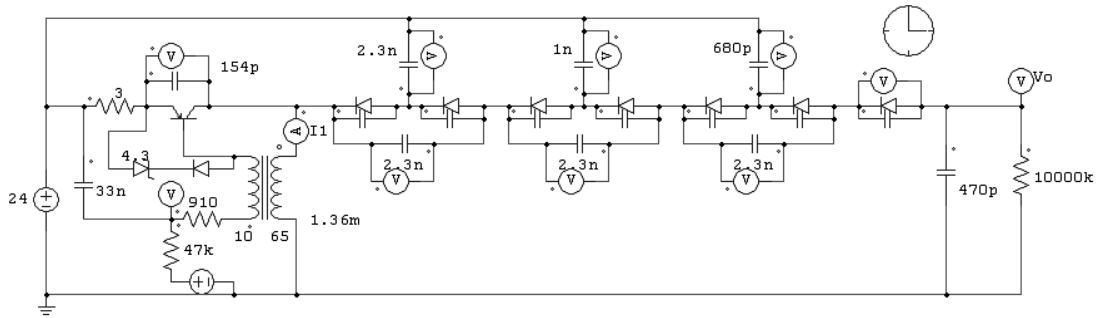


그림 10 제안된 회로의 모의실험도  
Fig. 10 Simulation schematic of the proposed circuit

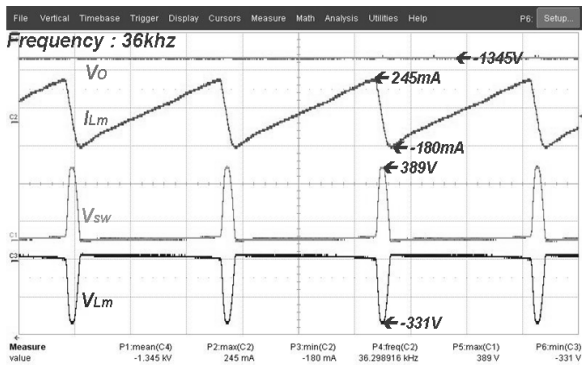


그림 11 제안된 회로의 실험결과  
Fig. 11 Measured waveforms of the proposed circuit

### 2.5 실험결과

그림11.은 제안회로의 실험결과이다. 실험 사양은 모의실험과 같으며, 입력전압 24V로 -1345V의 출력전압이 나오는 것을 볼 수 있다. 동작 주파수는 36Khz이며, 이는 스위치로 사용된 BJT의  $\beta$ 값의 Tolerance에 따라 달라질 수 있다. 인덕터로 흐르는 전류, 전압 그리고 스위치 양단 전압을 그림10.에 나타내었다. 모의실험과 비교하여, 모든 결과에서 5%이내의 오차로 잘 맞음을 알 수 있다. 모의실험과 실험결과 값이 약간의 차이를 보이는 이유는 크게 3가지이다. 첫 번째로 인덕터의 기생저항의 영향으로 인해 입출력 변환비가 줄어들기 때문이며, 두 번째로는 BJT의 전류 증폭률  $\beta$  값이 같은 소자라고 하더라도 Tolerance에 따라 다르기 때문이다.

세 번째로는 실제 하드웨어 실험을 할 때 원하는  $C_r$ 값을 맞추기 위해 BJT의 Collector와 Emitter사이에서 별도의 Capacitor를 달아 주었는데, 시뮬레이션의  $C_r$ 값과 실제 공진에 관련된  $C_r$ 값이 다를 수 있다.

### 3. 결론

본 논문은 낮은 입력 DC전압에서 높은 DC전압을 출력하는 높은 전환 비의 극성 반전 형 자력 발진 DC/DC Converter에 관한 것으로써, 기존의 극성 반전 형 DC/DC 컨버터 회로와 비교하여, 고압 변환 트랜스포머 대신에 인덕터를 사용할 수 있어, 자기 소자의 부피 및 크기는 물론 원가저감이 가능하다. 또한 자력 발진(Self Oscillation) 방식을 사용하여 별도의 제어 IC가 필요 없으므로, 회로구성이 대단히 간단하고, 저가격의 전원 회로를 만들 수 있다. 또한 다이오드들의 전압 스트레스가 감소하여 저가격 고성능의 고압 변환 장치 구현이 가능하다. 기존 회로와의 차이점을 제안 회로의 장점을 바탕으로 설명하였고, 동작원리의 타당성을 Simulation 및 실험을 통하여 검증하였다. 따라서 본 논문은 공업용과 민생용, 의료기용, 군사용, 또한 프린터에 이르기까지 고전압을 필요로 하는 모든 분야에서 폭넓게 사용될 수 있을 것이다.

본 연구는 2009년도 국민대학교 교내 연구비 지원과 지식경제부 및 정보통신연구진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음 (IITA -2009 -C1090-0904-0002)

### 참고 문헌

- [1] 정용준, “고전압 변환비의 극성반전 DC/DC Converter”, 2008 전력전자학술대회 논문집, pp. 490-492, 2008. 6.

- [2] F.C. Lee, "High-frequency quasi-resonant converter technologies", *Proc. of the IEEE*, Vol. 76, No. 4, pp. 377-390, 1988, Apr.
- [3] B. Robert and C. Goedel, "Detailed study of limit running modes of a quasi-resonant converter with a view to down-regulation", *Proc. of the 6th European Power Electronics Conference*, Sevilla, Spain, pp. 2595-2600, 1995, Sept.
- [4] B.T. Lin, K. W. Siu and Y.S. Lee, "Actively clamped zero-current-switching quasi-resonant converters using IGBTs", *IEEE Trans. Industrial Electronics*, Vol. 46, No. 1, pp. 75-81, 1999, Feb.
- [5] JM,Zhang X.G. Xie D.Z Jiao Zhaoming, Qian, "A High Efficiency Adapter with Novel Current Diven Synchronous Rectifier", Section on the 25th International Telecommunications Energy Conference, Vol. E87-8, pp. 3471-3477, 2004, 10.
- [6] Xuefei Xie, Joe Chui Pong Liu, Franki Ngai Kit Poon, Man Hay Pong, "A Novel High Frequency Current-Driven Synchronous Rectifier Applicable to Most Switching Topologies", *IEEE Transactions on Power Electronics*, Vol. 16, No. 5, pp. 635-646, 2001, September.
- [7] S. W. Embling and R. C. Wong, "Effects of parasitic capacitances on the small-signal frequency response of a regulated dc-to-dc converter designed for discontinuous-MMF operation", *IEEE PESC Record*, pp. 567-575, 1986.
- [8] W. Qiu, W. Wu, K. Rustom, H. Mao and I. Batarseh, "Bi-flyback Single-Stage PFC Converter with Valley Switching Technique", *Proceedings of the 34th Annual IEEE Power Electronics Specialist Conference*. Acapulco, Mexico, pp. 803-807, 2003, June 15-19.
- [9] Staff of the Dept of EE, MIT, *Magnetic Circuits and Transformer*, MIT Press, 1995.

## 저 자 소 개



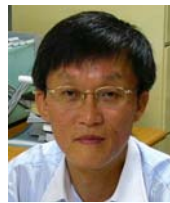
### 정용준(鄭鏞准)

1982년 1월 12일생. 2007년 2월 국민대 전자공학과 졸업. 2009년 2월 국민대 전자공학과 졸업(석사). 2009년~현재 LIGnex1 초고주파 연구센터 1팀 연구원.



### 한상규(韓翔圭)

1973년 12월 13일생. 1999년 2월 부산대 전기공학과 졸업. 2001년 2월 한국과학기술원 전자전산학과 졸업(석사). 2005년 2월 동 대학원 전자전산학과 졸업(공학박). 2005년 3월~2005년 8월 한국과학기술원 정보전자연구소 박사후연구원. 2005년 9월~현재 국민대 전자정보통신공학부 조교수.



### 홍성수(洪成洙)

1961년 1월 25일생. 1984년 서울대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1992년 동 대학원 전기 및 전자공학과 졸업(공학박). 1984년~1999년 현대전자(주) 정보통신연구소 책임연구원. 1999년~현재 국민대 전자정보통신공학부 부교수.



### 노정욱(盧政煜)

1971년 9월 10일생. 1993년 한국과학기술원 전기 및 전자공학과 졸업. 1995년 동 대학원 전기 및 전자 공학과 졸업(석사). 2000년 동 대학원 전기 및 전자공학과 졸업(공학박). 2000년~2004년 삼성전자 (주) 영상 디스플레이 사업부 책임 연구원. 2004년~현재 국민대 전자정보통신공학부 부교수. 당 학회 편집위원.