

# 능·수동 듀얼(Dual) 모드 GPS 안테나를 위한 0.13 $\mu$ m CMOS 고주파 프론트-엔드(RF Front-end)

## A 0.13 $\mu$ m CMOS Dual Mode RF Front-end for Active and Passive Antenna

정춘식\*, 이승민\*, 김영진\*

Cheun-Sik Jung\*, Seung-Min Lee\* and Young-Jin Kim\*

### 요 약

본 논문은 1P8M CMOS 0.13 $\mu$ m 공정을 이용하여 GPS응用に 적합한 프론트-엔드(front-end)를 구현하였다. 저잡음 증폭기(LNA)는 능동 안테나와 수동 안테나를 지원하기 위해 높은 전압이득과 낮은 잡음지수(Noise Figure)의 LNA1모드와 낮은 이득과 높은 입력 3차 교차점(IIP3: 3rd Input Intercept Point)의 LNA2모드로 동작한다. 두 LNA의 측정된 성능은 1.2 V의 공급전압에서 각각 3.2/2 mA의 전류를 이용하여 16.4/13.8 dB 이득과, 1.4/1.68 dB NF, 그리고 -8/-4.4 dBm의 IIP3값을 갖는다. 쿼드 하향주파수 혼합기(quadrature downconversion 혼합기)는 트랜스임피던스 증폭기(transimpedance amplifier)와 가변저항을 이용하여 27.5 dB에서 41 dB의 변환이득을 갖는다. 프론트-엔드는 LNA1모드 동작 시 6.6 mW의 전력을 소모하여 39.8 dB의 변환이득, 2.2 dB의 잡음지수와 -33.4 dBm의 IIP3의 성능을 갖는다.

### Abstract

The CMOS RF front-end for Global Positioning System(GPS)are implemented in 1P8M CMOS 0.13  $\mu$ m process. The LNAs consist of LNA1 with high gain and low NF, and LNA2 with low gain and high IIP3 for supporting operation with active and passive antenna. the measured performances of both LNAs are 16.4/13.8 dB gain, 1.4/1.68 dB NF, and -8/-4.4 dBm IIP3 with 3.2/2 mA form 1.2 V supply, respectively. The quadrature downconversion mixer is followed by transimpedance amplifier with gain controllability from 27.5 to 41 dB. The front-end performances in LNA1 mode are 39.8 dB conversion gain, 2.2 dB NF, and -33.4 dBm IIP3 with 6.6 mW power consumption.

Key words : GPS, front-end, quadrature downconversion mixer, LNA, active antenna

### I. 서 론

군사적 목적으로 개발되었던 GPS는 위성항법시스템(Global Navigation Satellite Systems)의 사용이 증가

함에 따라 단순한 위치정보의 제공에서부터 항공기, 선박, 자동차의 자동항법 및 교통관제, 유조선의 충돌방지, 지도제작 및 대형 토목공사를 위한 정밀 측정에 이르기 까지 광범위한 분야에 응용되고 있으며,

\* 한국항공대학교 항공전자과(Department of Avionics, Korea Aerospace University)

· 제1저자 (First Author) : 정춘식  
· 투고일자 : 2008년 12월 1일  
· 심사(수정)일자 : 2008년 12월 3일 (수정일자 : 2009년 1월 14일)  
· 게재일자 : 2009년 2월 28일

GPS 수신기는 개인 휴대용에서부터 위성 탑재용까지 다양하게 개발되어 있다. 본 논문에서는 민간용 주파수(1575.42 MHz)에 응용 가능한 GPS 수신기 프론트-엔드(receiver front-end)를 컷오프(cut off) 주파수 향상과 높은 집적도를 위해 0.13  $\mu$ m CMOS를 이용하여 설계하였다.

본 논문의 수신기는 GPS 신호만을 수신하기 때문에 사용 주파수에 대해 블록커(blocker)의 역할을 하는 신호가 없다. 따라서 선형성 보다는 저전력과 낮은 잡음지수의 LNA를 설계하였으며 LNA는 능동안테나(active antenna) 또는 수동안테나(passive antenna)를 사용하는 두 종류의 LNA를 넣어 모든 안테나에 적용이 가능하도록 하였다.

II장에서는 블록도를 통해 본 논문에서 제시한 수신기의 구조 및 각 블록에 대해 기술하였고, III장에서는 수신기의 성능 및 특성에 대한 기술, 끝으로 IV장에서는 본 논문의 결론을 요약하였다.

## II. 수신기 구조

본 논문에 제시한 프론트-엔드는 그림 1에서 나타나 있다. 수동 안테나를 사용할 때는 LNA1 입력에 연결하여서 사용하고, 능동 안테나를 사용할 때는 LNA2 입력으로 연결한다. 능동 안테나를 사용할 때는 LNA2 입력으로 연결한다. 능동 안테나는 내부에 LNA가 내장되어있고 그 뒤 단계 특정 주파수 대역을 선택할 수 있는 대역통과필터(BPF)가 있다. 수동 안테나용 LNA1은 안테나와 외부 신호를 막아주는 대역통과필터의 뒤에 위치한다. 즉 LNA1 전에는 신호의 증폭은 일어나지 않는다. 따라서 수신기 전체의 잡음지수를 낮추기 위해선 LNA1는 반드시 낮은 잡음지수를 만족 시켜야 한다. 또한 혼합기 입력 단의 잡음을 낮추기 위해서 LNA1는 충분한 이득을 가져야 한다. LNA1,2를 통해 들어온 신호는 쿼드 혼합기(quard mixer)에서 하향주파수변환(downconversion)이 일어난다. 주파수변환에 필요한 1.571 GHz의 국부발진기(LO) 주파수는 디바이더(divider)를 통해 혼합기로 들어가고 4 MHz의 중간주파수의 신호로 주파수변환이 일어난다. 쿼드 하향주파수 혼합기에 의해서

이미지 대역을 제거해 주고, 아웃밴드 블록커(out band blocker)를 제거하기 위해서 혼합기의 부하(load)단에 저항과 커패시터를 이용한 수동 저역통과필터(passive LPF)를 사용하였다. 혼합기는 저역통과필터 다음 단계 트랜스임피던스 증폭기를 사용하여 13.3 dB에서 23.4 dB의 이득을 얻는다.

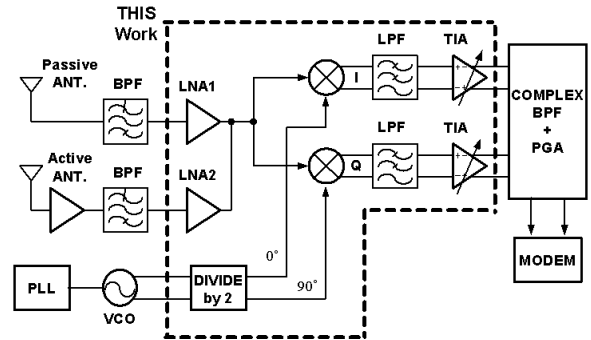


그림 1. GPS 수신 시스템 블록도  
Fig. 1. Block diagram of GPS receiver

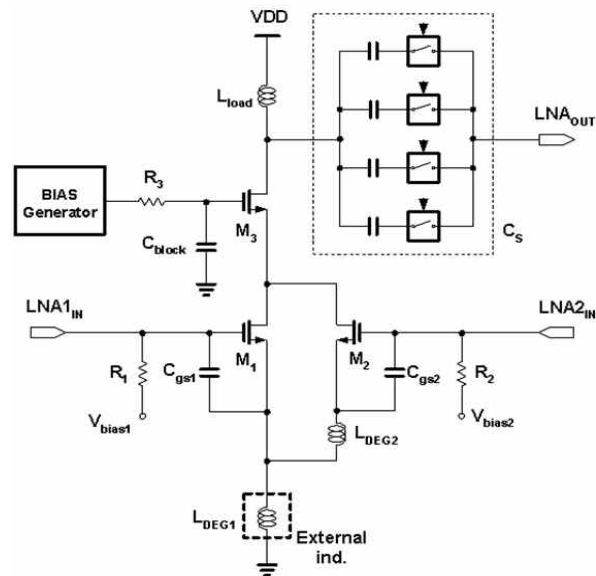


그림 2. LNA 회로도  
Fig. 2. LNA schematic

표 1. LNA1과 LNA2의 측정 성능 비교

Table 1. Result comparison of LNA1 and LNA2

Mode	Gain [dB]	NF [dB]	IIP3 [dBm]	I [mA]
LNA1	16.43	1.4	-8.05	3.18
LNA2	13.36	1.68	-4.04	2.06

2-1 저잡음 증폭기 (Low Noise Amplifier)

본 논문에서 설계한 LNA의 회로도가 그림 2에 있다. LNA single-ended common-source 형태를 사용하였다. 노이즈 제거 측면에서는 differential 구조가 선호되지만, LNA자체의 낮은 전력소모와 낮은 잡음지수의 균형을 고려하여 그림 2와 같은 구조를 사용하였다. 또한 캐스코드(cascode)구조를 사용하였는데 이와 같은 구조는 높은 전압이득, 낮은 잡음지수 높은 입출력 격리(isolation)뿐만 아니라 밀러 효과(Miller effect)를 줄여서 증폭기의 안정도를 향상시킨다. 입력 정합은 낮은 잡음지수, 입력정합, 저전력을 동시에 만족시키는 PCSNIM(Power Constrained Simultaneous Noise and Input Matching) 기술을 적용하였으며, Cgs와 LDEG를 추가함으로써 구현한다[1].

LNA2는 선형성을 높이기 위해 LNA1 보다 더 큰 축퇴(degeneration) 인덕터(LDEG1 + LDEG2)의 값을 갖는다. LNA회로의 등가 트랜스컨덕턴스(Gm)을 바디효과(body effect)를 무시한 common source stage with source degeneration로 가정하면 수식(1)과 같이 나타낼 수 있다. LDEG가 클수록 Gm은  $G_m \approx 1/sL_{deg}$ 의 관계로 나타낼 수 있으며 따라서 출력 전류는  $\Delta I_{OUT} \approx \Delta V_{IN}/sL_{den}$  처럼 입력 전압과의 선형함수로 나타내어지므로 LDEG가 큰 LNA2모드가 LNA1 보다 IIP3가 개선된다. 하지만 이득은 수식(2)에서 처럼 LDEG값이 클수록 줄어들게 된다. 따라서 LNA2모드 동작은 LNA1 보다 높은 선형성, 낮은 전압이득의 성능을 보인다. LNA2가 LNA1보다 전압이득과 잡음지수면에서 낮은 성능을 보이지만 LNA2는 능동 안테나 내부의 LNA에서 이득이 보상되므로 시스템 전체의 잡음지수에 대한 보상이 가능하며 식(3)를 통해 알 수 있다[2]. NFsystem, NFLNA과 NFmixe은 각각 프론트-엔드, LNA와 혼합기의 잡음지수를 의미하고 AVLNA는 LNA의 전력이득을 의미한다.

$$G_m \approx \frac{g_{m1}\gamma_{01}}{sL_{deg}[1 + sg_{m1}L_{deg}]\gamma_{01}} \quad (1)$$

$$A_v = - \frac{g_{m1}\gamma_{01}}{sL_{deg} + [1 + sg_{m1}L_{deg}]\gamma_{01}} R_{out} \quad (2)$$

$$NF_{system} = NF_{LNA} + \frac{NF_{Mixer}}{A_{vLNA}} \quad (3)$$

그림 2의 Cs는 칩내부(on chip)로 구현할 때 나타나는 기생커패시터와 기생저항에 의한 출력정합(out matching)의 깨짐을 막기위해 커패시터값을 조절하여 틀어진 정합을 개선하는 역할을 담당한다. Cs는 200 fF에서 575fF의 조정 범위(tuning range)를 갖는다.

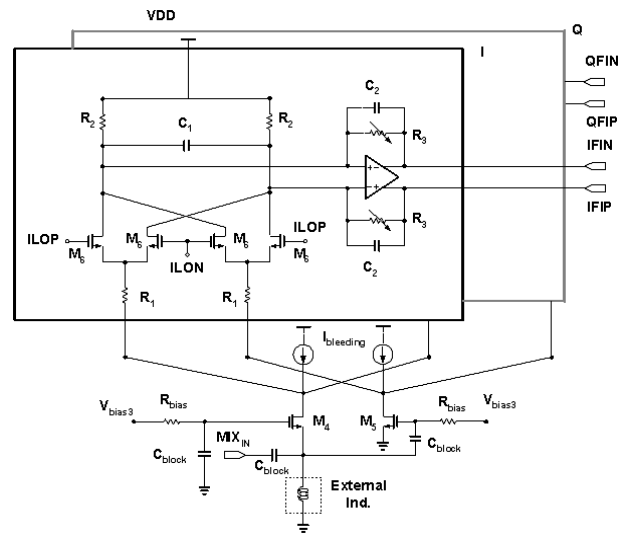


그림 3. 쿼드하향주파수 혼합기의 회로도  
Fig. 3. Quad downconversion mixer schematic

2-2 혼합기 (mixer)

본 논문에서 사용한 혼합기는 쿼드 하향주파수 형태이다. 수동 혼합기는 높은 플리커 잡음(flicker noise)제거 특성, 높은 선형성을 보장하는 장점이 있지만 본 논문에서는 수동 혼합기가 아닌 능동 혼합기를 사용하였는데 그 이유는 다음과 같다. 능동 혼합기는 자체가 변환이득(conversion gain)을 가지므로 중간주파수(IF)단에서의 잡음 기여도를 낮춘다. 혼합기의 잡음지수에 초점을 둔 이유는 혼합기 블록이 높은 잡음지수를 갖게 되면 수식(3)에서처럼 시스템 전체의 잡음지수를 낮추기 위해 LNA의 전압이득이 높아져야 되고, 따라서 LNA의 전력소모는 증가하게 된다. 또한 LNA의 전력이득이 높아짐에 따라 수식(4)에서처럼 프론트-엔드 시스템전체의 IIP3 성능조건(specification)을 만족시키기 위한 혼합기의 IIP3요구치는 높아진다. 이는 결국 혼합기의 전력소모량을 증

가 시킨다 따라서 시스템의 저전력을 위해 혼합기에서 낮은 잡음지수를 얻을 수 있는 능동 혼합기를 선택하였다.

$$\frac{1}{A_{IIP3, total}^2} \approx \frac{1}{A_{IIP3, LNA}^2} + \frac{A_{v, LNA}^2}{A_{IIP3, Mixer}^2} \quad (4)$$

$A_{IIP3, total}$ ,  $A_{IIP3, LNA}$ ,  $A_{IIP3, mixer}$ 는 각각 프론트-엔드, LNA와 혼합기의 IIP3  $A_{v, LNA}$ 는 각각 LNA와 혼합기의 IIP3를 나타내고  $A_{v, LNA}$ 는 LNA의 전력 이득을 의미한다.

그림 3에 본 논문에서 설계한 혼합기의 회로도가 나타나 있다. 회로는 gilbert cell 구조를 기본으로 사용하였으며 높은 이득을 얻기 위해 Ibleeding을 추가하였다[3]. M4, M5는 각각 공통게이트(CG)와 공통소스(CS) 단을 구성하여 혼합기에 differential 입력을 넣어준다. M6는 국부발진기 신호를 받아서 고주파신호를 중간주파수신호로 변환하는 역할을 한다. 혼합기는 블록커로 작용하는 이미지성분을 제거하기 위해 I, Q 두 개의 신호를 받는 double balanced 형태를 사용하였다. R2와 C1은 혼합기의 출력에서 주파수 변환된 하모닉(harmonic)신호를 왜곡 시키는 것을 막기 위해 10 MHz의 컷오프(cut off) 주파수를 갖는 저역 통과필터를 구성한다.

트랜스임피던스 증폭기는 안정도와 충분한 이득을 얻기 위해 이득단과 버퍼단의 2단으로 구성하였다[4]. 트랜스임피던스 증폭기에 의한 혼합기의 이득을 계산하여 수식 (5)에 나타내었다.

$$A_v \approx g_m R_2 \frac{2}{\pi} \frac{R_3}{R_2} = g_m \frac{2}{\pi} R_3 \quad (5)$$

혼합기의 변환 이득은 부하저항 R2가 아닌 1.68 KΩ에서 8 KΩ의 값을 갖는 피드백 가변저항 R3에 의해서 조절 가능하다. 그림 3과 같은 혼합기의 구조를 사용하면 혼합기의 출력 쪽에 전압스윙(voltage swing)은 존재하지 않고 전류만 흐르는 구조 이므로 R3를 8 KΩ같이 큰 저항을 사용하여도 41.28 dB의 높은 이득을 얻으면서도 전압 헤드룸(headroom)을 고려하지 않아도 되는 장점이 있다.

### III. 측정결과

칩은 0.13 μm CMOS 공정을 이용하였다. 칩의 마이크로 사진은 그림 8에 있고 사이즈는 1.61 mm<sup>2</sup>이다. LNA1과 LNA2의 측정된 입력 반사계수는 1.57 GHz의 주파수에서 각각 -17/-10.4 dB, 출력반사계수는 각각 -7.4/21.4 dB이고 그림 4에 나타나 있다. LNA1,2의 전압이득과 잡음지수는 LNA의 소모 전류를 변화시키면서 측정하였다. 그림 5에서 보는 바와 같이 LNA1 모드는 3.18 mA의 전류를 소모하며 이득 16.43 dB, 잡음지수 1.4 dB의 측정값을 갖는다. LNA2 모드는 2 mA의 전류에서 이득 14 dB, 잡음 1.44 dB의 측정값을 갖는다.

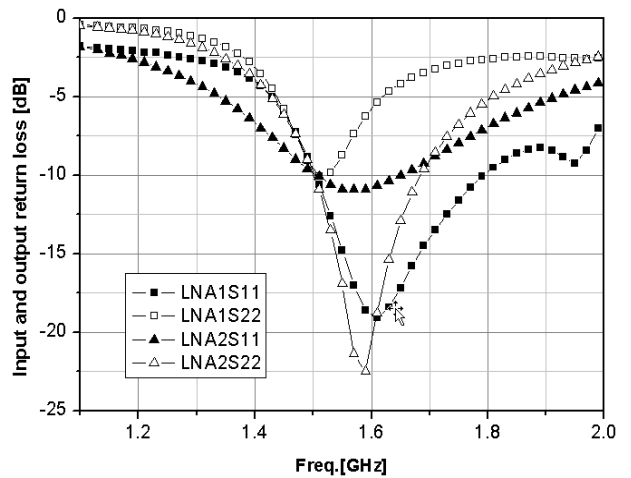


그림 4. LNA1과 LNA2의 입·출력 반사계수  
Fig. 4. S11 and S22 of LNA1 and LNA2

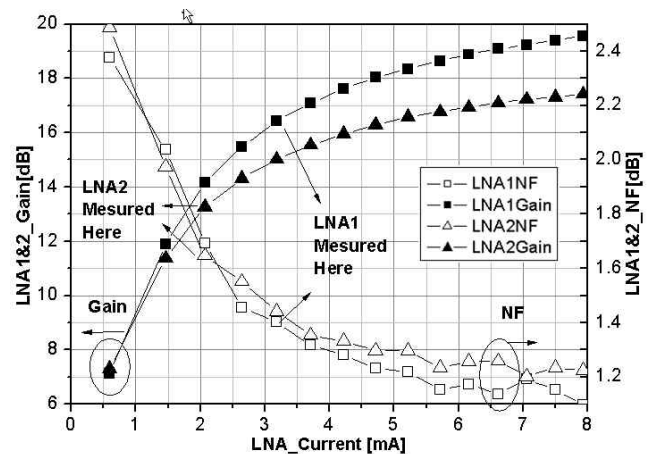


그림 5. 전류 변화에 따른 LNA1,2의 이득 및 잡음지수  
Fig. 5. Gain and NF of LNA1,2 with LNA current sweep

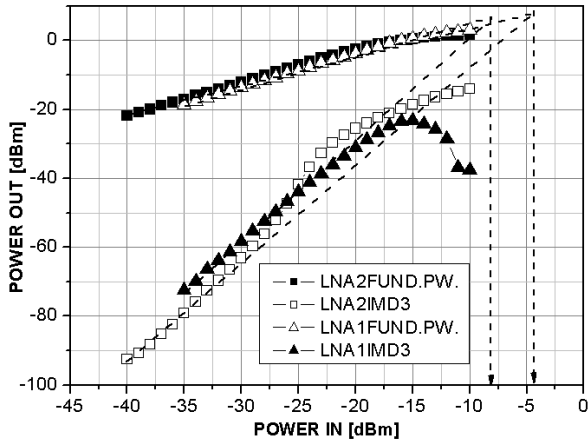


그림 6. LNA1과 LNA2의 IIP3  
Fig. 6. IIP3 of LNA1,2

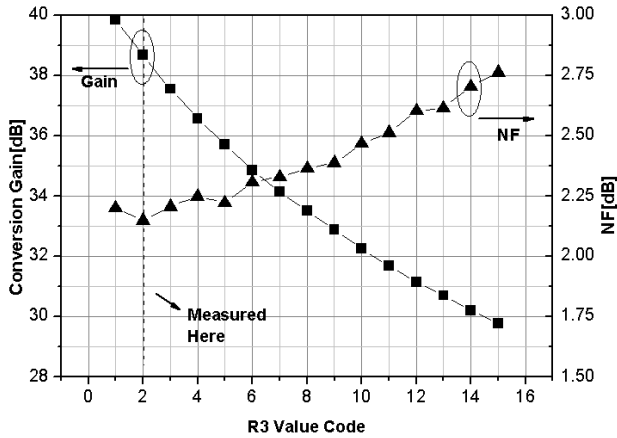


그림 7. LNA1 동작 시 프론트-엔드 이득과 잡음지수  
Fig. 7. Front-end gain and NF with LNA1 mode

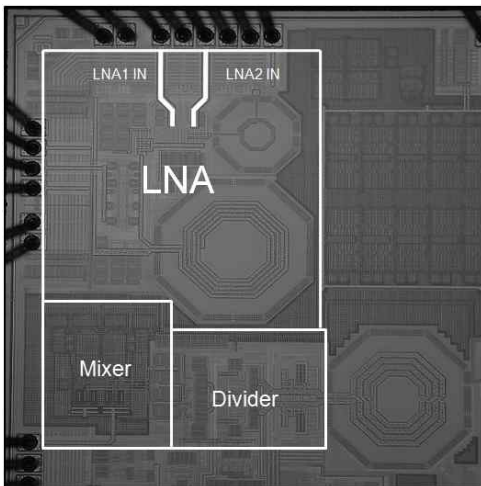


그림 8. GPS 수신기의 마이크로사진  
(1.22 mm X 1.32 mm)  
Fig. 8. Microphotograph of GPS front-end

표 2. 기존에 발표된 GPS 수신기의 성능비교  
Table 2. Comparison of published GPS front-end

parameters	[5]	[6]	[7]	[8]	This work
process [μm]	0.18	0.35	0.09	0.18	0.13
Voltage gain[dB]	27.5	40	38	46	39.84
NF[dB]	4.7	3.8	1.8	8	2.2
IIP3[dBm]	-30	-25	5	-15	-33.4
IIP2[dBm]	NA	NA	NA	NA	-14.7
LNA+혼합기 전류[mA]	NA	8	NA	7.5	5.6
Architecture	Low IF	H	Low IF	H	Low IF

그림 6은 각 LNA 모드에서의 IIP3 측정값을 나타낸다. LNA1은 전류 2 mA일 때 IIP3 -4.4 dBm의 성능을 보인다. 그림 7은 LNA1 모드 동작 시 중간주파수 4 MHz에서의 프론트-엔드 측정 결과를 나타낸다. 혼합기의 R3값은 4비트 코드로 조절하여(1.68 KΩ ~ 8 KΩ)하여, 전압이득 및 잡음지수 트레이드 오프(trade off) 지점을 찾았고, 표시된 지점에서 이득이 39.8 dB일 때, 잡음지수는 2.2 dB이다.

IV. 결론

본 논문에서는 1.57 GHz의 주파수에서 동작하며 1.2 V 공급전압에서 5.54 mA의 전류를 소모하는 저 전력 GPS용 낮은 중간주파수 프론트-엔드(low IF front-end)에 대해 기술하였다. 이 프론트-엔드는 수동 형태와 능동 형태의 듀얼 GPS 안테나를 지원하는 수신기 응용에 적합하도록 설계하였으며 수동 안테나는 LNA1을 연결하여 사용하고 능동 안테나는 LNA2를 연결하여 사용한다. 본 논문의 프론트-엔드는 5.6 mA의 낮은 전류를 소모하며, 2.2 dB의 낮은 잡음지수 성능을 보여 준다. 표 2에서 알 수 있듯이, 기존에 발표된 GPS용 수신기와의 성능 비교를 할 때, 전류 소모, 잡음지수, 전압이득이 상대적으로 우수함을 알 수 있다.

### 감사의 글

본 논문은 2008년도 한국항공대학교 교비지원 연구비에 의하여 지원된 연구의 결과임

### 참고 문헌

- [1] Trung-Kien Nguyen et. al. "CMOS Low Noise Amplifier Design Optimization Techniques," *IEEE Trans. Microwave Theory and Techniques*, vol. 52, pp. 1433-1442, May 2004.
- [2] H. T. Friis, "Noise figures of radio receiver," *Proceedings of the IRE*, vol.32, no.7, pp.419-422, Jul. 1944.
- [3] LA Nac Eachern et. al., "A charge-Injection Method for Gilbert Cell Biasing," *IEEE Electrical and Computer Engineering*. vol.1, pp.365-368, May 1998.
- [4] Trung-Kien Nguyen et. al., "A Low-Power RF Direct-Conversion Receiver/Transmitter for 2.4 GHz-Band IEEE 802.15.4 Standard in 0.18  $\mu$ m CMOS Technology," *IEEE trans. circuits Systems*. vol.54, pp.4062-4071, Dec. 2006.
- [5] Min-Yi Wang et. al., "A Dual-Band RF Front-end for WCDMA and GPS Applications," *IEEE Circuit and Systems*. Volume 4, pp. 113-116, May 2002.
- [6] F. svelto et. al., "Implementation of a CMOS LNA plus mixer for GPS applications with no external components," *IEEE Trans. on VLSI Systems*, vol.9, pp. 100-104, Feb. 2001.
- [7] Debapriya Sahu et. al., "A 90 nm CMOS Single-chip GPS Receiver with 5 dBm Out of Band IIP3 2.0 dB NF," *IEEE Digest of Technical Papers*, vol. 1 pp.308-600, Feb. 2005.
- [8] Pizzarulli, A. et. al., "Reconfigurable and Simultaneous Dual Band Galileo/GPS Front-end Receiver in 0.13  $\mu$ m RF CMOS," *IEEE Position, Location and Navigation Symposium*. pp.846-850, May 2008.

### 정 춘 식 (鄭椿植)



2008년 2월 : 한국항공대학교 항공 전자공학과(공학사)  
2008년 3월~현재 : 한국항공대학교 항공전자공학과(공학석사)  
관심분야 : RFIC, LNA, mixer

### 이 승 민 (李承鉞)



2008년 2월 : 한국항공대학교 항공 전자공학과(공학사)  
2008년 3월~현재 : 한국항공대학교 항공전자공학과(공학석사)  
관심분야 : RFIC, LNA, mixer

### 김 영 진 (金永鎭)



1995년 2월 : 경북대학교 전자공학과(공학사)  
1997년 2월 : 한국과학기술원 전기및 전자공학과(공학석사)  
2001년 10월 : Integtant technology 연구원  
2002년 2월 : 한국과학기술원 전기및 전자공학과(공학박사)  
2006년 8월 : 삼성전자 RF development team  
2006년 9월~현재 : 한국 항공대학교 전자정보통신컴퓨터공학부 교수  
관심분야 : RFIC, 전자 회로, VLSI 설계