

논문 2009-46TC-5-21

DGS구조를 이용한 초광대역 대역통과 여파기

(A Ultra-Wideband Bandpass Filter Using DGS structure)

정승백*, 양승인**

(Seungback Jung and Seung-In Yang)

요약

본 논문에서는 대역통과 여파기와 저역통과 여파기를 하나의 구조로 합성하여 크기 증가 없이 초광대역 특성을 가지는 여파기를 설계 및 구현하였다. 제안한 구조는 그 구조가 간단하다. 그리고 저역 통과 특성을 얻기 위하여 이미 잘 알려진 DGS(Defected Ground Structure) 구조를 이용하였다. 기존의 대역통과 여파기와 저역통과 여파기를 직접 연결하였을 때 보다 크기를 줄일 수 있었다. 측정결과 통과대역은 2.1GHz~10.56GHz 이고 삽입손실은 최대 0.5dB, 반사손실은 최소 20dB, 군 지연은 0.13ns~0.35ns 까지 최대 변화폭 0.23ns의 변화를 보인다.

Abstract

In this paper, we present a compact Ultra-Wideband band-pass filter using a high-pass filter and low-pass filter. The structure of our proposed band-pass filter is very simple and the DGS(Defected Ground Structure) structure is used to get the low-pass filter characteristic. Our proposed band-pass filter can be much smaller than a cascaded filter. As a result of measurement the insertion loss is less than 0.5dB throughout the pass-band of 2.1GHz~10.56GHz, the return loss is more than 20dB and the group delay maximum variation is 0.23ns from 0.12ns to 0.35ns.

Keywords: UWB, band-pass filter, low-pass filter, high-pass filter, DGS

I. 서 론

최근 초광대역 시스템은 학교와 산업사회에서 매우 주목 받고 있는 통신 시스템이다. 2002년 2월 미국 FCC에서 민간에게 휴대용 무선통신으로 3.1GHz~10.6GHz 까지를 민간에게 허가하면서 연구가 본격화되 기 시작하였다.^[1] 초광대역 무선통신에서 초광대역 대역 통과 여파기는 중요한 부품으로 주목받고 있다. 초광대역 여파기는 통과 대역에서 광대역 특성과 낮은 군 지연, 그리고 낮은 삽입손실과 높은 반사 손실을 가져야 한다. 또한 그 크기가 작아야 한다.

이러한 성능을 만족하기 위하여 커플링 구조^[2], 그리고 CPW 구조^[3]등 다양한 형태의 연구들이 이루어지고 있다. 그리고 이러한 방법 외에 고역통과 여파기와 저

역통과여파기를 직접 연결한 형태^[4]의 여파기도 많은 연구가 이루어지고 있다. 그러나 이러한 형태의 구조는 그 크기가 상대적으로 커지는 단점이 있다.

대역통과 여파기는 초광대역 특성과 낮은 삽입손실 그리고 높은 반사손실 특성을 가져야한다. 이러한 특성을 얻기 위하여 본 논문에서는 고역통과 여파기와 DGS(Defected Ground Structure)구조의 저역통과 여파기를 하나의 구조로 합성하여 크기의 증가 없이 원하는 특성을 얻을 수 있는 대역통과 여파기를 제안하였다. 제안하는 대역통과 여파기는 높은 임피던스를 가지는 마이크로스트립 전송선과 두 개의 단락된 스터브 그리고 비아-홀을 이용하여 구현하였으며 저역통과 특성을 얻기 위하여 DGS 구조를 이용하였다.

설계에 사용된 기판은 타코닉 사의 TLC-32 기판이며 비유전율 3.2, 유전체 높이는 0.787mm 그리고 동판 두께는 0.0035mm 이다.

여파기의 설계를 위한 본 논문의 구성은 다음과 같다.

* 정회원, ** 평생회원, 숭실대학교

(School of Electronic Eng., Soongsil University)
접수일자: 2009년3월19일, 수정완료일: 2009년5월18일

II장에서는 고역통과 여파기의 설계를 한다. III장에서는 DGS 구조를 이용한 저역통과 여파기를 설계하며 IV장에서는 고역통과 여파기와 저역통과 여파기를 합성하여 제안하는 대역통과 여파기를 설계한다. 마지막으로 V장은 본 논문의 결론이다.

II. 고역통과 여파기

본 논문에서 제안한 고역통과 여파기는 고역통과 여파기와 저역통과 여파기의 결합으로 이루어진다. 먼저 이번 장에서는 고역통과 여파기를 설계한다.

그림 1은 본 논문에서 사용한 고역 통과 여파기의 구조이다. 두 개의 단락된 길이 $\lambda/4$ 인 병렬 스터브로 이루어져 있으며 스터브 사이의 임피던스 변환기와 스터브의 ABCD 파라미터는 다음의 식으로 구할 수 있다^[5].

$$\begin{bmatrix} AB \\ CD \end{bmatrix}_{inverter} = \begin{bmatrix} \cos\left(\frac{\pi f}{2 f_0}\right) & jZ_{invt}\sin\left(\frac{\pi f}{2 f_0}\right) \\ jY_{invt}\sin\left(\frac{\pi f}{2 f_0}\right) & \cos\left(\frac{\pi f}{2 f_0}\right) \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} AB \\ CD \end{bmatrix}_{stub} = \begin{bmatrix} 1 & 0 \\ -j\cot\left(\frac{\pi f}{2 f_0}\right) & 1 \end{bmatrix} \quad (2)$$

$$\begin{bmatrix} AB \\ CD \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -j\cot\left(\frac{\pi f}{2 f_0}\right) & 1 \end{bmatrix} \cdot \begin{bmatrix} \cos\left(\frac{\pi f}{2 f_0}\right) & jZ_{invt}\sin\left(\frac{\pi f}{2 f_0}\right) \\ jY_{invt}\sin\left(\frac{\pi f}{2 f_0}\right) & \cos\left(\frac{\pi f}{2 f_0}\right) \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ -j\cot\left(\frac{\pi f}{2 f_0}\right) & 1 \end{bmatrix} \quad (3)$$

그림 1의 ABCD 파라미터는 식(3)과 같이 식(1)과 식(2)의 곱으로 표현할 수 있다. 여기서 Z_{invt} 와 Z_{stub} 는 임피던스 변환기와 스터브의 특성 임피던스이다. 본 논

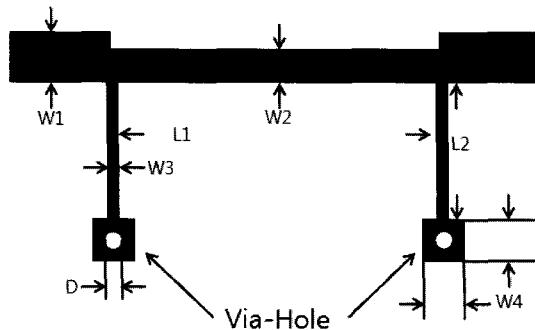


그림 1. 고역통과 여파기의 구조

Fig. 1. Architecture of a high-pass filter.

문에서 스터브의 길이는 중심주파수 6.3GHz에서 $\lambda/4$ 로 선택하였다.

그림 2는 단락된 스터브의 임피던스 변화에 의한 주파수 응답을 보여주고 있다. 병렬 스터브의 임피던스가 높아질수록 삽입손실 특성이 좋아지는 것을 알 수 있다. 본 논문에서는 애칭 한계로 인하여 스터브의 임피던스를 120Ω으로 하였다.

그림 3은 변환기의 임피던스 변화에 대한 주파수 응답을 보여준다. 그림 2와 비교해 보면 스터브의 임피던스가 120Ω 이라고 가정하면 변환기의 임피던스는 60Ω 일 때 가장 좋은 성능을 나타내는 것을 확인할 수 있다. 그러나 중심주파수가 6.3GHz에서 약간 벗어나서 약 7GHz에서 중심주파수가 형성된 것을 볼 수 있다. 그리고 -3dB 기준 통과 대역이 2.6GHz~11.8GHz로 넓은 대역임을 확인 하였다. 위의 방법으로 설계한 최종 고역통과 여파기의 치수는 표 1과 같으며 그 실험 결과는 그림 4와 같다.

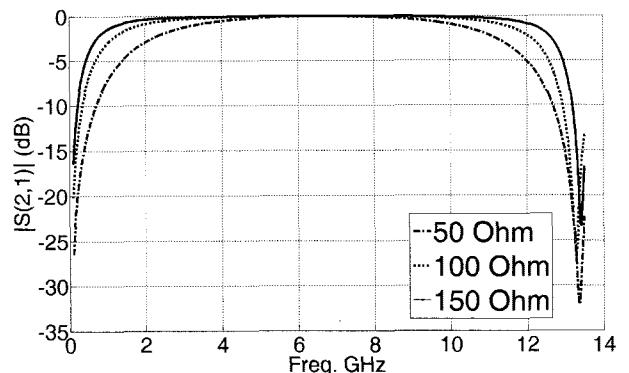


그림 2. 단락된 스터브의 임피던스 변화에 의한 S(2,1)
Fig. 2. The frequency response of S(2,1) with parameter "impedance" of a shorted stub.

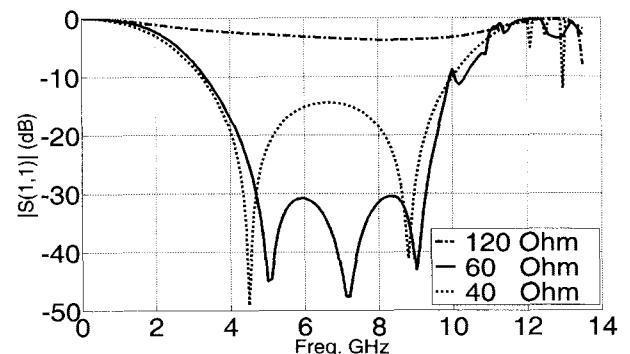


그림 3. 임피던스 변환기의 임피던스 변화에 따른 주파수 응답 (스터브 임피던스:120 Ohm)
Fig. 3. The frequency response of S(1,1) with parameter "impedance" of the inverter. (stub impedance : 120 Ohm)

표 1. 그림 1의 고역통과 여파기의 치수

Table 1. Dimension of a high-pass filter in Fig. 1.

(Unit: mm)

W1	1.88	L1	13.6
W2	1.3	L2	6.8
W3	0.3	D	0.3
W4	1.2		

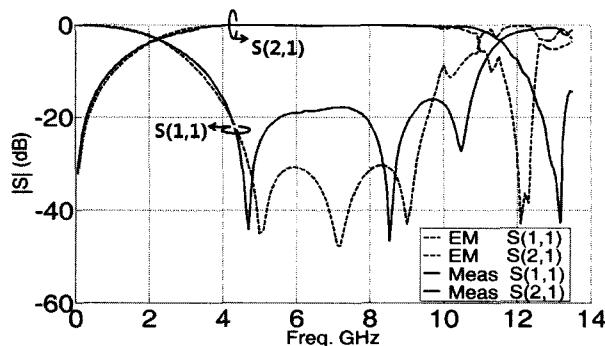


그림 4. 고역통과 여파기의 모의실험과 측정 결과

Fig. 4. The S-parameters of EM-simulation and measurement for a high-pass filter.

III. 저역통과 여파기

이번 장에서는 저역통과 여파기의 설계를 하였다. 본 논문에서 제안하는 저역통과 여파기는 DGS(Defected Ground Structure) 구조를 이용하였으며 그 방법은 참고 문헌^[6]을 이용하였다.

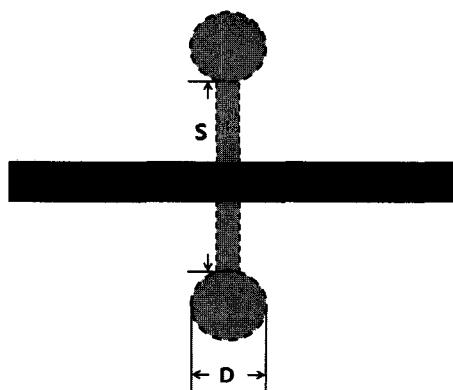


그림 5. DGS구조의 저역통과 여파기

Fig. 5. The low-pass filter of a DGS structure.

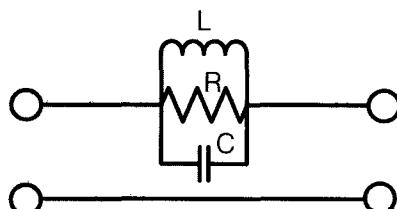


그림 6. DGS구조의 저역통과 여파기의 등가회로

Fig. 6. The equivalent circuit of a low-pass filter of DGS structure.

그림 5와 그림 6은 본 논문에서 사용한 아령모양의 DGS 구조와 등가 회로이다. 등가 회로의 L, R, C의 값은 다음의 식(4), (5), (6)으로 구할 수 있다[6]. 식에서 ω_0 는 각 주파수를 나타내며 ω_c 는 -3dB 차단 주파수이다. 그리고 Z_0 는 전송선의 특성 임피던스이다.

$$C = \frac{\omega_c}{2Z_0(\omega_0^2 - \omega_c^2)} \quad (4)$$

$$L = \frac{1}{4(\pi f_0)^2 C} \quad (5)$$

$$R = \frac{2Z_0}{\sqrt{\frac{1}{|S_{11}(\omega_0)|^2} - \left(2Z_0\left(\omega_0 C - \frac{1}{\omega_0 L}\right)\right)^2} - 1} \quad (6)$$

그림 7과 그림 8은 그림 5의 DGS 저역통과 여파기에서 원의 지름(D)과 원간의 간격(S) 변화에 따른 주

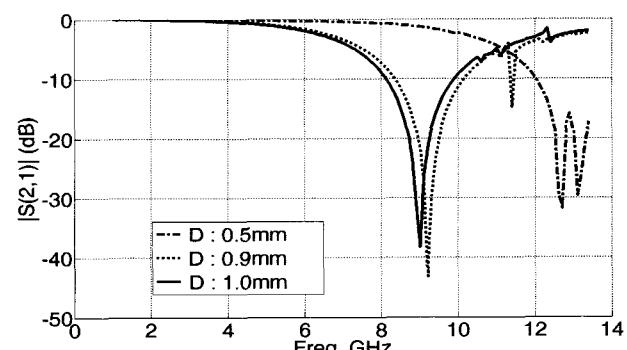


그림 7. 원의 지름 변화에 의한 주파수 응답

Fig. 7. The S(2,1) frequency response with parameter "diameter D" in Fig. 5.

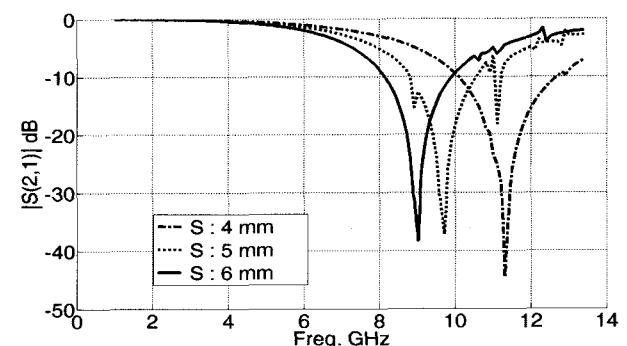


그림 8. 원 간격의 변화에 의한 주파수 응답

Fig. 8. The S(2,1) frequency response with parameter "length S" in Fig. 5.

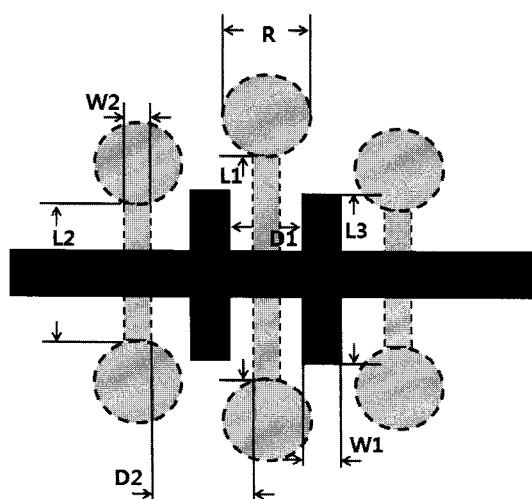


그림 9. DGS 구조의 저역통과 여파기

Fig. 9. The low-pass filter of a DGS structure.

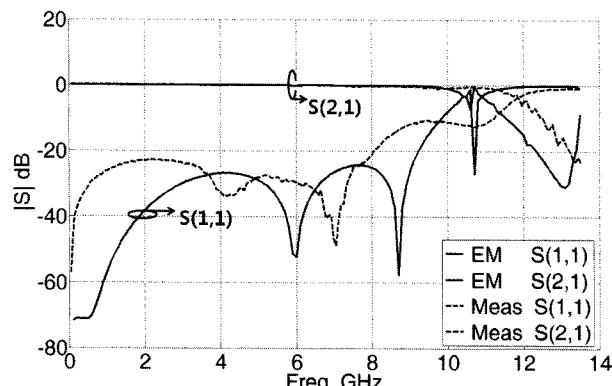


그림 10. 저역통과 여파기의 모의실험과 측정 결과

Fig. 10. The S-parameters of EM-simulation and measurement for a low-pass filter.

표 2. 그림 9의 저역통과 여파기의 치수

Table 2. Dimension of a low-pass filter in Fig. 9.
(Unit : mm)

L1	7.5	D1	0.8
L2	3.75	D2	1.8
L3	7	W1	0.3
R	1	W2	0.3

파수 응답을 모의 실험한 것이다.

상기의 결과를 보면 차단주파수 이후 대역에서는 주파수 차단이 안 되는 것을 알 수 있다. 그래서 H 모양의 스터브와 아령모양의 구조를 추가로 설치하였다. 그림 9는 최종적으로 제안하는 저역통과 여파기의 구조이다. 그림 10은 모의 실험결과와 실제 측정한 결과를 비교한 것이다. 표 2는 제안하는 저역통과 여파기의 치수를 나타낸 것이다.

IV. 제안하는 대역통과 여파기

앞서 설계한 고역통과 여파기와 저역 통과 여파기를 합성하여 크기 증가 없이도 원하는 성능을 내는 대역통과 여파기를 설계 및 제작하였다. 그럼 11과 그림 12는 본 논문에서 제안하는 대역통과 여파기의 구조와 등가회로이다. 그림 11과 같이 고역통과 여파기의 뒷면에 DGS구조의 저역통과 여파기를 씌각하고 임피던스 변환기에 H 스터브를 추가한 구조이다.

그림 13은 본 논문에서 제안하는 대역통과 여파기 구

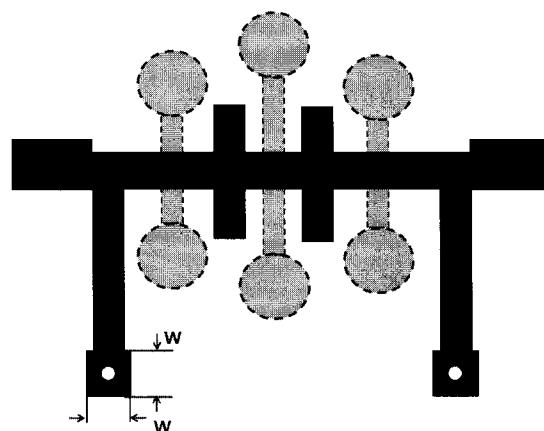


그림 11. 제안하는 대역통과 여파기 구조

Fig. 11. The proposed band-pass filter structure.

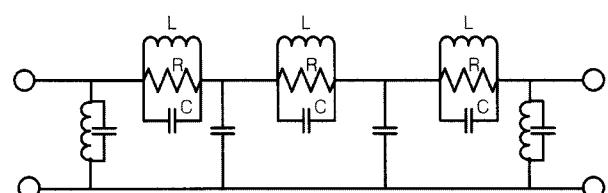


그림 12. 제안하는 대역통과 여파기의 등가회로

Fig. 12. The equivalent circuit of the proposed band-pass filter.

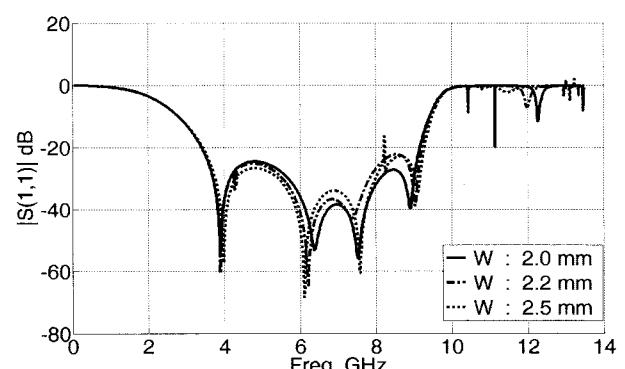


그림 13. Via-Pad 변의 크기 W 변화에 따른 S(1,1)

Fig. 13. The S(1,1) frequency response with parameter "Via-Pad side W" in Fig. 5.

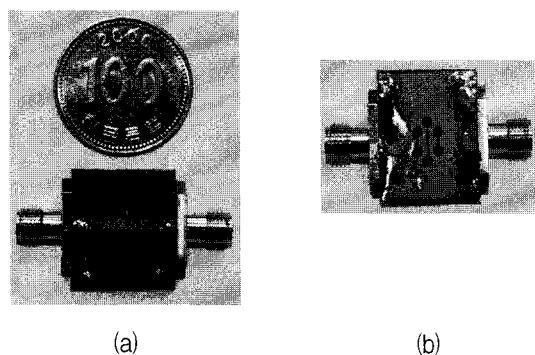


그림 14. 제안한 저역통과 여파기의 사진
(a) 윗면 (b) 바닥면

Fig. 14. The photographs of the proposed band-pass filter.
(a) Top view, (b) Bottom view

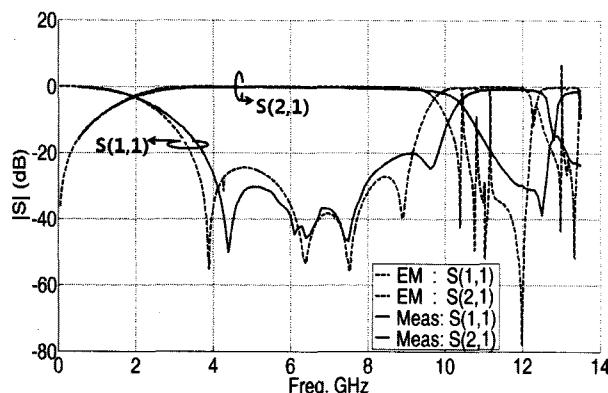


그림 15. 제안한 대역통과 여파기의 모의실험 결과와 측정 결과

Fig. 15. The S-parameters of EM-simulation and measurement for the proposed band-pass filter.

조에서 비아 패드의 변의 크기(W) 변화에 따른 $S(1,1)$ 을 확인한 것이다. 이중 가장 성능이 좋게 나타난 2.0mm을 선택하여 제작하였다.

본 논문에서 제안하는 여파기를 제작하기 위하여 여러 번의 모의실험과 시험제작을 하였으며 그 결과 모의실험과 실측하였을 경우 차단주파수가 약 700MHz의 차이가 있음을 알 수 있었다. 이는 제작상의 오류로 생각되어 지며 최종 제작당시에는 이를 감안하여 차단주파수가 9.9GHz에서 형성되도록 모의실험 하였다.

그림 14는 제안하는 여파기의 실제 제작 사진이다. 동전과 비교하여 그 크기가 소형임을 확인할 수 있다. 그림 15는 제안하는 여파기의 모의실험 결과와 실측 결과를 비교한 것이다. 통과 대역은 -3dB 기준 2.1GHz~10.56GHz 까지이다. 중심 주파수 6.3GHz에서 삽입손실 0.12dB, 반사손실 43dB의 우수한 성능을 확인하였

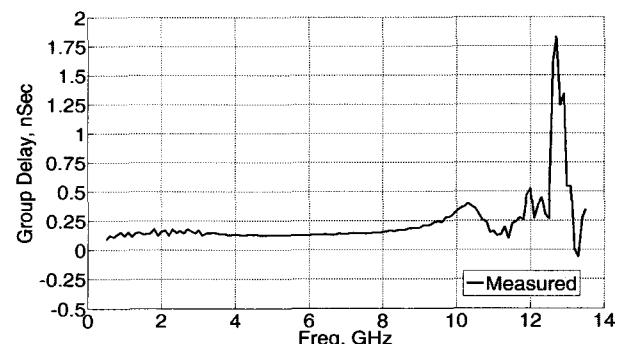


그림 16. 제안한 대역통과 여파기의 군 지연

Fig. 16. The group delay of the proposed band-pass filter.

표 3. 성능 비교

Table 3. Performance comparison.

Ref.	Ours	[2]	[3]	[7]	[9]	[10]
Passband (GHz)	2.10	2.96	3.3	2.96	3.1	3
	~	~	~	~	~	~
	10.56	10.67	10.4	10.43	10.4	10.6
Max. Insertion Loss (dB)	0.5	2.0	1.5	0.5	0.9	1
Min. Return Loss (dB)	20	10	11	13	8	15
Group Delay variation (nsec)	0.23	0.23	0.35	0.33	0.8	0.25

다. 전체 통과 대역에서 살펴보면 최대 0.5dB의 매우 낮은 삽입손실과 최소 20dB의 높은 반사손실 특성을 확인하였다.

그림 16은 여파기의 군 지연 특성을 나타낸 것이다. 전체 통과 대역에서 군 지연은 0.12ns~0.35ns 까지 최대 변화폭 0.23ns가 되어, 제안하는 여파기의 군 지연 평탄도가 매우 우수함을 알 수 있다.

본 논문에서 제안한 여파기와 참고문헌들의 여파기들 간의 성능 비교를 하면 다음의 표 3과 같다.

V. 결 론

본 논문은 고역통과 여파기와 DGS구조의 저역통과 여파기를 하나의 모듈로 합성하여 초광대역 대역통과 여파기를 제안하였고 직접 제작하여 측정하였다. 그 결과 -3dB 기준 2.1GHz~10.56GHz의 통과 대역과 통과 대역에서 최고 0.5dB의 낮은 삽입손실 그리고 20dB 이상의 반사손실 그리고 최대 군 지연 변화폭 0.23ns의 특성을 확인하였으며 이는 우수한 통신 품질이 요구되는 초광대역 시스템에 사용할 수 있을 것으로 예상된다.

참 고 문 헌

- [1] FCC Notice of Proposed Rule Making, "Revision of Part 15 of the Commission's Rules Regarding Ultra-Wideband Transmission System", *ET-Docket*, pp. 98~153, 2002.
- [2] Lei Zhu, Sheng Sun, and Wolfgang Menze, "Ultra-Wideband (UWB) Bandpass Filters Using Multiple-Mode Resonator", *IEEE Microwave and Wireless Components Letters*, VOL. 15, NO. 11, pp. 1~3, November 2005.
- [3] Jing Gao, Lei Zhu, Wolfgang Menzel, and Frank Bogelsack, "Short-Circuited CPW Multiple-Mode Resonator for Ultra-Wideband (UWB) Bandpass Filter", *IEEE Microwave and Wireless Components Letters*, VOL. 16, NO. 3, pp. 1~3, March 2006.
- [4] Ching-Wen Tang, Member, and Ming-Guang Chen, "A Microstrip Ultra-Wideband Bandpass Filter With Cascaded Broadband Bandpass and Bandstop Filters", *IEEE Transactions on Microwave Theory and Techniques*, VOL. 55, NO. 11, pp. 2412~2418, November 2007.
- [5] X. Q. Chen, R. Li, S. J. Shi, Q. Wang, L. Xu, and X. W. Shi, "A NOVEL LOW PASS FILTER USING ELLIPTIC SHAPE DEFECTED ROUND STRUCTURE", *Progress In Electromagnetics Research B*, Vol. 9, pp.117 - 126, 2008.
- [6] Ching-Wen Tang, Ming-Guang Chen, "A Microstrip Ultra-Wideband Bandpass Filter With Cascaded Broadband Bandpass and Bandstop Filters", *IEEE Transactions on Microwave Theory and Techniques*, VOL. 55, NO. 11, pp. 2412~2418, November 2007.
- [7] Guo-Min Yang, R. Jin, C. Vittoria, V. G. Harris, and N. X. Sun, "Small Ultra-Wideband (UWB) Bandpass Filter With Notched Band", *IEEE Microwave and Wireless Components Letters*, VOL. 18, NO. 3, pp. 176~178, March 2008.
- [8] 강승택, 주정호, "SIR형 Transversal 구조를 이용한 새로운 소형 초광대역대역 통과 여파기의 설계", *한국전자과학회논문지*, 제19권, 제2호, pp.102 ~106, 2008년 2월.
- [9] 주정호, 강승택, "일단 CRLH 전송선 구조를 이용한 소형 초광대역 대역 통과 여파기의 설계", *한국전자과학회논문지*, 제18권, 제2호, pp.1402~1407, 2007년 12월.

저 자 소 개

정 승 백(정회원)



2002년 2월 한라대학교 컴퓨터
공학과 졸업(공학사)

2002년 3월~2004년 2월
승실대학교 산업기술정보
통신대학원 정보통신공학
과 졸업(공학석사)

2009년 현재 승실대학교 전자공학과 박사과정
<주관심분야 : 초고주파 회로설계, 초광대역 여
파기설계 등>

양 승 인(평생회원)



1974년 2월 서울대학교
전기공학과 공학사

1976년 2월 한국과학기술원
전기공학과 공학석사

1987년 8월 한국과학기술원
전기 및 전자공학과
공학박사

1978년~현재 승실대학교 정보통신전자공학
부교수

2004년 1월~2005년 12월 한국전자과학회 회장
<주관심분야 : 초고주파 회로 설계, 고이득 안테
나, 전자파 산란, 매타물질 >