

# 개별 공진기의 EM 시뮬레이션에 기초한 새로운 직접결합 대역여파기 설계 방법

## A Novel Design Method of Direct Coupled BPF(Band Pass Filter) Based on EM Simulation of Individual Resonator

양 승 식 · 염 경 환

Seong-Sik Yang · Kyung-Whan Yeom

### 요 약

이상적인 전송선을 가정하고 도출된 여파기 설계 공식에 의하여 대역여파기를 설계할 경우, 제작된 여파기는 중심 주파수의 이동 및 주파수 특성의 왜곡을 발생시키며, 주파수가 높아질수록 심각한 문제를 야기한다. 이를 해결하기 위하여 본 논문에서는 개별 공진기의 EM(Electro-Magnetic) 시뮬레이션을 기초로 한 새로운 여파기 설계 방법을 제안하였다. 이 방법은 여파기를 개별 공진기로 분리하고, EM 시뮬레이션을 통해 개별 공진기의 리액턴스(reactance) 기울기 및 인버터 상수와 같은 여파기 설계 파라미터를 추출한 후, 이것이 인버터와 리액턴스 기울기로 구성된 인버터-기준형 설계치와 같도록 조정하는 것이다. 이와 같이 조정된 공진기를 조합하여 구성된 여파기는 별도의 조정 없이 목적한 설계치를 만족하게 된다. EM 시뮬레이션 시 이미 선로의 분산(dispersion) 및 불연속(discontinuity) 효과를 고려하였기 때문에 더 이상의 조정이 필요 없으며, 이 방법은 인버터-기준형으로 환원되는 대부분의 여파기에 적용 가능하다. 본 논문에서는 5단 SIR 여파기를 예로 들어 여파기 설계의 전반적인 과정을 설명하였고, 평행결합선로 여파기(parallel coupled line filter) 및 hair-pin 여파기에 확장 적용한 예를 보여 이 방법의 타당성을 보였다.

### Abstract

The BPF designed by the formula based on strip line shows the center frequency shift and distortion in filter response and this becomes more significant with higher frequency. In this paper, the novel design based on EM simulation is proposed. In the design, the filter is decomposed into individual resonators and, for each resonator, the reactance slope and the inverter values are measured and tuned to desired design values for a inverter BPF prototype. The filter composed with such resonators shows the desired filter response without further tuning. This is because possible effects of discontinuities and dispersion are included in the filter parameter extraction. The method can generally apply to all filters that can be transformed into inverter BPF prototype. The procedure is verified by designing a 5th-order SIR filter and quite general to adapt into the design of a parallel coupled line filter, and hair-pin filter.

Key words : Parallel Coupled Line Filter, BPF(BandPass Filter), EM(Electromagnetic) Simulation

### I. 서 론

대역여파기는 통신 시스템 구축에 있어서 필수적

인 소자라고 볼 수 있다. 특히 평관형으로 구성된 직접 결합 대역여파기는 제작이 간단하고, 타 집적회로와 집적이 용이하여 널리 사용되고 있다. 이러한

「본 연구는 한국과학기술원 전파탐지특화연구센터를 통한 국방과학연구소의 연구비 지원으로 수행되었습니다.」

충남대학교 전파공학과(Department of Radio Science and Engineering, Chungnam National University)

· 논문 번호 : 20081216-151

· 수정완료일자 : 2009년 3월 10일

여파기로는 평행결합선로 여파기, hair-pin, SIR(Stepped Impedance Resonator) 여파기, inter-digital 여파기 등이 있다<sup>[1]-[3]</sup>. 이러한 직접 결합 대역여파기는 대부분 공진기와 인버터로 결합된 인버터-기준형으로 환원되며, 인버터-기준형 설계 결과에, 이상적인 전송선으로 가정하고, 적용하여 얻어진 설계 공식에 의하여 이들의 치수를 결정하여 설계하게 된다. 그러나 실제 전송 선로의 경우 분산(dispersion) 효과와 전송선 내의 불연속(discontinuity) 효과로 인해, 그림 1과 같이 설계 공식에 의해 얻어진 치수로 구현된 대역여파기의 주파수 응답특성은 설계하고자 하는 주파수 응답특성에서 벗어나게 된다<sup>[5]</sup>. 이것을 보상하는 방법으로 주파수가 낮은 경우 중심 주파수의 이동에 비례하게 모든 공진기의 길이를 줄이거나<sup>[1]</sup>, 이보다 개선된 방법으로 분산 효과로 발생하는 결합선로의 우·기 모드 전기적 길이 차이를 물리적 파라미터의 조정을 통해 보상하는 방법<sup>[4]</sup> 등이 연구되어 왔다. 그러나 이 경우도 주파수가 높아질 경우, 대역폭의 축소 및 반사 손실 증가 등의 만족스럽지 못한 결과를 얻게 된다. 그림 1은 마이크로스트립을 구현한 6.5 GHz 평행결합선로 여파기의 주파수 응답특성이다. 점선은 Cohn이 제안한 여파기 설계 방법<sup>[1]</sup>으로 계산된 결과이며, 실선은 계산된 결과를 이용하여 결정된 구조에 대해서 EM 시뮬레이션한 결과로, 대역폭 감소, 반사 손실 증가 및 중심 주파수 이동을 보이고 있다. 이 결과는 분산 및 불연속 효과가 주파수 응답에 어떤 문제를 야기하는지 잘 보여주는 예이며, 이러한 문제 해결의 필요성을 보여준다.

도파관이나 동축선(coaxial line)을 사용한 여파기의 경우 제작된 여파기가 설계 결과와 특성의 차이를 보일 경우, 제작 후 조정 나사를 이용하여 조정하게 된다. 이러한 조정의 체계적인 방법은 Dishal<sup>[6]</sup> 및 Ness<sup>[7]</sup> 등에 의해 연구된 바 있다. 그러나 조정 나사를 이용한 방법은 평판형 여파기 설계에서는 구조적인 문제로 적용하기 어렵고, 집적회로 및 대량 생산에 적합한 방법이 될 수 없다. 반면, EM 시뮬레이션은 평판 구조 여파기 주파수 응답 특성을 실험 결과에 가장 가깝게 예측할 수 있어, 여파기 성능 확인 및 최종 설계 단계에서 조정 방법으로 활용된다<sup>[8],[9]</sup>. 최근 EM 시뮬레이션을 활용한 방법으로 EM 시뮬레이션을 통한 보정 방법<sup>[10],[11]</sup> 및 조정 방법<sup>[12]</sup>이 제시

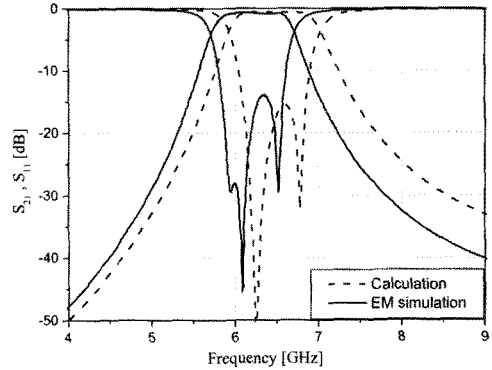


그림 1. 마이크로스트립 평행결합선로 여파기의 주파수 응답특성  
 Fig. 1. The frequency response of a microstrip parallel coupled line filter.

된 바 있다. 이와 같은 조정 방법은 기존에 연구되었던 여파기 설계 공식을 이용하여 그 차이를 보상하는 방법으로 정형화된 설계 공식이 존재하지 않는 여파기 설계에 적용하기 어려운 문제점을 가지고 있다. 3D-EM 시뮬레이션을 이용하여 도파관 여파기에서 슬롯의 해석치와 실험치 차이를 보상하는 여파기 설계 방법도 제시된 바 있다<sup>[13]</sup>. 다른 방법으로는 두 개의 공진기간의 결합 계수 측정과 입·출력단의 경우 부하  $Q$ 를 EM으로 계산하고, 이 계산된 결과를 바탕으로 여파기를 설계하는 것이다<sup>[14]-[16]</sup>. 이들의 문제점은 해석된 결과를 가지고 직접 여파기를 구성할 수 없고 설계 파라미터에 따른 결합도 및  $Q$ 의 변화를 조사하는 것이 된다.

본 논문에서는 높은 주파수에서 정확한 대역여파기 설계를 위해, 대역여파기를 개별 공진기로 분해하고, 분해된 개별 공진기의 EM 시뮬레이션 결과를 이용하여 이의 인버터 값과 리액턴스 기울기 값을 추출하고, 이를 인버터와 리액턴스 기울기로 구성된 기준형과 비교하고 수정하여, 여파기 특성을 만족시키는 방법을 제시하였다. 이러한 설계 방법은 비 인접 공진기간 결합도(고차 결합 모드)를 무시할 수 있을 경우, 기준형 설계 공식 이외에는 구체적 설계 공식이 필요하지 않게 되고, 평판 여파기의 불연속성 및 선로 종단면의 방사 특성을 고려하였기 때문에, 조정된 개별 공진기를 조합하여 여파기를 구성할 경우, 여파기는 별도의 조정 절차 없이 설계하고자 하는 여파

기 특성을 만족하게 된다. 또한, 이러한 여파기 설계 방법은 분해된 개별 공진기만으로 EM 시뮬레이션하여 빠르게 조정 작업을 수행할 수 있다. 본 논문에서는 SIR 여파기를 이용하여 설계 방법을 설명하고, 마이크로스트립 라인 hair-pin 여파기를 EM 시뮬레이션하여 설계하여 제시한 방법의 타당성을 보였다. 또한, 평행결합선로 여파기의 설계 사례를 보여 개별 공진기로 분해 가능한 모든 여파기에 적용됨을 보였다.

## II. EM 시뮬레이션을 통한 여파기 설계 방법

### 2-1 인버터 기준형

그림 2는  $n$ -단 대역 통과 여파기를 K-인버터와 공진기( $X_j$ )로 표현한 인버터 기준형 회로를 보여 주고 있다. 각 공진기의 리액턴스 기울기는

$$x_j = \frac{\omega_o}{2} \cdot \left. \frac{dX_j(\omega)}{d\omega} \right|_{\omega=\omega_o} \quad (1)$$

로 정의되며, 대역여파기로 동작하기 위한, 리액턴스 기울기  $x_j$ 와 저역 통과 기본형 값  $g_n$ 을 이용한 K-인버터 값  $K_{j,j+1}$ 은 식 (2)와 같다<sup>[3]</sup>.

$$K_{01} = \sqrt{\frac{Z_{Lx_1}FBW}{g_0g_1}} \quad (2-1)$$

$$K_{j,j+1} = FBW \sqrt{\frac{x_j x_{j+1}}{g_j g_{j+1}}} \quad (j=1 \sim n-1) \quad (2-2)$$

$$K_{n,n+1} = \sqrt{\frac{Z_{Lx_n}FBW}{g_n g_{n+1}}} \quad (2-3)$$

여기서  $FBW$ 는 여파기의 상대 대역폭(fractional bandwidth)을 나타낸다. J-인버터와 병렬 공진기로 이루어진 J-인버터 기준형도 유사한 관계로 표현되게 된다<sup>[3]</sup>. 이와 같은 인버터 기준형을 이용하면 평행결합선로 여파기, SIR 여파기, hair-pin 여파기, inter-digital 여파기 등의 설계에 활용할 수 있다.

### 2-2 인버터 모델

평판형 여파기에서 결합에 사용되는 인버터는 주로 전송선, 평행결합선로 및 tap-line 등 다양한 형태로 구현된다. 이렇게 다양한 형태의 인버터를 그림 2와 같은 동일한 인버터 기준형 회로로 표현하기 위

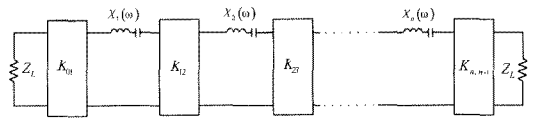


그림 2. 대역 통과 여파기 K-인버터 기준형 회로  
Fig. 2. The K-inverter prototype of a bandpass filter.

해서는, 이러한 2-포트를 인버터를 이용해 나타내는 것이 필요하다. 이것은 최근 저자들에 의하여 발표된 바 있으며, 일반적인 무손실 2-port 회로의 경우, 이를  $z$ -파라미터와  $y$ -파라미터를 통해 일반적으로 인버터를 사용하여 표시할 수 있음을 보인 바 있다.<sup>[17]</sup> 이를 이용하면 그림 3(a)와 같은 개방된 평행결합선로의  $z$ -파라미터는

$$z_{11} = z_{22} = -j \frac{Z_{oe}^{j,j+1} + Z_{oo}^{j,j+1}}{2} \cot \theta = jX_{11} \quad (3)$$

$$z_{12} = z_{21} = -j \frac{Z_{oe}^{j,j-1} - Z_{oo}^{j,j+1}}{2} \csc \theta = jX_{12} \quad (4)$$

이며, 이것을 이용하면 그림 3(a)의 평행결합선로의 경우 그림 3(b)와 같이 인버터를 포함한 등가회로로 나타낼 수 있게 된다. 여기서  $Z_{oe}$  및  $Z_{oo}$ 는 결합 전송선의 우수 및 기수 모드 임피던스를 나타내며,  $\theta$ 는 전기각을 나타낸다. 이때 위첨자  $j, j+1$ 은  $j$ -단 공진기에서  $j+1$  단 공진기의 결합에 사용된 결합 전송선임을 나타낸다. 여기서는 일례로 개방된 평행결합선로에 대한 등가회로를 보였으나, 이것은 일반적인 무손실 2-포트 회로는  $z$ -파라미터를 이용하여 그림 3(b)와 같은 인버터 등가 회로로 변환 가능함을 말한다. 같은 방법으로 무손실 단락 중단면 평행결합선로는  $y$ -파라미터를 이용하여 J-인버터와 병렬결합된 2개의 어드미턴스로 등가 모델할 수 있다.

### 2-3 대역 통과 여파기 설계 방법 개요

본 논문에서 제시한 방법의 개요를 보이기 위해서 개별 공진기가 인버터와 공진기로 이루어진 일반적인 형태를 보이는 SIR 여파기를 그림 4에 보였다. 그림 4(a)는 5단 SIR 여파기로 특정 길이를 갖는 평행결합선로를 통해 5개의 공진기가 결합된 것을 알 수 있다. 이때 직접 결합 여파기의 경우 일반적으로 좌우 대칭의 구조를 가짐을 주목해야 할 것이다. 따라서 독립적인 공진기로는 그림 4(a)와 같이 중앙공진기

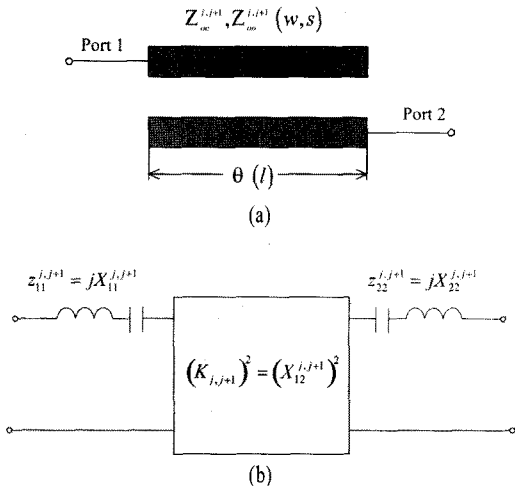


그림 3. (a) 개방된 평행결합선로, (b) K-인버터 등가 회로

Fig. 3. (a) Open-ended parallel coupled line, (b) Equivalent circuit with K-inverter.

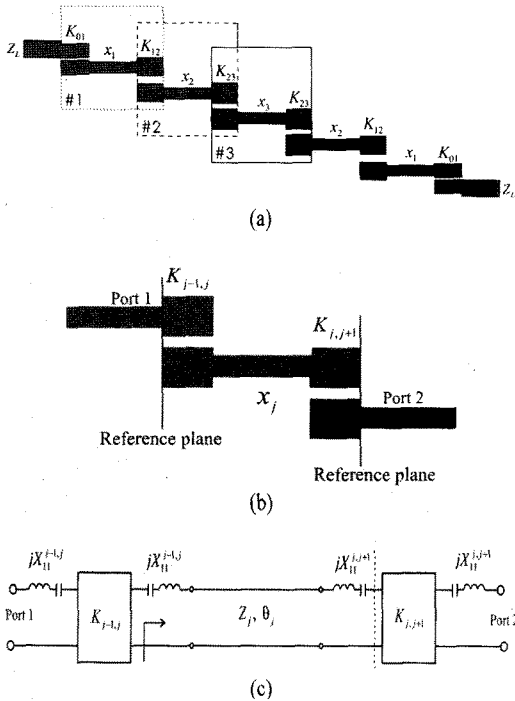


그림 4. (a) 5단 SIR 여파기, (b) 개별 공진기, (c) 개별 공진기 등가 회로

Fig. 4. (a) The 5th-order SIR filter, (b) the individual resonator, (c) Equivalent circuit of the individual resonator.

(#3), 외곽공진기(#2) 및 입출력공진기(#1)로 나눌 수 있다.

각 개별 공진기의 K-인버터 값 및 리액턴스 기울기를 EM 시뮬레이션으로 추출하기 위하여, EM 시뮬레이션은 그림 4(b)와 같이 여파기 구성시 나타난 분산 및 불연속 효과가 가깝게 나타나도록 구성한다. 이때 S-파라미터의 기준선(reference plane)은 그림 4(b)와 같이 설정하여 개별 공진기만의 특성이 측정되도록 한다<sup>[10]</sup>. 그림 4(c)는 각 개별 공진기의 결합선로를 그림 3의 인버터 모델을 사용한 개별 공진기 등가회로이다. 따라서 각 개별 공진기는 2개의 K-인버터, 1개의 공진기 및 2개의 리액턴스 성분으로 구성되어진다. 그러나 가역성을 가지는 2-포트 S-파라미터는 5개의 미지수를 해결할 수 없으며, 각 결합선로만의 측정으로는 분산 및 불연속 효과를 고려할 수 없다. 따라서 개별공진의 EM 시뮬레이션은 중앙공진기에서 시작하는 것이 변수의 수를 줄이는 방법이 될 것이다. 1) 우선 중앙공진기의 결합선로를 EM 시뮬레이션하여 K-인버터 값  $K_{23}$ 를 계산하고, 2) 이후 이를 포함한 미지수가 3개인 중앙공진기를 EM 시뮬레이션하여 중앙공진기의 리액턴스 기울기  $x_3$ 를 추출한다. 3) 이를 이용하면 중앙공진기의 K-인버터 값  $K_{23}$ 은 식 (2-2)에서 대역여파기가 되기 위한 인접한 외곽공진기의 리액턴스 기울기  $x_2$ 를 결정하게 된다. 4) 동일하게 외곽공진기를 그림 4(b)와 같이 분해하고 EM 시뮬레이션한 후, 이때 외곽공진기가 중앙공진기 계산 시 결정된 리액턴스 기울기  $x_2$ 를 가지도록 조정하게 된다. 이때 외곽공진기 값 추출 시 중앙공진기에서 얻어진 우측의 K-인버터 값 및  $X_{11}^{2,3}$  값을 제외하면 미지수는 3개이므로 이는 EM 시뮬레이션하여 얻어진 S-파라미터로부터 용이하게 결정할 수 있다. 4) 이때 외곽공진기 계산시 선택된 K-인버터 값은 마찬가지로 다음 인접공진기의 리액턴스 기울기  $x_1$ 를 결정하게 된다. 5) 이와 같이 반복한 후, 최종적으로 입출력공진기는 인접 공진기의 K값에 의해 결정된 리액턴스 기울기를 가져야할 뿐 아니라 식 (2-1)에 의해 결정되는 K-인버터 값을 가져야 할 것이다. 이때 인버터 기본형과 같아지기 위해서는  $K_{01}$  인버터 좌측의  $jX_{11}^{01}$  리액턴스 성분은 입출력공진기의 리액턴스 기울기 계산 시 고려되어야 한다. 이와 같은 방법으로 모든 공진기를 조정하고, 조정이 완료된 각 공진기를 조

합하면 원하는 성능을 가지는 여파기 설계가 가능하게 된다.

### 2-4 개별 공진기의 설계 파라미터 추출 및 여파기 설계

#### 2-4-1 개별 공진기의 파라미터와 $S_{21}$ 관계

그림 4(b)와 같은 개별 공진기의 EM 시뮬레이션을 통해서 리액턴스 기울기  $x_j$  및 K-인버터 값을 얻기 위해서는 이것들과 S-파라미터간의 관계가 필요하다. 이 때 추출 방법은 중앙공진기, 외곽공진기, 입출력공진기가 서로 특수성이 있어 별도의 처리 방법을 필요로 하게 된다. 우선 파라미터 추출에 사용되는  $S_{21}$ 과 개별 공진기의 파라미터 관계를 알아보기 위해서, 그림 5와 같은 개별 공진기의 2-포트 S-파라미터 간에 대해서 알아보겠다. 그림 5에서  $Z_{01} = Z_{02}$  일 때 2-포트에 전달된 전압을 이용하면  $S_{21}$ 은 식 (5)와 같다.

식 (5)에서  $Z_{01}$ 은 EM 시뮬레이션으로 얻어진 50-ohm으로 정규화된 S-파라미터를 변환하여 바꿀 수 있기 때문에, 이것의 선택은 리액턴스 기울기  $x_j$  및 K-인버터 값을 용이하게 추출할 수 있도록 임의로 선정할 수 있다. 따라서  $Z_{01}$ 을 직렬 입력 리액턴스 ( $jX_{11}^{i,j+1}$ )보다 충분히 크게 설정할 경우, 중심 주파수 근처의 좁은 주파수 범위에서 위 식은

$$S_{21} \cong - \frac{2K_{j-1,j}K_{j,j+1}}{K_{j-1,j}^2 + K_{j,j+1}^2} \frac{1}{1 + j \frac{Z_{01}X_j}{K_{j-1,j}^2 + K_{j,j+1}^2}} \quad (6)$$

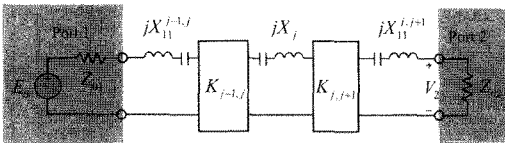


그림 5. 개별 공진기의 S-파라미터 측정  
Fig. 5. S-parameter measurement of the individual resonator.

$$S_{21} = \frac{V_2^-}{V_1^+} \Big|_{V_2^- = 0} = - \frac{2K_{j-1,j}K_{j,j+1}Z_{01}}{Z_{01}[K_{j-1,j}^2 + K_{j,j+1}^2 - X_j(X_{11}^{i-1,j} + X_{11}^{i,j+1})] + j[Z_{01}X_j + X_{11}^{i-1,j}K_{j,j+1}^2 + X_{11}^{i,j+1}K_{j-1,j}^2 - X_jX_{11}^{i-1,j}X_{11}^{i,j+1}]} \quad (5)$$

$$\max(S_{21}) = - \frac{2K_{j-1,j}K_{j,j+1}}{K_{j-1,j}^2 + K_{j,j+1}^2} \quad (7)$$

또한  $S_{21}$ 의 위상( $\phi$ )는

$$\phi = \angle S_{21} = - \tan^{-1} \left( \frac{Z_{01}X_j}{K_{j-1,j}^2 + K_{j,j+1}^2} \right) - 180^\circ \quad (8)$$

이며, 중심 주파수에서의 군지연(GD:Group Delay)은

$$GD = \frac{d\phi}{d\omega} \Big|_{\omega=\omega_0} = \frac{Z_{01}}{K_{j-1,j}^2 + K_{j,j+1}^2} \frac{dX_j}{d\omega} \Big|_{\omega=\omega_0} = \frac{2}{\omega_0} \frac{Z_{01}x_j}{K_{j-1,j}^2 + K_{j,j+1}^2} \quad (9)$$

이 된다. 만약 두 인버터의 값을 알고 있다면 측정된 군지연을 이용한 공진기의 리액턴스 기울기는

$$x_j = \frac{\omega_0}{2} \frac{K_{j-1,j}^2 + K_{j,j+1}^2}{Z_{01}} GD \quad (10)$$

이 된다. 따라서 식 (6)에서 우측의 인버터 값  $K_{j,j+1}$ 을 알고 있을 경우, 좌측의 인버터 값  $K_{j-1,j}$ 를  $S_{21}$ 의 크기를 이용해 결정할 수 있고, 또한 식 (10)을 통해 군지연으로부터 리액턴스 기울기  $x_j$ 를 결정할 수 있게 된다.

수치적인 값을 알아보기 위하여 그림 4와 같이 공진기가 평행결합선로 인버터를 사용할 경우, 특성 임피던스가 50 Ω이며  $\theta = 20^\circ$  및  $K = 10$ 으로 기생 리액턴스 성분( $jX_{11}$ )이 큰 값일 때도  $Z_{01}$ 가 5 kΩ으로 설정하면 약 0.1 %의 GD 오차를 가진다. 따라서 위 식들은 충분히 큰  $Z_{01}$ 을 사용하면 인버터의 기생 리액턴스 성분( $jX_{11}$ )은 무시될 수 있으며, 정확하게 개별 공진기의 파라미터들을 추출할 수 있음을 보여준다.

#### 2-4-2 중앙공진기

이상에서 알아본 공진기 파라미터와  $S_{21}$ 의 관계를 이용하여 여파기 설계하는 방법에 대해서 알아보겠다. 그림 6은 그림 4(a)와 같은 홀수 단 여파기의 중앙공진기 등가회로를 나타낸다. 이것은 좌우가 같은 결합선로로 발생하는 K-인버터( $K_{23}$ ), 인버터 임출

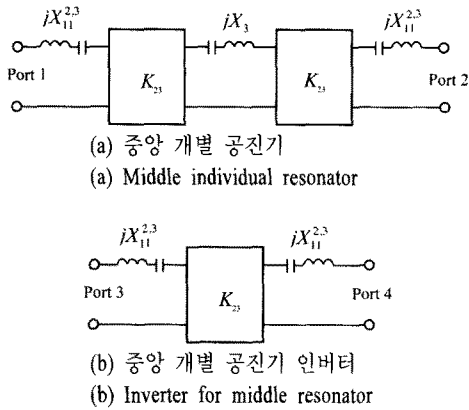


그림 6. 등가 회로  
Fig. 6. Equivalent circuit.

력 리액턴스 성분 ( $jX_{11}^{2,3}$ )과 중앙공진기의 리액턴스 ( $jX_3$ )으로 구성되며,  $jX_3$ 는 공진 주파수에서 0이 되어야 한다. EM 시뮬레이션은 그림 6과 같이 중앙공진기와 중앙공진기의 결합부 만에 대해서 각각의 2-포트 S-파라미터 시뮬레이션한다. 결합부에 대해 EM 시뮬레이션으로 얻어진 S-파라미터를 Z-파라미터로 변환하면 식 (4)에서 알 수 있듯이

$$K_{23} = \text{Im}(Z_{43}^M) \quad (11)$$

가 된다. 이때  $Z_{43}$ 는 그림 6의 port 4 및 3간 z-파라미터이며, 위 첨자 M은 EM 시뮬레이션 값을 의미한다.

이때 얻어진 K-인버터 값을 이용하면 중앙공진기의 균지연  $GD_3$ 는 식 (10)을 이용하여 다음과 같이 정리된다.

$$x_3 = \omega_0 \frac{K_{23}^2}{Z_{01}} GD_3^M \quad (12)$$

여기서  $GD_3^M$ 은 EM 시뮬레이션으로 얻어진 균지연이며, 이것은 EM 시뮬레이션된 S-파라미터  $S_{21}$ 의 균지연이 되게 된다. 이를 통해 식 (11)에서 구한  $K_{23}$ 을 이용하면 중앙공진기의 리액턴스 기울기( $x_3$ )를 구할 수 있다.

이와 같은 방법으로 구한 중앙공진기의 기울기 ( $x_3$ )와 K-인버터를 식 (2-2)에 대입하면 식 (13)과 같이 필요한 외곽공진기의 기울기( $x_2^D$ )를 얻을 수 있다.

$$x_2^D = \frac{g_2 g_3}{FBW^2 x_3} K_{23}^2 \quad (13)$$

여기서는 위 첨자 D는 설계하고자 하는 값을 의미한다. 이와 같이 홀수단에서는 중앙공진기의 K-인버터가 좌우 대칭을 이용하였으나, 짝수단에서는 중앙결합부를 중심으로 좌우 대칭임을 이용하면, 그림 6(b)와 같이 중앙결합부에 대하여 EM 시뮬레이션하고 중앙 인버터 값을 식 (11)과 같이 EM 시뮬레이션 결과로 얻을 수 있고, 다음의 외곽공진기로 추출과정을 진행하면 된다. 이때 4단의 경우, 두 번째 외곽공진기의 기울기는 식 (2-2)에 의해

$$x_2^D = \frac{K_{23}}{FBW} \sqrt{g_2 g_3} \quad (14)$$

와 같다. 따라서 짝수단 여파기는 중앙공진기 EM 시뮬레이션은 단순한 중앙 인버터 값의 추출로 볼 수 있다.

### 2-4-3 외곽공진기

그림 7는 외곽공진기의 등가회로이며, 우측의 음영 부분은 중앙공진기 조정시 결정된  $K_{23}$ -인버터를 나타낸다. 그림 7에서 미지의 등가회로 값은  $K_{12}$ ,  $jX_2$  등이 될 것이다. 외곽공진기에 대해 2-포트 S-파라미터를 측정하면 식 (7)에 의해

$$K_{12} = K_{23} \frac{-1 \pm \sqrt{1 - \max(|S_{21}|^2)}}{\max(|S_{21}|)} \quad (15)$$

이 되며  $K_{12}$ 의 크기가  $K_{23}$ 의 크기보다 크면 -부호를, 작으면 +부호를 선택하면 된다. 또한, 측정된 S-파라미터의 GD를 이용하면 식 (10)에 의해

$$x_2 = \frac{\omega_0}{2} \frac{K_{12}^2 + K_{23}^2}{Z_{01}} GD_2^M \quad (16)$$

이 된다. 이와 같은 방법으로 외곽공진기의  $K_{12}$ 와  $x_2$ 를 추출할 수 있으며, 외곽공진기의 기울기( $x_2$ )가 식 (13)에 의해 계산되어진 기울기( $x_2^D$ )와 같아지도록 조정되어야 한다.

이때 결정된  $K_{12}$ 로부터 중앙공진기와 유사하게 식 (2-2)를 이용하면 외곽공진기에 위한 입출력공진기의 리액턴스 기울기를 구할 수 있으며,

$$x_1^D = \frac{g_1 g_2}{FBW^2 x_2} K_{12}^2 \quad (17)$$

식 (2-1)로부터 입출력공진기의 K-인버터 값  $K_{01}^D$

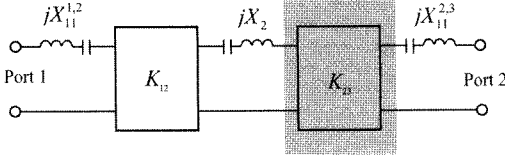


그림 7. 외곽 개별 공진기 등가회로  
Fig. 7. Equivalent circuit of side individual resonator.

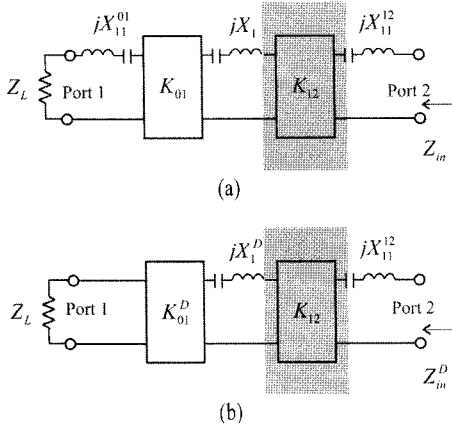


그림 8. (a) 입출력 개별 공진기 등가회로, (b) 입출력 K-인버터 기준형 회로  
Fig. 8. (a) Equivalent circuit of in-output individual resonator, (b) the K-inverter prototype of in-output.

는 다음 식을 만족해야 한다.

$$K_{01}^D = \sqrt{\frac{Z_L x_1^D FBW}{g_0 g_1}} \quad (18)$$

따라서 입출력공진기는 결정된 두 파라미터( $x_1^D$ ,  $K_{01}^D$ )를 가지도록 조정되면, 원하는 성능의 여파기 설계가 가능하게 된다.

#### 2-4-4 입출력공진기

그림 8(a)는 입출력공진기의 등가회로이며, 우측의 음영 부분은 외곽공진기 조정시 결정된  $K_{12}$ -인버터이다. 그러나 이 등가회로의 포트 1에는 인버터 리액턴스( $jX_{11}^{0,1}$ )가 존재하며, 그림 8(b)와 같은 K-인버터 기본형으로 변환하기 위해서  $jX_{11}^{0,1}$ 를 공진기에서 고려해야 한다.

그림 8(b)에서 포트 2에서 본 입력 임피던스( $Z_{in}^D$ )는

$$Z_{in}^D = jX_{11}^{1,2} + \frac{K_{12}^2}{jX_1^D + (K_{01}^D)^2 / Z_L} \quad (19)$$

이며, 입력 임피던스의 실수부는

$$Re(Z_{in}^D) = \frac{K_{12}^2 (K_{01}^D)^2 / Z_L}{(X_1^D)^2 + \{(K_{01}^D)^2 / Z_L\}^2} \quad (20)$$

이 되어, 설계상 필요 없는  $jX_{11}^{1,2}$ 를 제거할 수 있다. 중심 주파수에서  $X_1^D = 0$ 이므로

$$Re(Z_{in}^D)|_{\omega = \omega_0} = \frac{Z_L K_{12}^2}{(K_{01}^D)^2} \quad (21)$$

이 된다. 따라서 중심 주파수에서의 port 2에서 들여다본 임피던스의 실수 값을 구하면, 이미 알고 있는  $K_{12}$  값을 이용하여 다음과 같이  $K_{01}^D$  값을 알 수 있다.

$$(K_{01}^D)^2 = \frac{Z_L K_{12}^2}{Re(Z_{in}^D)|_{\omega = \omega_0}} \quad (22)$$

또한  $Re(Z_{in}^D)$ 의 주파수 변화 특성을 이용하기 위하여, 공진 주파수 근처에서 식 (20)를  $X_1^D$ 에 대해 정리하면

$$X_1^D = \pm \frac{K_{01}^D}{Z_L} \sqrt{\frac{Z_L K_{12}^2}{Re(Z_{in}^D)} - K_{01}^2} \quad (23)$$

이며, 직렬공진기의 기울기가 양의 값을 가지므로 주파수가 공진 주파수보다 낮을 경우  $X_1^D$ 가 음의 값을, 공진 주파수보다 높을 경우 양의 값을 가진다. 따라서 이와 같이 구한  $X_1^D$ 을 식 (1)를 이용하면  $x_1^D$ 를 구할 수 있다.

이상에서 알아본 것과 같이 포트 2에서 본 입력 임피던스의 실수 값을 알면 필요한 파라미터 추출이 가능하다. 그림 8(a)에서 측정된 2 포트 S-파라미터를 Z-파라미터로 변환하고 포트 2에서 본 입력 임피던스는

$$Z_{in} = z_{22} - \frac{z_{12} z_{21}}{z_{11} + Z_L} \quad (24)$$

이므로 식 (21)과 식 (23)을 이용하면, 그림 8(a)의 등가적인  $x_1^D$ 과  $K_{01}^D$ 를 추출할 수 있고, 외곽공진기에서 결정된  $K_{01}^D$ ,  $x_1^D$ 가 되도록 조정하면 입출력 공진기 조정이 완료되게 된다.

본 논문에서 제시한 여파기 설계는 위와 같이 개별 공진기로 분해하고, 중앙공진기에서부터 EM 시뮬레이션하여 얻어진 S-파라미터를 이용하여 각 공

진기의 리액턴스 기울기와 K-인버터 값을 추출하고, 이것이 각 인버터 기본형을 만족하도록 개별 공진기를 조정 한 후, 이것들을 합성하여 여파기를 설계하는 것이다.

### Ⅲ. 여파기 설계 사례

본 논문에서 설명한 설계 방법의 타당성을 보이기 위해서 여러 여파기 설계 사례를 이 절에 보였다. 우선 설계의 정확도와 다양성을 보이기 위해 이상적인 전송선로 여파기를 구성하고 회로 시뮬레이션을 통해 설계한 4단 평행결합선로 여파기의 설계 결과를 보였다. 분산 및 불연속 효과를 가지고 있는 5단 hair-pin 여파기를 EM 시뮬레이션을 통해 설계하고 이 결과가 제작된 여파기의 측정 결과와 같음을 보였다.

#### 3-1 4단 평행결합선로 대역통과여파기

그림 9(a)는 4단 평행결합선로 여파기를 보여 주

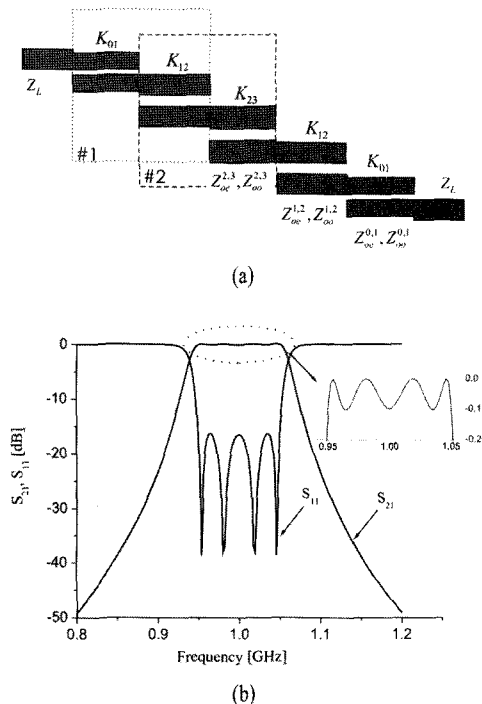


그림 9. (a) 4단 평행 결합선로 대역 통과 여파기, (b) EM 시뮬레이션 결과

Fig. 9. (a) The 4th-order bandpass filter with parallel coupled line, (b) the simulation result.

표 1. 4단 마이크로스트립 라인 평행결합선로 여파기 파라미터

Table 1. Parameters for the 4th-order microstrip parallel coupled line filter.

$n$	$x_n$ (@ $f_o$ )	$K_{n, n+1}$ (@ $f_o$ )	$Z_{oe}^{n, n+1}, Z_{oo}^{n, n+1}$
0	-	17.00	66.96, 32.96
1	63.93	5.10	42.52, 32.32
2	58.78	3.85	41.29, 33.55

고 있다. 4단 평행결합선로 여파기는 결합부 평행 결합 선로  $K_{23}$ 를 중심으로 좌우 대칭이므로 그림 9(a)와 같이 서로 다른 2개의 개별 공진기로 분해할 수 있다. 그리고 중앙공진기 대신에 중앙 결합부 시뮬레이션 결과로부터, 외곽공진기(#2) 입력력공진기(#1)의 조정으로 여파기를 설계할 수 있게 된다. 우선 본 방법이 동작하는지를 조사하기 위하여 이상적인 결합전송선을 사용 회로 시뮬레이션을 사용하여 설계절차에 따라 설계하여 보았다. 여파기를 구성하고 회로 시뮬레이션으로 조정 한 결과는 표 1과 같다. 여파기의 중심 주파수( $f_o$ )는 1 GHz, 대역폭(FBW)은 10 %, 리플은 0.1로 설계하였다. 이때  $Z_{o1} = 5k \Omega$ 를 사용하였고, 그림 9(b)은 표 1의 설계된 4단 평행결합선로 여파기의 회로 시뮬레이션 결과를 보여준다. 설계 목표와 같은 중심 주파수, 대역폭 및 리플을 가지는 것을 알 수 있다.

#### 3-2 Hair-pin 공진기를 이용한 대역 통과 여파기

회로 시뮬레이션을 통하여 본 제시된 설계방법이 정확한 여파기 설계에 도달할 수 있다는 것을 확인한 후, 그림 10(a)에 대한 변형된 hair-pin 여파기에 대하여 EM 시뮬레이션을 통하여 설계하여 보았다. 그림 10(a)는 5단 Hair-pin 여파기로 역시 서로 다른 3개의 개별 공진기로 분해할 수 있다. EM 시뮬레이션 상에서 분산 및 불연속을 고려하기 위해서 그림 10(b)와 같이 기준선을 두고 S-파라미터를 계산하였다. 대역 통과 여파기는 6.5 GHz의 중심 주파수, 10 %의 대역폭, 0.1의 리플을 가지도록 설계되었으며, ATP사의 비유전율  $\epsilon_r = 9.8 \pm 0.1$ , 두께  $h = 15$  mil인 ceramic 기판(Polished High Density 996 Aluminum Oxide)을 사용하였다.  $Z_{o1} = 5 k\Omega$ 으로 설정하였고, 선



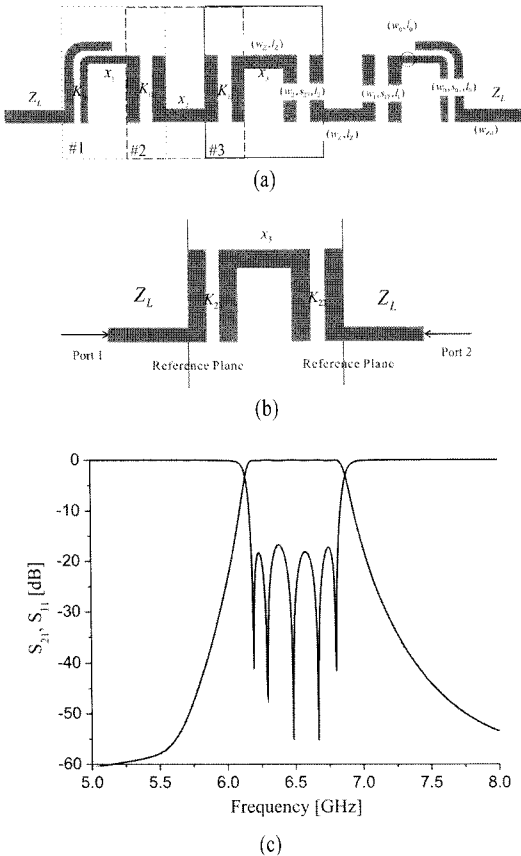


그림 10. (a) 5단 마이크로스트립 라인 hair-pin 여파기, (b) 측정 포트, (c) 주파수 응답  
 Fig. 10. (a) The 5th-order microstrip hair-pin filter, (b) the measurement position, (c) the frequency response.

로 손실을 고려하지 않기 위해서 유전체 손실(dielectric loss tangent) 및 도체 손실(conductor loss)을 제외하고 시뮬레이션 하였다. 또한, 여파기 특성의 좌우 대칭을 위해서 입출력공진기의 결합선로를 약 1/4 파장의 결합선로를 가지도록 하였다. 이렇게 설계된 hair-pin 여파기의 파라미터는 표 2와 같고, 각 개별 공진기를 조합하여 무 손실에서 EM 시뮬레이션 한 주파수 응답은 그림 10(c)와 같이 원하는 성능의 여파기 특성을 보였다.

### 3-3 여파기 제작 및 측정

그림 11(a)는 EM 시뮬레이션을 통해 설계된 5단 hair-pin 여파기를 thin film 공정으로 제작한 사진이며 50 Ω 선로를 포함한 전체 크기는 1,100×800 mil이

표 2. 5단 마이크로스트립 라인 hair-pin 여파기 파라미터

Table 2. Parameters for the 5th-order microstrip hair-pin filter.

n	$x_n$ (@ $f_o$ )	$K_{n-1, n}$ (@ $f_o$ )	$w_{n-1}, s_{n-1, n}, l_{n-1}$ [mils]
1	88.5	19.59	8.3, 4.9, 108.2
2	88.6	7.07	12.5, 12.9, 121.9
3	88.4	5.40	12.6, 16.1, 121.7
$w_z, l_z$ [mils]		13.9, 80.5	$l'_0$ [mils]      40

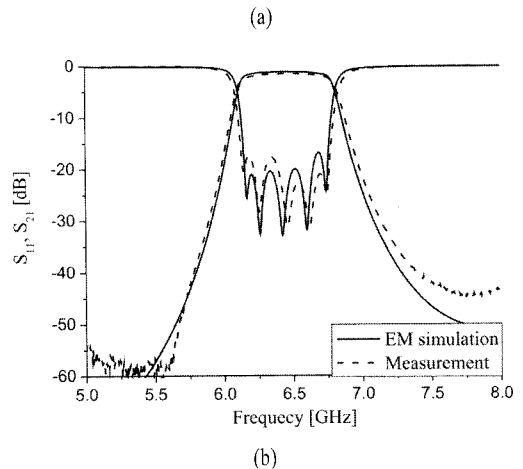
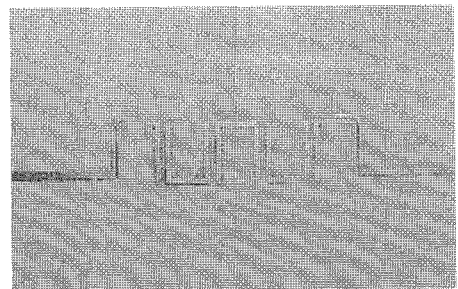


그림 11. (a) 제작된 5단 hair-pin 여파기 사진, (b) 측정 결과

Fig. 11. (a) The photograph of a fabricated 5-th order hair-pin filter, (b) the measurement results.

다. 그림 11(b)는 Anritsu사의 test fixture를 이용 TRL calibration 마치고, 커넥터 장착 없이 측정한 결과를 점선으로 나타내었다. 또한, 설계된 여파기를 유전체 손실(dielectric loss tangent=0.0002) 및 도체 손실(두께=3.8 um, 도전율 4.087×10<sup>7</sup> Ω/m)을 고려하여, 설계된 결과에 대하여 다시 EM 시뮬레이션 한 결과를 실선으로 나타내었다. 비유전율이  $\epsilon_r=9.7$ 일 때 측

정 결과와 시뮬레이션 결과가 중심 주파수, 대역폭 및 반사 손실에서 정확하게 일치함을 확인하였다.

#### IV. 결 론

본 논문에서는 높은 주파수에서 여파기 제작 시 고려하지 않은 분산 효과와 선로간의 불연속으로 발생하는 여파기 성능 열화를 개선하기 위한 새로운 여파기 설계 방법을 보였다. 이 방법은 여파기를 하나의 공진기와 두 개의 인버터로 이루어진 개별 공진기로 분리하고, 이에 대해 EM 시뮬레이션하고, 여파기 설계 파라미터(K-인버터와 리액턴스 기울기)를 추출하여, 여파기 기본형과 같도록 조절하는 방법이다. 이는 여파기 최종 설계 후 EM 조정하는 방법이 어려운 평판형 여파기에 적절하다. 개별 공진기로 분해하기 때문에 계산이 빠르게 되며, 설계 과정에서 분산 효과와 불연속을 포함하여 EM 시뮬레이션 하였기 때문에 조합 시 더 이상의 조정이 필요 없게 된다. 본 논문에서 제시한 방법은 비 인접 공진기간 결합을 무시할 수 있고 개별 공진기로 분해 가능한 구조의 여파기에 적용 가능하다. 적용 사례로 평행 결합선로 여파기, hair-pin 여파기 설계를 보여 다양한 형태의 여파기 설계에 적용 가능성을 보였다.

#### 참 고 문 헌

- [1] S. B. Cohn, "Parallel-coupled transmission-line resonator filters", *IEEE Trans. Microwave Theory Tech.*, vol. 46, no. 4, pp. 223-351, Apr. 1958.
- [2] M. Makimoto, S. Yamashita, "Bandpass filter using parallel coupled stripline stepped impedance resonator", *IEEE Transactions on Microwave Theory and Techniques*, vol. 28, no. 12, pp. 1413-1417, Dec. 1980.
- [3] G. L. Matthaei, L. Young, and E. M. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, New York: McGraw-Hill, 1964.
- [4] H. M. Lee, C. M. Tsai, "Improved coupled microstrip filter design using effective even-mode and odd-mode characteristic impedances", *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 9, pp. 2812-2818, Sep. 2005.
- [5] 김현미, 양승식, 오현선, 염경환, "최소 삽입 손실을 갖는 국부 발진기 고조파 제거를 위한 병렬 결합 전송 선로 대역 여파기의 설계 및 제작", *한국전자과학회논문지*, 18(5), pp. 486-495, 2007년 5월.
- [6] M. Dishal, "Alignment and adjustment of synchronously tuned multiple-resonant-circuit filters", in *Proc. IRE*, vol. 39, pp. 1448-1455, Nov. 1951.
- [7] J. B. Ness, "A unified approach to the design, measurement, and tuning of coupled-resonator filters", *IEEE Trans. Microwave Theory Tech.*, vol. 46, no. 4, pp. 343-351, Apr. 1998.
- [8] J. T. Kuo, T. H. Yeh, and C. C. Yeh, "Design of microstrip bandpass filters with a dual-passband response", *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 4, pp. 1331-1337, Sep. 2005.
- [9] C. F. Chen, T. Y. Huang, and R. B. Wu, "Design of microstrip bandpass filters with multiorde r spurious-mode suppression", *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 12, pp. 3788-3793, Dec. 2005.
- [10] 양승식, 염경환, "개별 공진기의 EM 조정을 통한 SIR로 구성된 대역 여파기의 설계", *한국전자과학회논문지*, 18(7), pp. 748-756, 2007년 7월.
- [11] S. S. Yang, K. W. Yeom, "An EM tuning procedure for planar filter based on individual resonator decomposition", *IEEE Microw and Wireless Components Lett.*, vol. 18, no. 7, Jul. 2008.
- [12] G. Pepe, F. J. Gartz, and H. Chaloupka, "Sequential tuning of microwave filter using adaptive models and parameter extraction", *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 1, pp. 22-31, Jan. 2005.
- [13] Sungtek Kahng, "Study of the design of waveguide filter with improved suppression of modal interference through the cross-shaped slot", *International Journal of Microwave and Millimeter Computer-Aided Engineering*, vol. 13, no. 4, pp. 285-292, May 2003.
- [14] D. Lee, D. Cargill, and P. Pramanick, "Computer aided design of shielded microstrip line hairpin line

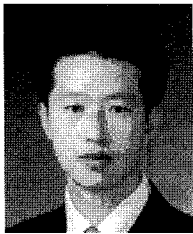
filters", *Electrical and Computer Engineering Conference*, vol. 2, pp. 1148-1151, Sep. 1993.

- [15] J. W. Bandler, R. M. Biernacki, S. H. Chen, D. G. Swabxib, Jr., and S. Ye, "Microstrip filter design using direct EM field simulation", *IEEE Trans. Microwave Theory Tech.*, vol. 42, no. 7, pp. 1353-1359, Sep. 2005.

- [16] R. Rhea, "EM enables classic filter technique", *Microwave Journal*, vol. 50, no. 2, pp. 138-145, Feb. 2007.

- [17] 양승식, 엄경환, "무 손실 2-포트 회로의 인버터를 사용한 등가회로 및 응용", 한국전자파학회 논문지, 19(7), pp. 761-770, 2008년 7월.

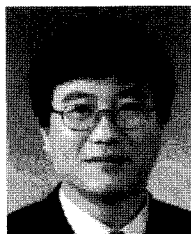
## 양 승 식



2003년 2월: 충남대학교 전파공학과 (공학사)  
 2005년 2월: 충남대학교 전파공학과 (공학석사)  
 2009년 2월: 충남대학교 전파공학과 (공학박사)  
 2009년 3월~현재: 충남대학교 차세대통신인력양성사업단 연구원

[주 관심분야] 초고주파 능동회로 및 시스템, MMIC 설계

## 엄 경 환



1976년~1980년: 서울대학교 전자공학과 (공학사)  
 1980년~1982년: 한국과학기술원 전기 및 전자과 (공학석사)  
 1982년~1988년: 한국과학기술원 전기 및 전자과 (공학박사)  
 1988년 3월: 금성전기(주) 소재부품연구소 선임연구원 (MIC팀 팀장)

1990년 3월: 금성전기(주) 소재부품연구소 책임연구원  
 1991년 5월: 금성정밀(주) 기술연구소 연구1실 책임연구원  
 1991년 8월: (주)LTI  
 1999년 10월~현재: 충남대학교 전파공학과 교수  
 [주 관심분야] 초고주파 능동회로 및 시스템, MMIC 설계