≪연구논문≫ 한국진공학회지 제18권 2호, 2009년 3월, pp.147~150

PDMS 기능성 박막을 이용한 적은 게이트 누설 전류 특성을 가지는 유기트랜지스터의 제작

김성진*

조지아공과대학교 전자전기컴퓨터공학과, USA 30332

(2009년 2월 18일 받음, 2009년 3월 19일 수정, 2009년 3월 19일 확정)

Polydimethylsiloxane (PDMS) 기능성 박막을 도입하여 적은 게이트 누설 전류 특성을 가지는 유기트랜지스터를 제작하고 평가하였다. UV/ozone 처리를 하여 PDMS 표면에 위치한 소수성의 메틸 그룹의 화학적 결합을 끊어 친수성 실리콘 산화막 성질로 표면을 변화시키고 선택적인 펜타신 증착을 유도하였다. Off 전압상태 ($V_g-V_t > 0$)에서 게이트 전압에 의해 기인하는 누설 전류는 선형영역 ($V_d=-5$ V)과 포화영역 ($V_d=-30$ V)에서 $\sim 10^{-10}$ A의 값을 보여주며 기존의 트랜지스터 보다 개선된 누설 전류 특성을 나타내었다.

주제어 : 유기트랜지스터, 누설전류, PDMS

I. 서 론

1986년 유기물을 기반으로 한 트랜지스터가 최초로 발견된 이후, 유기트랜지스터는 비약적으로 발전하였다 [1]. 특히 유기트랜지스터의 제작공정의 단순화 및 낮은 공정 단가는 기존의 실리콘 기반의 트랜지스터를 대체할 수 큰 장점으로 큰 관심을 받고 있다 [2,3]. 예를 들면 전자종이, RFID, 차세대 디스플레이등의 구동을 위한 핵심 소자 부품으로 응용되고 있다 [4-7]. 이러한 많은 관심과 발전에도 불구하고 유기트랜지스터의 낮은 이동도 및 높은 누설전류 등에서는 해결해야하는 부분이 많이 있다. 특히 누설전류가 소자 구동시 발견되면 유기물의 열화현상을 촉진하여 장수명 및 신뢰성을 요구하는 시스템에서는 부적합 하며 또한 전력소모가 가속화 되어 고주파 및 RF 소자에서는 치명적인 단점을 야기하고 있다.

본 논문에서는 이러한 치명적인 누설전류를 줄이기 위해 polydimethylsiloxane (PDMS) 기능성 박막을 사용하여 유기트랜지스터 소자를 제작하였다. 간단한 UV/ozone 처리를 이용해서 소수성 PDMS 기능성 박막을 실리콘 산화막으로 변화시키고 펜타신 유기물 증착시 소수성의 PDMS 부분으로 선택적인 증착을 유도하였다. 따라서 게이트 전극이 오프상태에서의 전하이동을 차단됨을 예상하였고 차단된 전하들로부터 적은 누설 전류로 구동하는 유기트랜스터를 고찰하고자 한다.

II. 실험방법

Fig. 1에서는 제안한 유기트랜지스터의 구조를 나타내고 있다. 게이트 전극은 200 nm 의 알루미늄을 열증착법으로 성막 하였고 소스/드레인 금 전극은 500 nm 두께를 가지며 1×10^{-7} Torr의 고진공 상태에서 열 진공증착으로 수행되었다. 절연막으로는 parylene을 사용했으며 200 nm의 두께로 저온 제작하였다. 1 wt%의 PDMS 물질을 cyclohexan 용액에 녹여 3~4 시간 동안 교반기에서 녹인 뒤 3500 rpm의 속도로 제작된 parylene 절연막 위에 스핀코팅 하였다. 게이트 전극을 통해 전압을 인가하기 위한 컨택은 일반적인 포토 레지스터를 이용한 노광기술과 O_2 플라즈마 에칭을 이용해 생성하였다. 실제 채널 부분을 제외한 누설 전류 통로에는 금속 섀도우 마스크와 UV/ozone을 이용하여 PDMS를 실리콘 산화막으로 변화 시켰다. 코팅된 PDMS 표면에 UV/ozone 처리를 하게되면 PDMS을 구성하고 있는 메틸 그룹의 화학적 결합이 끊기게 된다 [8]. 이를 통해 PDMS가 친수성을 띄는 실리콘 산화막으로 변화해

* [전자우편] sjkim@gatech.edu

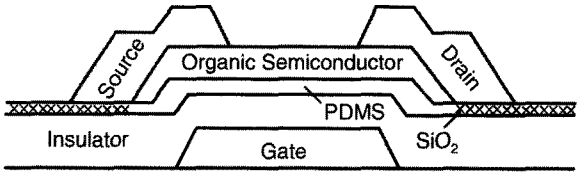

Figure 1. Schematic illustration of OFET with low gate leakage current by a functional polydimethylsiloxane layer.

서 펜타신 유기물 증착시 소수성의 PDMS 영역으로의 선택적 증착을 유도하였다. 펜타신 증착은 1×10^{-7} Torr 이하의 고진공에서 이루어졌으며 기능성 박막에 의한 선택적 증착 현상을 최고조로 하기 위해 0.1 Å/s의 낮은 증착 rate를 사용하였다. 제작된 유기트랜지스터의 소자 특성은 공기 중에서 측정하였고 HP4145의 반도체 분석기를 이용하였다.

III. 실험결과 및 고찰

Fig. 2에서는 상기의 실험방법을 통해 제작된 유기트랜지스터의 광학적 사진을 보여주고 있다. 기능성 PDMS 가 있는 부분에서 펜타신이 선택적으로 증착된 것을 확인하였고, 실제로 기능성 PDMS 박막에 의해 누설 전류의 감소효과를 고찰하였다. Fig. 3에서는 누설전류가 게이트 전압에 생성되는 기작을 나타내고 있다. 특히 Fig. 3(a)에서는 일반적인 p-type 유기트랜지스터에서 문턱전압 (V_t) 을 극복한 게이트 전극이 인가되면 유효 채널 부분에서 전하들이 축적되어 트랜지스터가 작동하게 된다. 이때 유효 채널부분을 제외한 부분에서도 도핑 현상을 띄는 유기반도체는 게이트 전압이 인가되게 되면 채널부분에서 상대적으로 밀린 반대전하들이 부유하게 된다. 하지만 이러한 부유 전하들이 트랜지스터의 off 상태가 되면 채널에서 풀려나는 일

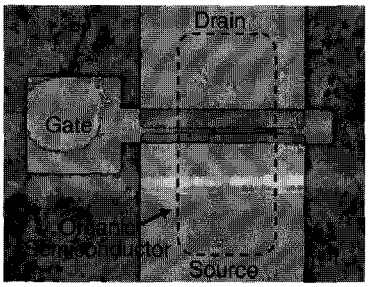

Figure 2. Optical micrograph of fabricated OFET device.

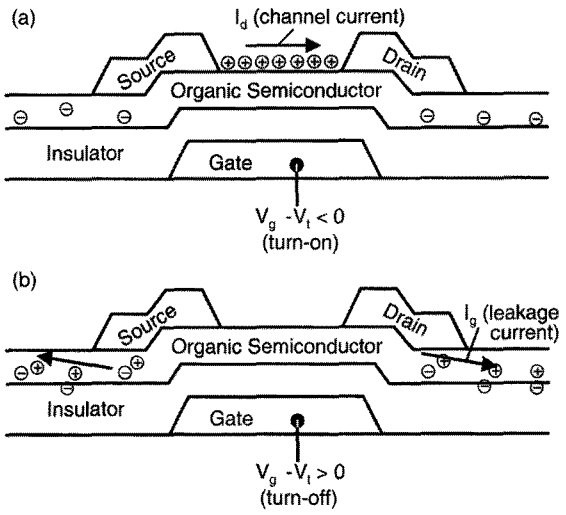

Figure 3. Schematic representation of the OFET device structures into (a) turn-on state ($V_g-V_t < 0$) and (b) turn-off state ($V_g-V_t > 0$).

부 전하들과 결합하여 Fig. 3(b)와 같은 새로운 전류의 흐름을 생성한다. Off 상태 ($V_g-V_t > 0$) 에서 이러한 누설전류를 막기 위하여 소수성의 PDMS 박막과 친수성의 실리콘 산화막을 이용해서 선택적으로 펜타신을 증착하였다. 또한 PDMS 박막은 펜타신 진공 증착시 정렬 특성을 향상시켜 전하흐름을 증폭시킨다 [9]. 따라서 채널 부분을 제외한 곳은 UV/ozone 처리에 의해 실리콘 산화막이 되어 이중 절연막 형태로 갖게 되고 패턴된 유기반도체로 인하여 off 상태에서도 전하 흐름을 차단하여 누설전류를 줄이는 결과를 나타낸다.

Fig. 4에서는 실제 소자의 구동조건하에서 누설 전류 감소효과를 설명하고 있다. Fig. 4(a)에서는 parylene 절연막을 이용했을 경우 off 조건에서 게이트 전류의 누설효과가 있음을 알 수 있다. 게이트 전압이 양의 방향으로 증가하면 p-type 유기반도체에 포함된 다수 캐리어들이 흩어져서 어떠한 전류의 흐름도 없어야 하지만, 게이트 전압이 음의 영역에서 유기반도체 유효 채널부분을 제외한 부분에서 집합된 소수 전하들로 누설 전류가 생기며 게이트 전류가 $\sim10^{-8}$ A의 값을 나타내고 있다. 이 그래프에서는 선형영역 (V_d=−5 V)과 포화영역 (V_d=−30 V)에서 일치하는 결과를 보여주고 있다. Fig. 4(b)는 parlyene 절연막과 기능성 PDMS 박막을 가지는 유기트랜지스터의 누설 전류 현상을 설명하고 있다. Off 전압상태에서 게이트 전류는 선형영역과 포화영역에서 $\sim10^{-10}$ A의 낮은 누설전류를 나타내

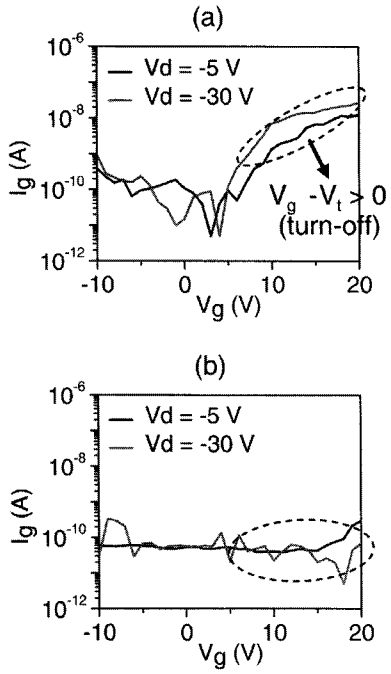

Figure 4. I_g vs V_g as a function of V_d (−5 and 30 V)in the OFET with (a) parylene dielectric and (b) parylene dielctric and functioal PDMS layer.

고 있다.

소수성 PDMS 기능성 박막과 UV/ozone 처리를 이용해서 PDMS 박막으로부터 실리콘 산화막을 제작하였다. 이를 통해 선택적인 펜타신 증착으로 누설 전류 통로를 제어하여 오프상태에서의 전하이동을 차단하여 적은 누설전류를 가지는 유기트랜지스터로 구동이 됨을 고찰하였다. 따라서 본 논문에서 제안한 기능성 PDMS 박막은 유기트랜지스터의 off 상태에서 게이트 누설전류를 효율적으로 제어하고 있음을 확인하였다.

IV. 결 론

기능성 PDMS 박막을 통해 적은 게이트 누설 전류를 가지는 유기트랜지스터를 제작하고 평가하였다. Off 상태에서 palylene 절연막을 이용한 유기트랜지스터는 선형영역 (V_d=−5 V) 및 포화영역 (V_d=−30 V) 게이트 전류 값은 ~10^{-8} A이었지만, 본 논문에서 제안한 구조로는 ~10^{-10} A의 낮은 누설 전류 값을 확인하였다. 본 논문에서 제안한 기술은 향후 고주파 및 저전력 유기 전자 소자에서 응용 가능한 기술임을 주장한다.

감사의 글

이 논문은 2007년 정부(교육인적자원부)의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구임 (KRF-2007-357-D00106).

참고문헌

[1] A. Tsumura, H. Koezuka, and T. Ando, Appl. Phys. Lett. **49**, 1210 (1986).

[2] F. Garnier, R. Hajlaoui, A. Yassar, and P. Srivastava, Science **265**, 1684 (1994).

[3] C. D. Dimitrakopoulos, and P. R. L. Malenfant, Adv. Mater. **14**, 99 (2002).

[4] M. M. Ling and Z. Bao, Chem. Mater. **16**, 4824 (2004).

[5] Y. Noguchi, , T. Sekitani, and T. Someya, Appl. Phys. Lett. **89**, 253507 (2006).

[6] K. S. Kim, Y. H. Kim, J. In. Han, K. N. Choi, S. K. Kwak, D. S. Kim, and K. S. Chung, Journal of the Korean Vacuum Society **17**, 435 (2008).

[7] J. W. Kim, Y. M. Lee, and Y. Park, Journal of the Korean Vacuum Society **5**, 394 (2008).

[8] M. Ouyang, C. Yuan, R. J. Muisener, A. Boulares, and J. T. Koberstein, Chem. Mater. **12**, 1591 (2000).

[9] M. Ling, Z. Bao, and D. Li, Applied Physics Letters **88**, 033502 (2006).

≪Research Paper≫ Journal of the Korean Vacuum Society Vol.18 No.2, March 2009, pp.147~150

Fabrication of Organic Field-Effect Transistors with Low Gate Leakage Current by a Functional Polydimethylsiloxane Layer

Sung-Jin Kim*

Center for Organic Photonics and Electronics (COPE) and School of Electrical and Computer Engineering, Georgia Institute of Technology, Georgia 30332

(Received February 18, 2009, Revised March 19, 2009, Accepted March 19, 2009)

We present a technique for fabricating low leakage organic field-effect transistors by a functional polydimethylsiloxane (PDMS) layer. The technique relies on the photo-chemical process of conversion of the PDMS to a silicon oxide which provides the selective growth of pentacene thin films. The reduced gate leakage current showed $\sim 10^{-10}$ A in a linear (V_d = -5 V) and saturation (V_d = -30 V) region at V_g-V_t > 0.

Keywords : Organic field-effect transsitros, Leakage current, Polydimethylsiloxane

* [E-mail] sjkim@gatech.edu