

나노 임프린트 패터닝 기술동향

장경욱 교수 (경원대 전기공학과) | 이원재 교수 (경원대 전자공학과)

1. 서론

나노 임프린트 리소그래피 (Nanoimprint Lithography, NIL)란? 저렴한 가격으로 효율적으로 고분자 물질에 정밀하게 패터닝하는 기법을 말한다. 레지스터의 화학적, 물리적 특성을 바꾸기 위해서 광 또는 전자를 사용하여 패턴형상을 달성하는 전통적인 리소그래피 방법과 마찬가지로, NIL 방법은 레지스터 물질에 직접적으로 기계적인 형상을 만드는 것으로, 전통적인 리소그래피방법에서 사용되는 빛의 굴절 또는 빛의 산란에 의해서 제약되는 것을 제거하여 고정밀도의 형상을 얻을 수 있다. 본 테마기획에서는 성공적이고 신뢰할 수 있는 임프린팅 몰드, 표면특성 및 레지스터가 되기 위한 재료의 요구 조건을 바탕으로 나노 임프린팅의 기본 원리를 소개하고자 한다.

여러 가지 재료에 있어서 정밀하게 마이크로 크기로부터 나노 크기의 패턴을 구현하는 능력은 나노 분야를 발전시키는데 중요한 요소 중의 하나이다. 반도체 산업은 좀 더 작은 소자에 고집적회로를 만들기 위해서 나노 분야의 발전을 요구하고 있다. 반도체 개발에 있어서 중요한 요소인 해상도, 신뢰성, 속도 및 적층기술과 같은 것들을 만족시키고, 산업현장의 공정에 적용하기 위한 새로운 리소그래피 기법이 필요하다고 할 수 있다. 뿐만 아니라 포토닉스, 마이크로 및 나노 유체, 칩 베이스 센서 및 생화학 응용 등 많은 분야에서 리소그래피 기법이 요구

되고 있다. 따라서 과거 15년 동안, UV 리소그래피 및 전자빔 리소그래피와 같은 값비싼 장비를 사용하지 않고 나노 소자를 제작하는 새로운 기법이 연구되고 있다. 이러한 기법에는 마이크로 컨택 프린트 (또는 소프트 리소그래피), 나노 임프린팅 기법, 스캐닝 프로브 기반 기법 (또는 원자력마이크로스코프 리소그래피) 및 딥 펜 리소그래피 기법 등이 있다. 여기서는 NIL 분야에 대해서 최근의 기술 동향을 살펴보기로 하겠다. 나노 임프린팅 기법은 리소그래피 분야로써 레지스터 패턴을 만들뿐만 아니라 전자공학 분야, 광학 분야, 데이터 저장 분야 및 바이오기술 분야 등에 응용할 수 있는 여러 가지의 고분자 재료에 임프린팅 기능 소자 구조를 구현할 수 있다.

NIL공정은 1995년 프린스턴대학의 Chou 교수가 최초로 제안했다 [1]. Chou 교수가 제안한 NIL에서는 나노크기의 패턴이 부조 (요철)형태로 형성된 스탬프로 Poly (Methylmethacrylate) (PMMA) 재질의 레지스트가 코팅되어 있는 기판 표면을 유리전이 온도 이상의 고온조건인 140~180 °C에서 고압으로 누른 후 100 °C 이하로 냉각시켜 분리하게 된다 [4]. 이에 따라 레지스트에는 스탬프의 나노패턴이 반대형상으로 전사되고, 이방성에칭작업을 거쳐 레지스트 표면에서 눌러진 부분 즉, 잔여층 (Residual Layer)을 제거한다. 이어, Ti와 Au를 기재 전체 면적에 고르게 증착한 후 리프트 오프 (Lift-off) 공정을 통해 PMMA와 PMMA 위에 증착된 Ti와 Au층을 제거한다. Chou교수는 이 공정을 사용하여 10 nm 지름

의 원형 금속 점 배열을 구현하는데 성공했다. NIL 기술은 크게 가열식 (Thermal-type) NIL과 Ultraviolet (UV) NIL로 나눌 수가 있는데, 앞에서 언급한 Chou 교수가 개발한 NIL은 가열식-NIL에 속한다고 할 수 있다 [5]. 이 가열식-NIL 기술은 다층화 작업이 필수적인 반도체 디바이스 제작에 있어, 열 변형에 의해 다층정렬이 어렵다는 단점을 갖고 있다. 그리고 점도가 큰 레지스트를 임프린트하기 위해서는 고압 (10~30 bar 정도)이 필요하기 때문에 기 제작된 하단의 나노구조물을 파손시킬 소지가 있고, 불투명한 스탬프는 다층화 공정작업에 불리하게 작용한다.

이에 반하여, UV-NIL은 1996년 Haisma 등에 의하여 최초로 제안되었는데, PMMA와 같은 열가소성 재질을 사용하는 가열식-NIL과 달리 저점성 광경화성 수지와 이를 경화하기 위해 UV를 사용하는 것이 특징이다. 따라서 UV-NIL은 상온 저압공정이 가능하여 다층화공정 및 대량생산에 적합하다는 장점을 갖고 있다 [1,2].

나노 임프린팅 기법은 매우 간단하다. 그림 1에 기본적인 NIL공정도를 보이고 있다 [3].

나노 스케일의 안정적인 표면 형상을 갖는 하드몰드를 온도와 압력을 조정된 분위기에서 기관위에 놓인 레지스터재료에 가압하면, 고분자 레지스터 재료에 패턴이 만들어진다. 몰드요철부위 밑에 의도적으로 남아있는 얇은 층은 기관위에 하드몰드의 직접

적인 충격을 막는 부드러운 충격완화 층으로 작용한다. 대부분의 응용에 대해서 이러한 잔류층은 패턴을 완성하기 위해서 이방성 O₂ 플라즈마 에칭에 의해서 제거되어야 한다.

NIL이 매력적이고 폭 넓게 이용되는 것은 초창기부터 고해상도를 얻을 수 있다는 점이다. 본래 NIL 방법은 병렬프린트 기법이기 때문에 작업속도가 빠르고, 간단한 공정장비를 이용하기 때문에 비용이 저렴하다. 패턴을 만들기 위해 투명 몰드 UV처리 전 도체 용액을 사용하는 다양한 NIL기법 (SFIL)은 곧바로 상온에서 제작 가능한 공정으로 발전되었고, IC반도체 소자를 만드는 공정에 적용되었다 [4].

과거 10년 동안의 빠른 발전으로 50 nm 이하의 패턴이 가능하기 때문에 MIT는 세계를 이끌 10대 선도 기술로 NIL을 선정하였다. 2003년에 반도체 국제 기술 로드맵 (ITRS)은 또한 미래 IC 생산을 위한 후보 기술로 NIL을 선정하였다. SFIL의 연구와 발전에 학계와 산업계 양쪽에서의 많은 노력으로 템플릿 제조 기술 및 결합해석 등이 이루어졌다. 그림 2(a)에는 SFIL의 공정을 보이고 있으며, 그림 2(b)와 (c)는 각각 SFIL에 의해서 프린트된 20 nm선과 을 보이고 있고, 1500번 이상 사용된 템플릿으로 프린트된 40 nm의 선을 보이고 있다. 위치를 맞추는 정렬기법으로 광 간섭법을 이용하여 50 nm의 교합 정밀도를 얻었다. 또한 더 높은 정밀도가 기대된다 [5,6].

비록 NIL 기법은 탁월한 해상도를 갖고 있지만, 반도체 공정에 적용하는데 많은 해결과제가 남아 있다. 특히, 양산시스템에 적용하기 위해서는 시간당 60~80 웨이퍼를 프린팅하기 위해 결합 관리와 시간당 생산량 등이 중요하다. 한편, 이러한 간단한 공정으로 이러한 기법은 전자 분야와 광학 분야 그리고 자성 분야, 고분자 결정의 나노 제어 기술 분야, 생명 공학 분야 등에 응용이 가능하다. 다른 전통적인 리소그래피 분야와 달리 나노리소그래피 기법은 고분자 물질에 기계적으로 몰딩하는 기법이기 때문에, 새로운 과제와 도전에 직면하고 있다. 여기서 몰드와 레지스터의 상세한 요구사항을 제시할 것이다. 임프린팅 기법에서의 결정적인 문제점, 분리와 에칭 단계를 알아보고, 여러 기술적인 어려운 점들을 설명하고자 한다. 성공적인 NIL기법을 이용하여 패턴

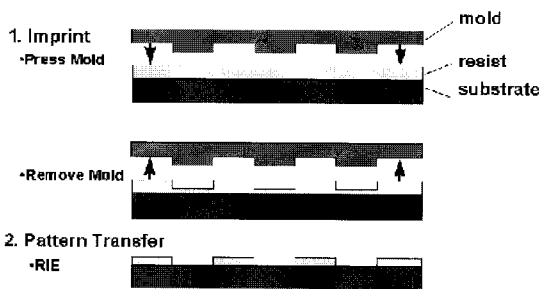
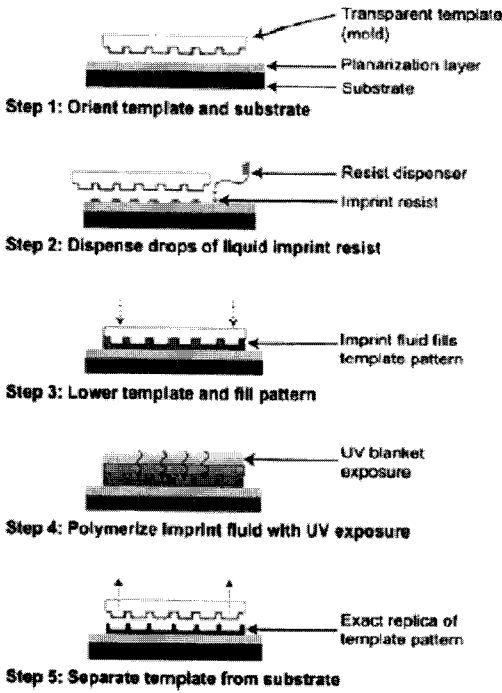
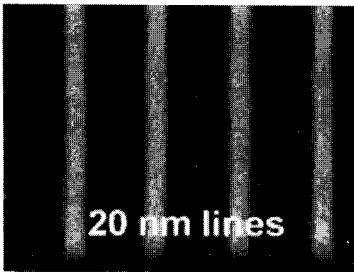


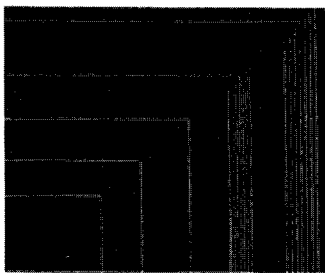
그림 1. 기본적인 NIL 공정도.



(a)



(b)



(c)

그림 2. SFIL (Step-and-Flash Imprint Lithography) 공정.

닝하는 효과적인 기법을 방대한 자료를 제시함으로써 설명하고자 한다.

2. NIL 몰드

NIL을 위해서 요구되는 요소는 (1) 정교하게 가공한 표면을 갖는 나노구조의 몰드, (2) 적당히 성형되고, 적당히 형상이 유지되는 것이 레지스터 재료의 요구조건이다. 보통 레지스터 재료는 기판위에서 사용된다. NIL에서 사용되는 몰드 재료는 필수적으로 강도를 갖고, 내구성이 있는 고체 형태의 모든 재료가 될 수 있다. 레지스터 재료는 열이나 UV 빛에 의해서 처리될 수 있는 열형수지나 저점도 용액이 될 수 있다. 몰드는 보통 충분한 영률을 갖는 실리콘, 유전재료, 금속 혹은 고분자 재료로 만들어 진다. 이러한 다른 재료 몰드의 공통적인 특징은 경도가 있고, 기계적인 강도가 있어야 된다는 점이다. 이러한 하드 몰드의 특징은 몰드위의 요철 형상이 변형, 휨과 임프린팅하는 동안 열을 가한 상태에서도 변형되지 않아야 하기 때문에 나노 스케일의 형상을 만들기 위해서는 필수적이고, 소프트 리소그래피에서 사용되는 탄성스텝프와 반대 특징을 갖고 있다.

2.1 몰드 제작

몰드제작을 위해 요구되는 재료는 경도 및 전통적인 마이크로 공정에 부합되고 응용 가능한 열팽창 계수를 갖는 재료여야 한다. 예로 Si, SiO₂, SiC, SiN, 금속, 사파이어 및 다이아몬드 필름 등이 있다. 많은 연구그룹에서 나노 임프린팅 재료로서 Si와 SiO₂가 경도가 충족되고, 내구성에 있어서 부합된다고 연구되어 왔다. 열팽창계수는 100 °C 이상의 공정이 필수적으로 요구되는 NIL공정에 있어서 특히 중요하다. 몰드와 기판 사이의 열적 부조화는 패턴의 왜곡과 냉각과정에서의 응력 집중을 일으킨다. 그렇기 때문에 Si기판과 함께 Si몰드를 사용하는 것은 요구되는 정밀도와 임계크기 및 적용 공정에 적합하다. 열팽창 계수는 상온NIL, UV조사 NIL 및 SFIL으로 만들어지는 NIL에서는 고려하지 않아도 된다 [6].

Si 몰드의 제작은 다른 리소그래피공정과 RIE기

법으로 직접 만들어 진다. 일반적으로 적용되는 공정은 그림 3에 보였다. 우선 레지스터 재료는 몰드표면에 스핀 코팅하고, 원하는 몰드 패턴을 얻기 위해 리소그래피를 한다. 리소그래피 공정에 있어서 마이크로 스케일 정도의 크기에 대해서는 UV 리소그래피 기법, 더 작은 크기에 대해서는 전자빔, 대면적의 주기적인 패턴에 대해서는 간섭 리소그래피 등을 선택하여 사용할 수 있다. 금속과 같은 하드 마스크층은 패턴된 레지스터 템플릿 위에 적층하고, 레지스터 템플릿 제거 공정을 거쳐 Si 기판 위에 패턴된 마스크 층을 만든다. 다음으로 이방성의 RIE공정으로 패턴되지 않은 부분의 Si를 선택적으로 제거하기 위해 사용한다. 그림 4는 Si기판 위에 성장시킨 열산화층에 에칭된 요철을 갖는 Si몰드.

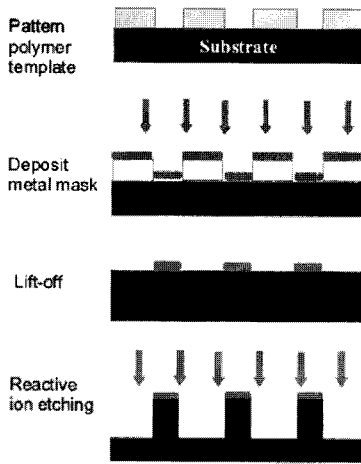


그림 3. Si 기판에 몰드 제작 공정.

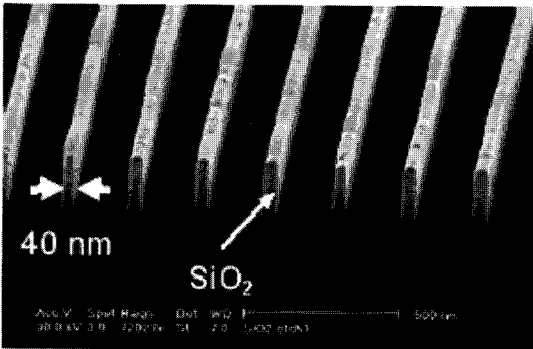


그림 4. Si기판 위에 성장시킨 열산화층에 에칭된 요철을 갖는 Si몰드.

층에 에칭된 요철을 갖는 Si몰드의 형상이다 [7]. 그림 5는 다른 주기를 갖는 몰드를 보여주고 있다.

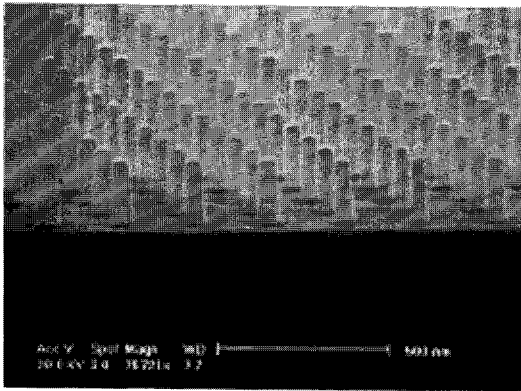
SFIL용 몰드 또는 템플릿은 비슷한 방법에 의해서 제작될 수 있다. 그렇지만 SFIL은 투명해야 하기 때문에 전형적으로 전자빔 공정 동안 전하 축적 현상이 일어나서 왜곡 현상이 나타나 실리콘이 사용된다. 여러 공정이 이러한 현상을 제거하는데 효과적인 방법으로 기판에 레지스터 층을 스핀코팅하기 전에 크롬의 금속층 (15 nm Cr)을 수정 기판 위에 증착하는 방법을 적용하고 있다. 두 번째 방법은 ITO와 같은 투명 전도 산화층을 증착하는 방법이다. 높은 해상도의 NIL는 분자 빔 에픽택설기법으로 GaAs기판위에 성장된 초격자 구조로 만들어 진다 [8].

2.2 몰드 표면처리

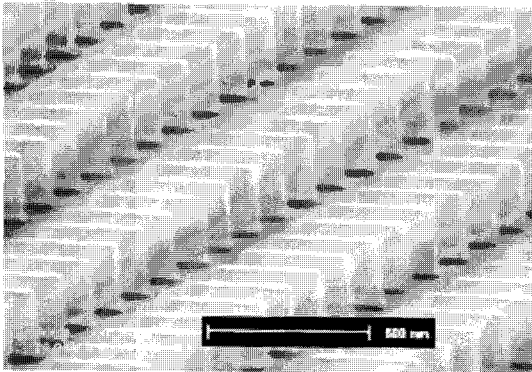
전형적인 임프린트 리소그래피 몰드는 표면에 고정밀 나노스케일의 요철을 갖는다. 효과적으로 이러한 표면은 임프린트 고분자층의 표면적을 증가시키고, 몰드 표면에 접착력을 증가시킨다. 이러한 효과는 어떤 특별한 처리를 하지 않고도 몰드에 레지스터 물질이 쉽게 접촉되도록 하는 성질이 있다. 이러한 문제의 해결 방안은 (1) SFIL을 위해서 사용되는 전구체와 같은 물질을 이용한다. (2) 표면에너지를 낮추는 물질을 몰드에 처리한다. (3) 낮은 표면에너지를 갖는 몰드재료를 사용한다. 가장 폭넓게 사용하는 방법은 몰드 표면에 1H, 2H-perfluorodecyl-trichlorosilane와 같은 물질을 몰드 표면에 처리하거나, 액상과 기상 반응에 의해서 처리하는 방법이 사용된다.

2.3 플렉시블 불화계고분자 몰드

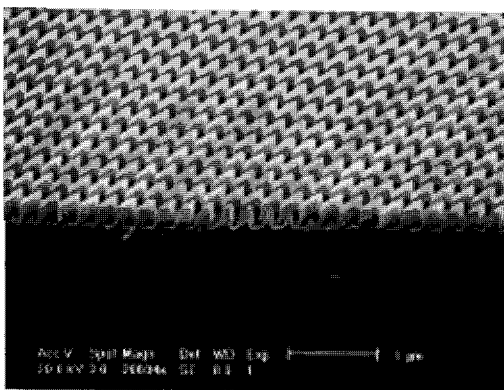
몰드의 코팅 표면의 내구성은 몰드 자체를 낮은 표면에너지와 충분한 기계적 강도를 갖는 물질로 사용한다면 개선될 수 있다. 테프론 AF2400 (유리전이 온도, $T_g=240\text{ }^\circ\text{C}$) 및 불화계 고분자 물질로 표면처리하지 않고 몰드를 만들 수도 있다. 몰드제작은 또한 미리 제작된 템플릿에 불화계 고분자 용액을 성형하여 만들 수 있거나, $350\text{ }^\circ\text{C}$ 의 온도와 적당한 압력 하에서 불화계 고분자에 임프린팅하여 만들 수도



(a)



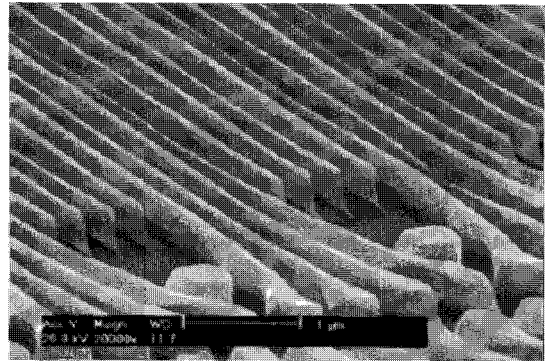
(b)



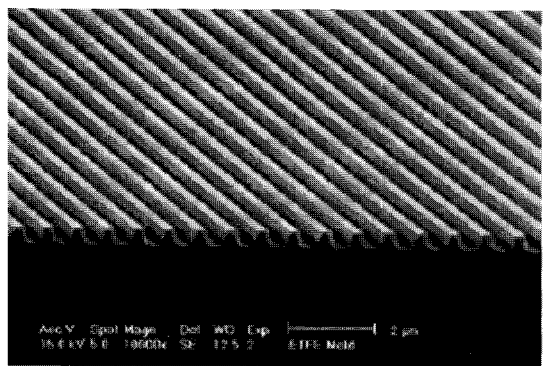
(c)

그림 5. 여러 가지 형상을 갖는 몰드 SEM.

있다. 플렉시블한 필름은 패턴을 얻는 기판에 더 좋은 접촉을 얻을 수 있고, 임프린팅 공정 동안 필요한 압력을 줄일 수 있다. 그림 6은 테프론 AF필름 몰드와 UV 처리 폴리우레탄 아크레이트 고분자 몰드를 보이고 있다. 또한 에틸렌과 테트라 플로오르 에틸렌인 ETFE 또는 "Tefzel" (Dupont)라는 불화계 고분자 몰드를 사용하고 있다. 이는 약 200 °C의 낮은 온도에서 경화 템플릿을 사용하여 임프린팅에 의해서 제작할 수 있다. 그림 6(b)는 ETFE몰드를 사용하여 제작한 임프린팅 UV처리 에폭시실리콘 액상 레지스트에서의 패턴을 보이고 있다. 최근에는 비하이드



(a)



(b)

그림 6. 실리콘 액상의 임프린트 패턴 (a) 우레탄 몰드 이용, (b) 에폭시몰드 이용.

로리틱 Sol-gel법을 사용하여 350 °C까지 견딜 수 있는 유기-무기 하이브리드 물드를 가용하는 경우도 있다 [9].

3. 나노 임프린팅 공정

3.1 캐비티 밀봉 공정

임프린팅 공정 자체에서 깊은 요철 부위에 채우는 공정은 NIL 공정에서 필수적인 것은 공정이다. 몰드로 원하는 나노 크기의 패턴을 얻기 위해서, 요철 부위에 레지스터 물질은 이동되어 트렌치 또는 기공 근처로 밀어 너서 전달되어 져야한다.

NIL 공정을 묘사하는 간단한 방법으로 날카로운 핀 (직경 10 nm 이하)으로 폴리머 필름 속으로 밀어 넣는 것을 상상 할 수 있다. NIL공정에서 작은 형상은 큰 형상을 만드는 것보다 훨씬 쉬운데 이는 다른 리소그래피 기법과 크게 다른 점이다.

Hirai 등은 시뮬레이션에 의한 고분자 이행 과정을 처음 연구하였다. 시뮬레이션 결과는 NIL결과로부터 얻은 것을 요약하였다. 그들은 성공적인 임프린팅을 하는데 요구되는 압력 및 패턴의 단면비의 함수로서 몰드에 채워지는 물질의 비와 주기적인 패턴 구조에서 듀티 사이클의 비를 연구하였다. 높은

단면비를 갖는 패턴은 요구되는 압력이 높을 뿐만 아니라 게다가 낮은 단면비를 갖는 패턴도 높은 압력이 요구된다. 주입 압력은 고분자 필름의 초기 두께가 몰드 깊이의 두 배보다 얇을 때까지 감소한다. 그림 7은 폭 100 nm에 높이 860 nm의 패턴을 보이고 있다 [10].

일반적으로 그림 8은 고분자 필름 두께에 대해서 세 가지의 다른 캐비티 사이즈에 대해서 나노 임프린팅을 하는 동안 고분자 물질을 채워 넣는 경우에 있어서 시뮬레이션 결과를 보이고 있다. 중심 부위와 왼쪽 가장자리의 경우에 대해서 몰드 코너 부분

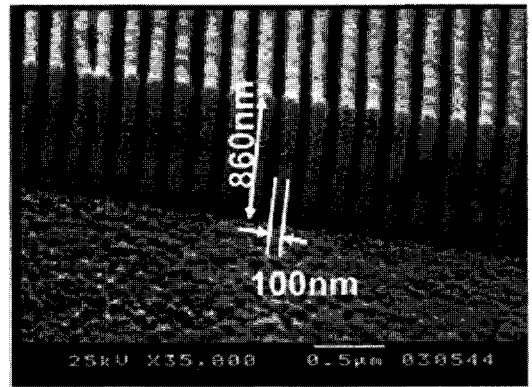


그림 7. 고 단면비 형상의 트렌치 임프린팅 PMMA패턴.

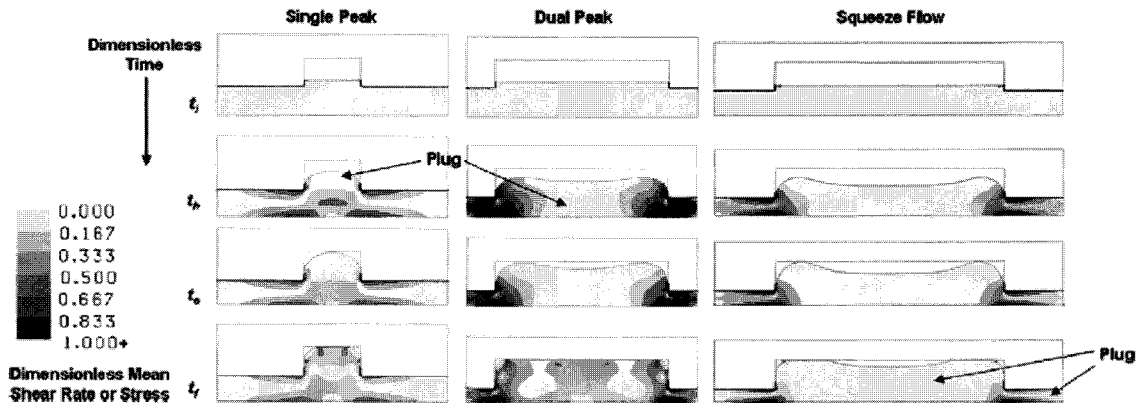
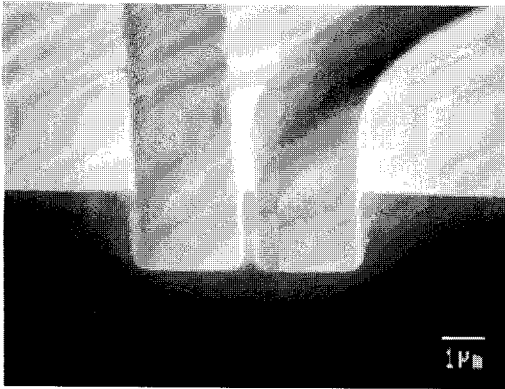
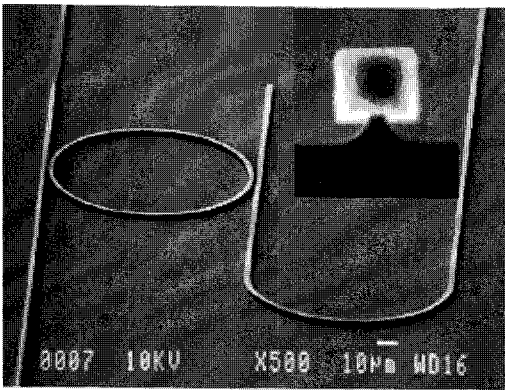


그림 8. 캐비티를 갖는 몰드의 시뮬레이션 결과.



(a)



(b)

그림 9. 마이크로 공진기의 몰드와 패턴.

에 의해서 흐름이 제한 받는다. 이러한 경우에 패턴 물질이 들어가지 않는 경우가 발생한다 [11].

NIL의 또 다른 응용 예로서 고분자 계열의 광 마이크로링 공진기가 있으며, 이는 광통신, 바이오 센싱 및 고주파 검출기로 응용이 가능하다. 그림 9에 폭과 깊이가 각각 2 μm인 마이크로 공진기의 몰드와 패턴을 보이고 있다 [12].

4. NIL공정의 변화

최근에는 NIL의 공정 개선을 통해서 새로운 접근 방법이 시도되고 있다. 롤러 NIL을 통해서 하드 몰

드를 사용하여 100 nm 이하의 정밀한 패턴을 확보 할 수 있다. 또한 이러한 방법을 더욱 개선하여 롤-대-롤 기법으로 발전하였다. 또한 SFIL방법을 이용하면 고 단면비의 패턴을 구현하는데 장점이 있다.

4.1 역-나노 임프린팅

Borzenko 연구 그룹은 온도와 압력을 감소시켜 NIL에 고분자를 결합시키는 기법을 개발하였다 [13]. 미시건대학의 Guo 교수팀에서는 그림 10과 같이 플렉시블한 기판에 패턴을 만드는 역-나노 임프린팅 방법을 발전시켰다. 역-나노 임프린팅 방법은 다음의 공정으로 제작 된다. 몰드위에 고분자를 스핀 코팅할 때, 몰드의 트렌치 부분에 고분자가 채워진다. 이때 온도와 압력을 가하여 기판에 부착하여 몰드를 분리하면 기판에 형상이 만들어 진다. 이를 역-임프린팅 기법이라 한다. 그림 11은 역-임프린팅 기법을 이용하여 이중으로 트렌치 형상을 만드는 과정을 보이고 있다 [14].

4.2 나노 임프린팅과 광 리소그래피의 합성 공정

NIL기법은 나노 크기의 형상을 만드는 데는 효과적이지만, 큰 형상을 패터닝하는 데는 패터닝에 실패하는 어려움이 있었다. 따라서 나노 임프린팅과 광 리소그래피의 합성 공정을 사용하여 패터닝하는 방법이 제안되었으며, 미시건대학의 Guo그룹에서는 NIL과 포토리소그래피 공정을 결합한 하이브리드 마스크를 사용하는 방법을 도입하여 문제를 해결 하였다. 그림 12에 보인 바와 같이 UV가 투과하는 물질과 금속 마스크를 결합하여 하이브리드 몰드를 만들어, NIL몰드와 포토리소그래피 마스크로서 역할을 하도록 하였다. CNP 공정에서 하이브리드 몰드를 레지스트층에 압력을 가하여 임프린팅을 한 후에 몰드상태에서 UV조사를 한다. 하이브리드 몰드와 기판을 분리한 다음에 레지스터 물질을 제거하기 위해 현상용액에 기판을 담근다. 레지스터를 제거한 다음에는 한 공정으로 넓은 패턴 (150 μm)과 작은 패턴 (수십 nm)을 동시에 구현이 가능하다. 이러한 공정은 유기 박막 트랜지스터를 제작하는데 응용할 수 있다 [15].

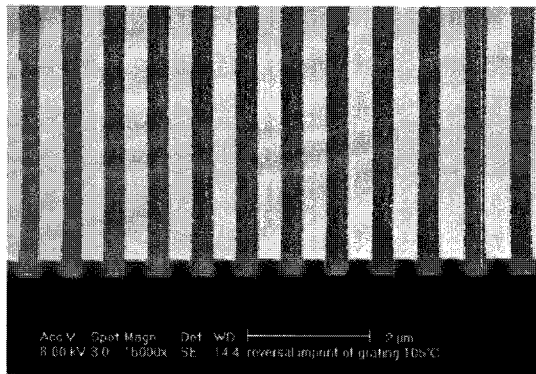
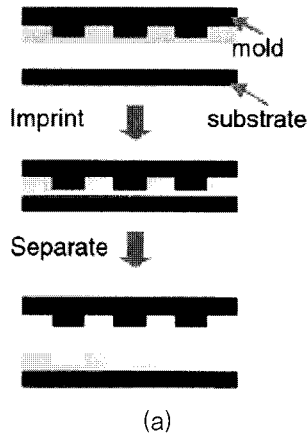


그림 10. 역-나노 임프린팅 공정 (a) 공정도, (b) PMMA 350 nm 듀티 트렌치.

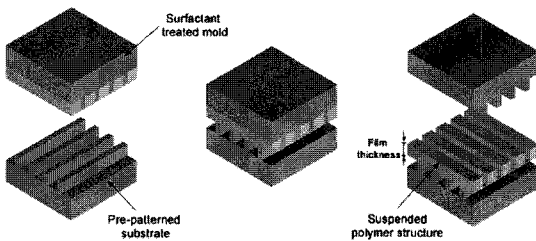


그림 11. 이중 역-나노 임프린팅 공정.

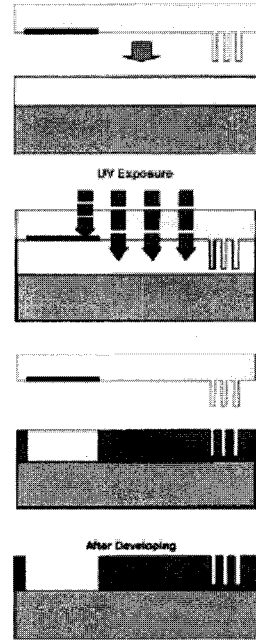


그림 12. CNP 공정.

5. 결론

나노 임프린팅 기법은 나노 스케일의 고정밀 해상도의 패턴을 구현하는데 있어서 효과적인 패터닝 기법 중의 하나이다. 이러한 간단한 방법은 여러 분야의 연구자들이 활용이 가능하다.

본고에서는 독자에게 최근 몇 년 동안 나노 임프린팅 분야에서의 전체는 아니지만 많은 것을 소개하고자 하였다. 기계적인 프린팅 또는 엠보싱에 모양을 만드는 새로운 기법이 최근 소개 되고 있다. 다른 응용에 초점을 두고 개발된 새로운 기법은 또한 빠르게 발전하고 있다. 임프린팅 분야에서의 새로운 재료의 개발은 새로운 응용을 가능하게 만들고 있다. 최근에 생산성을 향상 시키고, 원가를 절감하는 기법인 롤-대-롤 임프린팅 기법은 많은 응용이 가능하다. 향후 많은 연구가 이 분야에서 이루어져 여러 분야에서 응용되길 바라며, 특히 디스플레이 분야 및 태양전지 분야에서 효율 향상을 위해서 많은 응용이 있기를 기대한다.

참고 문헌

- [1] S. Y. Chou, P. R. Krauss, P. J. Renstrom, Appl. Phys. Lett. Vol. 67, p. 3114, 1995.
- [2] L. J. Guo, J. Phys. D Vol. 37, p. 123, 2004.
- [3] S. Y. Chou, P. R. Krauss, P. J. Renstrom, Science Vol. 272, p. 85, 1996.
- [4] S. Y. Chou, P. R. Krauss, W. Zhang, L. J. Guo, L. Zhuang, J. Vac. Sci. Technol. B Vol. 15, p. 2897, 1997.
- [5] P. Ruchhoeft, M. Colburn, B. Choi, H. Nounu, S. Johnson, T. Bailey, S. Damle, M. Stewart, J. Ekerdt, S. V. Sreenivasan, J. C. Wolfe, C. G. Willson, J. Vac. Sci. Technol. B Vol. 17, p. 2965, 1999.
- [6] D. J. Resnick, W. J. Dauksher, D. Mancini, K. J. Nordquist, T. C. Bailey, S. Johnson, N. Stacey, J. G. Ekerdt, C. G. Willson, S. V. Sreenivasan, N. Schumaker, J. Vac. Sci. Technol. B Vol.21, p.2624, 2003
- [7] D. Y. Khang, H. Yoon, H. H. Lee, Adv. Mater. Vol. 13, p. 749, 2001.
- [8] X. Cheng, L. J. Guo, Microelectron. Eng. Vol. 71, p. 277, 2004.
- [9] D. Y. Khang, H. H. Lee, Langmuir Vol. 20, p. 2445, 2004.
- [10] H. D. Rowland, W. P. King, J. Micromech. Microeng. Vol. 14, p. 1625, 2004.
- [11] H. D. Rowland, A. C. Sun, P. R. Schunk, W. P. King, J. Micromech. Microeng. Vol. 15, p. 2414, 2005.
- [12] C. Y. Chao, L. J. Guo, J. Vac. Sci. Technol. B Vol. 20, p. 2862, 2002.
- [13] T. Borzenko, M. Tormen, G. Schmidt, L. W. Molenkamp, H. Janssen, Appl. Phys. Lett. Vol. 79, p. 2246, 2001.
- [14] L.-R. Bao, X. Cheng, X. D. Huang, L. J. Guo, S. W. Pang, A. F. Yee, J. Vac. Sci. Technol. B Vol. 20, p. 2881, 2002.
- [15] X. Cheng, L. J. Guo, Microelectron. Eng. Vol. 71, p. 288, 2004.

저자약력



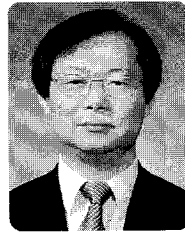
성명 : 장경욱

◆ 학력

- 1986년 광운대 전기공학과 공학사
- 1988년 광운대 대학원 전기공학과 공학석사
- 1993년 광운대 대학원 전기공학과 공학박사

◆ 경력

- 1999년 - 2000년 일본 동공대 전기공학과 객원연구원
- 1995년 - 2007년 경원전문대학 자동차과 부교수
- 2007년 - 현재 경원대 전기공학과 교수
- 2008년 - 현재 미시건 대학교 전기전자컴퓨터공학과 Visiting Scholar



성명 : 이원재

◆ 학력

- 1980년 광운대 전기공학과 공학사
- 1982년 광운대 대학원 전자공학과 공학석사
- 1988년 홍익대 대학원 전기전자재료공학과 공학박사

◆ 경력

- 1993년 - 1994년 일본 동경공업대학 객원연구원
- 1989년 - 2007년 경원전문대학 전기과 교수
- 2007년 - 현재 경원대 전자공학과 교수
- 현재 시카고 노스웨스턴 대학교 Visiting Scholar

