

技術論文

소형위성 관제용 S-대역 트랜스폰더 설계 및 제작

오승한*, 신영섭*, 이희민**, 홍성용***

Design and Implementation of S-Band Transponder for Telemetry and Command of Small Satellite

Seung-Han Oh*, Young-Sup Shin*, Hui-Min Yi** and Sung-Yong Hong***

ABSTRACT

The S-band Transponder for telemetry and command of small satellite is designed and fabricated as prototype model using COTS(Commercial Off-The-Shelf) components. QPSK modulator and demodulator of transponder is implemented by using FPGA for system extension. The transponder consists of RF Front End, RF Modulator, RF Demodulator, and MODEM. The measured results of fabricated transponder show BER of less than 1.1×10^{-6} at -105 dBm input power.

초 록

소형위성 관제용 S대역 프로토타입 트랜스폰더를 상용 부품을 활용하여 설계하였으며, 확장성까지 고려하여 QPSK 변복조 기능을 FPGA를 사용하여 구현하였다. 제작된 트랜스폰더는 RF Front End, RF 변조기, RF 복조기, 그리고 변복조기로 구성된다. 측정결과 트랜스폰더의 수신 비트오율(이하 BER)은 -105 dBm의 입력전력에서 1.1×10^{-6} 으로 나타났다. 이러한 방식의 트랜스폰더는 개발기간을 단축할 수 있으며 크기와 무게를 줄일 수 있는 장점이 있다.

Key Words : S-Band(S 대역), Transponder(송수신기), QPSK(직교위상천이변조)

1. 서 론

일반적으로 인공위성의 통신시스템은 크게 위성관제용과 임무수행용으로 구성된다. 위성관제용은 흔히 다른 말로 TT&C(Telemetry Tracking and Command)용 통신채널이라고 하며, 임무수행용은 탑재체 데이터 통신채널이라고 부른다. 관제용 채널은 위성의 전력, 자세 등 각종 상태 정보를 지상국으로 전송하며 위성관제 명령을 지상국으로부터 수신한다[1]. 현재 저궤도 소형위성

(무게 100kg 이하)개발에 있어 소형화 경량화는 큰 이슈가 되고 있다. 소형위성개발에 큰 비중을 차지하고 있는 발사체 사용 비용은 위성의 중량에 비례하여 증가한다. 따라서 위성본체 기본 탑재 모듈인 전력, 통신, OBC(On Board Computer) 등 상용부품을 활용하여 설계함으로써 개발비용 및 무게를 줄이려는 노력을 하고 있다[2]. 또한 소프트웨어의 변경만으로 다른 위성에도 적용할 수 있는 하드웨어 플랫폼을 개발하고 있다. 지금까지 국내에서 발사된 소형위성 관제용 트랜스폰더는 외국 제품을 구입하거나 해외 위성제작기관과의 제휴를 통하여 제작하였다.

위성 트랜스폰더에 사용되는 부품은 헤리티지(위성사용경험)가 보장되어야 된다[3]. 따라서 설계규격에 적합한 부품을 선정하기도 어렵고 구매 기간 및 비용이 커지는 어려움이 있다. 또한 트

† 2008년 7월 7일 접수 ~ 2008년 3월 2일 심사완료

* 정희원, 충남대학교 전파공학과 대학원

** 정희원, 삼성탈레스

*** 정희원, 충남대학교 전파공학과

교신저자, E-mail : syhong@cnu.ac.kr

대전광역시 유성구 궁동 220번지

랜스폰더를 개별소자를 사용하여 설계하기 때문에 신뢰도 확보에 어려움이 있고, 체적이 커지고 중량이 증가하는 단점이 있다.

본 논문에서는 상용부품 및 디지털기술을 활용하여 기존 방식의 문제점을 개선할 수 있는 트랜스폰더를 설계하였다. 또한 기저대역 신호 처리부를 FPGA로 설계하고 RF부의 주파수 변환이 S/W적으로 가능하도록 하여, 다른 소형위성(나노, 피코위성 등)에도 적용할 수 있는 기본 하드웨어 플랫폼을 확보하였다.

II. 위성 관제용 트랜스폰더 설계

2.1 설계 규격

위성에 탑재하는 모듈의 개발단계는 위성의 종류와 목적에 따라 약간의 차이는 있으나 그림 1과 유사하다[4].

본 논문에서 제작하고자 하는 트랜스폰더는 모듈의 기능 구현에 초점을 맞춘 프로토타입 모델로서 PM단계에 해당한다. 이 단계의 주요 업무는 규격을 정하고 설계를 검증하는데 있다. 설계하고자 하는 트랜스폰더의 설계규격을 표 1에

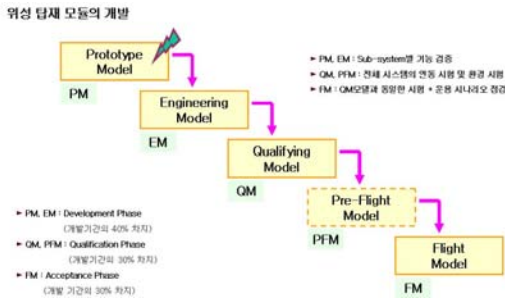


그림 1. 위성 탑재 모듈의 개발 단계

표 1. 위성 관제용 트랜스폰더 설계 규격

모듈	규격
수신기	반송 주파수 : 20XX MHz
	변조방식 : QPSK
	수신감도 : < -102 dBm
	잡음지수 : < 7 dB
	전송속도 : 38.4 kbps
송신기	비트 오류 : 1.0×10^{-5}
	반송 주파수 : 20XX MHz
	변조방식 : QPSK
	출력 : X W
	전송속도 : 38.4 kbps

나타내었다. 송수신기의 중심주파수는 2 GHz 대역이며 변조방식은 QPSK, 전송속도는 38.4 Kbps 이다. 이때 전송속도는 추후 위성의 임무나 Telemetry의 속성에 따라 수 kbps부터 수 Mbps 까지 가변 할 수 있어야 하며, BER(Bit Error Rate)은 수신 시스템 시험기준으로 1.0×10^{-5} 이하를 만족해야 한다.

2.2 트랜스폰더의 구성

트랜스폰더의 구성도를 그림 2와 그림 3에 나타내었다. 트랜스폰더는 RF신호를 송수신하는 RF Front End 부, 수신된 RF신호를 기저대역으로 내리고, 기저대역 신호를 RF단으로 올리는 RF 변복조 부, 그리고 기저대역 신호를 처리하는 FPGA 부로 구성된다.

RF Front End 모듈은 전력증폭기의 송신기와 저잡음 증폭기의 수신기로 구성된다. RF 변조기 모듈은 주파수합성기와 RF 변조기로 구성되며, RF 복조기 또한 주파수합성기와 RF 복조기로 구성된다. 이때 주파수합성기는 직접변환방식으로 단일 칩 형태로 2025 ~ 2300 MHz 범위에서 100 kHz 간격으로 주파수를 변환 할 수 있다.

설계한 수신기의 잡음지수와 RF Front End의 이득을 계산한 결과를 그림 4와 그림 5에 나타내었다. 또한 모델 모듈은 FPGA를 사용하여 설계하였으며, QPSK 변복조 방식이 VHDL 코드로 내장되어 있다. 따라서 향후 데이터 프레임 형성,

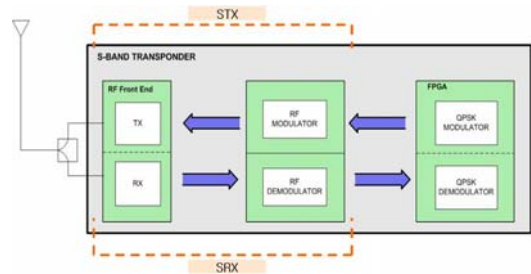


그림 2. 트랜스폰더 전체 구성도

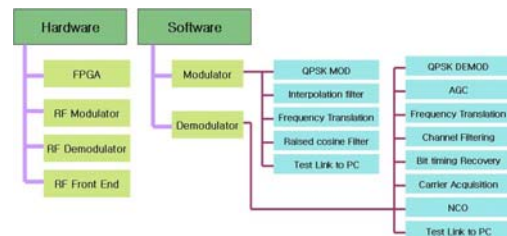


그림 3. 트랜스폰더 세부 구성도

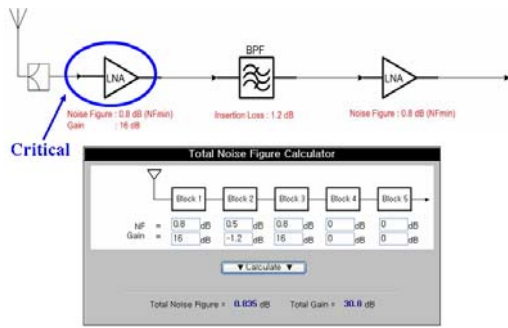


그림 4. 수신기의 잡음지수

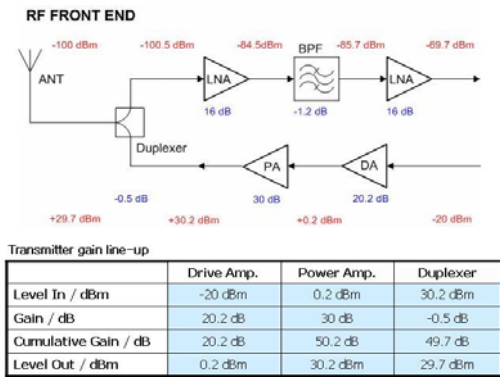


그림 5. RF Front End의 이득 계산

채널 코딩 등의 기능 향상을 위하여 기저대역 신호를 소프트웨어로 처리할 수 있다. 이때 사용된 FPGA칩은 ACTEL사의 A500K130칩으로 코드를 반복해서 read/write할 수 있는 플래시 형태로 되어 있기 때문에 개발 단계에서 자주 사용된다.

2.3 모뎀 VHDL 코드 모의시험 결과

그림 6은 모뎀 모듈의 FPGA에 프로그램을 인식하기 전 VHDL개발 전용 툴을 이용하여 QPSK VHDL 코드를 작성하고 합성 한 뒤 생성해낸 게이트 연결도이다. FPGA는 내부가 수많은 게이트들로 이루어져 있는데 그림 6은 코드를 설계하고 입출력을 정의한 뒤 합성하여 실제 게이트 레벨에서 어떻게 신호가 연결되는지를 보여주고 있다.

그림 7은 코드 합성 후 임의의 입력신호와 기준 클럭을 만들어 넣은 후 소프트웨어 개발 툴을 이용하여 얻은 모의시험 결과이다. 코드 합성 후 VHDL 코드 개발 프로그램을 이용한 모의시험에는 단계별로 기능, 게이트, 타이밍 등 세 가지 시험이 있는데, 그림 7은 프로그램 인식 전 마지막 단계인 타이밍 모의시험 결과이다.

그림 7로부터 입력신호와 기준 클럭의 동작

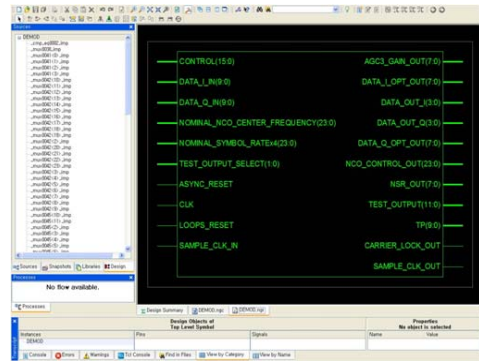


그림 6. VHDL 코드 신호 연결도

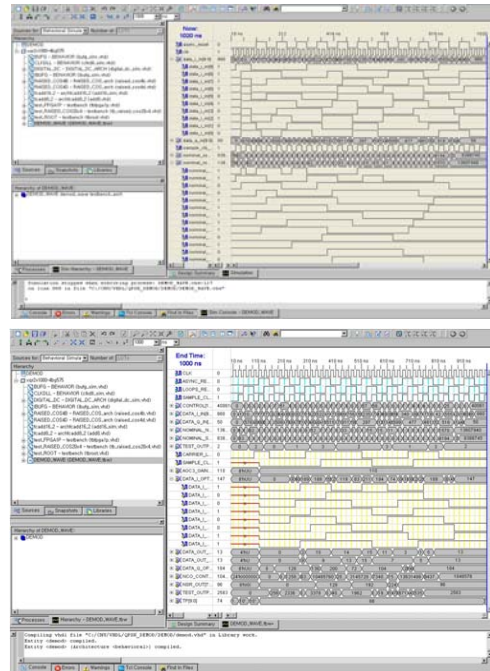


그림 7. VHDL 코드 모의시험 결과

상태를 알 수 있으며 제작된 모듈의 측정결과를 예측할 수 있다.

III. 제작 및 측정

3.1 제작

설계된 트랜스폰더의 변복조기 모듈은 8층 나머지 모듈은 4층으로 제작하였다. 이때 사용한 PCB는 FR4를 사용하였다. 그림 8에 제작된 트랜스폰더의 사진을 나타내었다. 제작된 모듈의 크기를 표 2에 나타내었다.

이때 변복조기는 트랜스폰더와 다른 위성모듈과의 신호 인터페이스 및 성능을 조정하기 위한 각종 기능이 추가되었기 때문에 다른 모듈에 비해 크다. 향후 기능이 확정되면 변복조기의 크기도 다른 모듈과 동일하게 설계할 수 있다.

표 2. 제작된 모듈의 크기

모듈	크기 (W×H×D)
RF Front End	80 mm × 80mm × 1.6mm
RF 변조기	80 mm × 80mm × 1.6mm
RF 복조기	80 mm × 80mm × 1.6mm
변복조기	100 mm × 120mm × 1.6mm

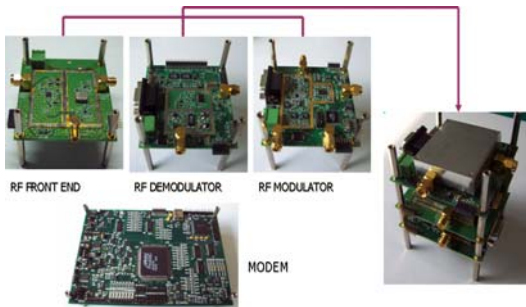


그림 8. 제작된 트랜스폰더 사진

3.2 측정 결과

수신부를 측정한 결과 전체 이득은 23.49 dB, 잡음지수는 1.26 dB로 나타났다. 그림 4에서 계산한 값과 이득은 7 dB, 잡음지수는 0.4 dB 차이가 나는데 이는 케이블 손실과 임피던스 부정합, 그리고 데이터 시트 값의 부정확이 원인이라고 판단된다. 실제 LNA의 경우 데이터 시트에는 이득이 16 dB라고 되어 있지만 13 dB 정도로 측정된다. 이러한 차이를 줄이기 위해서는 보다 많은 요소를 고려하여 수신부를 설계해야 한다.

그림 9는 RF 변조기 및 RF 복조기에 사용된 주파수합성기의 위상잡음 특성이다. 측정결과 중

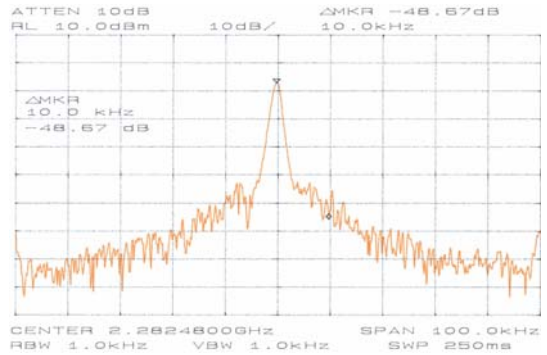


그림 9. 주파수합성기의 위상 잡음

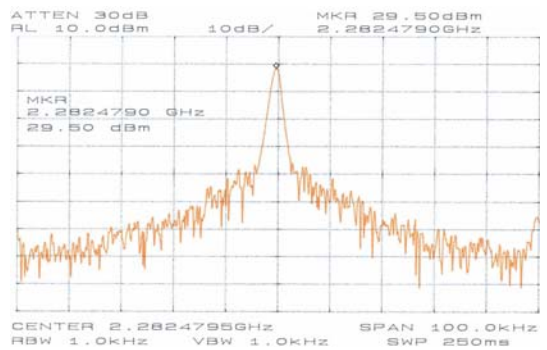


그림 10. RF Front End 출력 특성

심 주파수에서 위상잡음은 10kHz 오프셋에서 -78.67 dBc/Hz로 측정되었다.

그림 10에 RF 변조기와 RF Front End를 연결한 후 측정한 출력 특성을 나타내었다. 출력신호의 전력은 29.5 dBm이고, 위상잡음은 10 kHz 오프셋에서 -72.16 dBc/Hz이다. 본 논문에 사용된 주파수합성기는 단일 칩 형태로 되어 있어 사용하기가 편리하고 크기가 작아 소형화에 유리하나 위상잡음 특성이 떨어지는 단점이 있다. BER 측정결과 1.0×10^{-5} 이하의 규격을 만족하였다. 향후 BER을 개선하기 위해서는 위상잡음 특성이 우수한 주파수합성기를 사용하여야 한다.

그림 11에 트랜스폰더의 수신부 BER 측정시험을 위한 구성도를 나타내었다. GBC(Ground station Baseband Controller) Manager가 탑재된 컴퓨터에서 디지털 데이터를 보내면 그 데이터는 DAS(Data Archiving System)의 모뎀부분으로 들어간다. 여기서 변조된 아날로그 신호는 신호 발생기로 들어간다. 신호발생기에서 반송파에 실린 RF 신호는 RF 케이블을 통해 제작된 트랜스폰더의 RF Front End 모듈의 수신부로 연결된다. RF Front End 수신부에서 수신된 신호는 RF 복조기

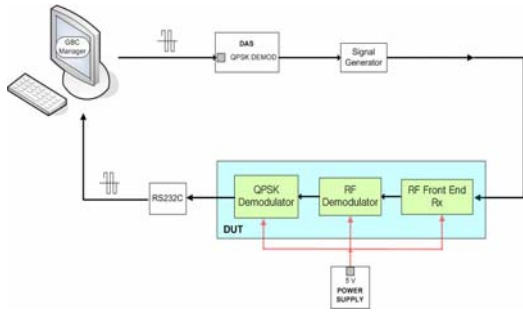


그림 11. 수신부 BER 측정시험 구성도

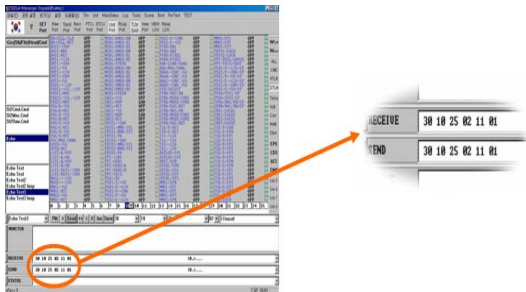


그림 12. 송수신 데이터 확인

로 연결되고, RF 복조기에서는 RF 신호를 기저대역신호로 변환한다. 변환된 기저대역신호는 변복조기의 복조부로 연결된다. 변복조기는 수신된 아날로그 신호에서 정보를 추출하여 디지털 데이터로 출력하게 된다. 변복조기에서 출력된 데이터는 RS232C를 거쳐 레벨이 변하여(5V → 12V) 컴퓨터로 들어가게 된다. 컴퓨터에 입력된 데이터는 그림 12와 같이 GBC Manager를 이용하여 데이터를 확인하게 된다. GBC Manager는 지정된 protocol에 맞는 데이터 수신여부를 확인하고 데이터를 복구하게 된다.

신호발생기의 출력을 -90 dBm에서 -110 dBm 까지 가변하면서 BER을 측정하였다. 측정결과를 표 3에 나타내었는데 주어진 시험환경 조건에서 -104 dBm 까지는 수신데이터 오류가 없음을 알

표 3. BER 측정 결과

입력 전력 (dBm)	BER
-103	0
-104	0
-105	1.1×10^{-6}
-106	3.2×10^{-6}
-107	4.7×10^{-6}
-110	7.3×10^{-4}

표 4. 트랜스폰더 시험 결과

	항 목	규격	측정 결과
수신부	Received Sensitivity	< -102 dBm	< -104 dBm
	Demodulation	QPSK	QPSK
	Data Rate	38.4 Kbps	38.4 Kbps
	BER	< 1.0×10^{-5}	< 1.0×10^{-5}
송신부	RF output Power	0.7 ~ 1W	0.891 W
	Modulation	QPSK	QPSK
	Data Rate	38.4 Kbps	38.4 Kbps

수 있다. 수신신호 전력이 -110 dBm 이하에서는 BER이 증가함을 알 수 있다. 설계 규격이 -102 dBm에서 1.0×10^{-5} 이므로 제작된 트랜스폰더의 BER 특성은 요구사항을 충분히 만족한다.

제작된 트랜스폰더의 전체 시험(Full link loop-back test) 결과를 표 4에 요약하였다. 송신부, 수신부 모두 정해진 설계규격을 만족함을 알 수 있다.

IV. 결 론

본 논문에서는 소형위성용 트랜스폰더의 소형화와 성능 확장성을 위한 프로토타입의 하드웨어 플랫폼을 제작하였다. 설계된 트랜스폰더는 상용 부품을 활용하여 RF단을 구성하였고 기능별로 모듈화 하였다. 또한 기저대역단을 FPGA를 사용하여 설계하였고, 직접 변환 방식으로 동작하는 소자를 사용하여 주파수를 소프트웨어로 변경할 수 있도록 하였다. 따라서 하드웨어의 변경 없이 소프트웨어의 변경만으로 타 위성에 맞는 트랜스폰더로 변환할 수 있다. 제작된 모듈은 -20°C ~ +85°C 온도 범위에서 안정적으로 동작하는 산업용 등급의 부품을 사용하였으며, 측정결과 설계규격을 모두 만족하였다. 향후 진동, 열진공, 방사선시험 등 저궤도 위성의 환경시험을 고려한 설계에 대한 연구가 필요하다.

본 논문에서 제작한 형태의 트랜스폰더를 소형위성에 적용할 경우 크기와 무게를 줄일 수 있고 개발 기간 및 개발 비용절감에 기여를 할 것으로 예상된다.

참고문헌

1) Timothy Pratt, Charles W. Bostian, *Satellite Communications*, John Wiley & Sons, 1986.

- 2) Gerard Maral, Michel Bousquet, *Satellite Communications Systems*, fourth edition, John Wiley & Sons, 2002, pp. 612-616.
- 3) 남명룡, *Brief Introduction to Satellite Systems*, 한국과학기술원 전자공학과 강의자료, EE807. Mar. 2003, pp. 35.
- 4) Mark Hunter, "The Basics of Radio System Design", *IEE Trans*, 2000, pp. 1-7.
- 5) Hemish Parikh, *RF Front End Radio Design - Simulations and Specifications*, Worcester Polytechnic Institute, Feb. 2007, pp. 25.
- 6) <http://www.nasa.gov>
- 7) <http://www.agilent.com>, Application Note 1397-1