

논문 2009-46TC-3-5

# ECMA 표준에 기반한 Multi-Gigabit Packet 수신기 알고리즘 설계 및 구현

(Design and Implementation of Multi-Gigabit Packet Receiver  
Algorithms based on ECMA Standard)

이용욱\*, 오왕록\*\*

(Yongwook Lee and Wangrok Oh)

## 요약

60 GHz 대역에서 multi-gigabit 전송률을 달성하기 위하여 제안된 ECMA 표준은 프리앰블과 데이터 부분으로 구성된 버스트 (burst)를 통하여 데이터 송수신을 수행하며 프리앰블과 데이터 부분에서는 동작 모드에 따라 다양한 변조 방식이 사용된다. 따라서 다양한 변조 방식을 지원할 수 있는 수신 알고리즘의 설계가 필수적이다. 본 논문에서는 ECMA 표준 중 DBPSK (Differential Binary Phase Shift Keying)와 DQPSK (Differential Quadrature Phase Shift Keying) 그리고 OOK (On-Off Keying) 변조 방식을 지원하는 multi-gigabit packet 송수신 시스템을 위한 수신 알고리즘을 설계하였다. 설계된 수신 알고리즘은 동일한 구조 및 동작 방식을 통하여 고려한 모든 변조 방식들을 지원할 수 있을 뿐만 아니라 하드웨어 구현 복잡도가 낮은 장점을 지닌다.

## Abstract

In this paper, we propose the receiver algorithms suitable for the ECMA standard proposed for multi-gigabit packet transmission in 60 GHz band. In the ECMA standard, various modulation schemes are used for system flexibility. Hence, it is crucial to develop receiver algorithms supporting various modulation schemes with an uniform hardware structure. In this paper, we propose the receiver algorithms supporting DBPSK, DQPSK and OOK modulation schemes simultaneously. The proposed algorithms are not only hardware efficient but also support various modulation schemes with an uniform hardware structure.

**Keywords:** ECMA, Multi-gigabit transmission, Frank-Zadoff 시퀀스

## I. 서론

미래의 멀티미디어 무선 통신을 실현하기 위해서 광대역 주파수 자원이 필요하게 되었고 이로 인하여 지금까지 상용 시스템에서 사용되지 않았던 밀리미터파 대역 (30GHz ~ 300GHz)이 새로운 주파수 자원으로 대두되고 있다. 미국의 경우 2001년 FCC에서 57~64GHz 주파수 대역을 허가 없이 사용할 수 있도록 할당하였고

일본과 캐나다 및 유럽 등도 이러한 국제 주파수 정책에 발맞추어 빠르게 대응하고 있다. 국내의 경우 지난 2006년 7월 정보통신부는 57GHz~64GHz에 걸친 7GHz의 주파수 대역을 무선 통신용으로 할당하였다.

최근 새로운 주파수 자원으로 관심을 끌고 있는 60GHz 밀리미터파 대역 채널의 특성으로는 광대역을 사용함으로써 높은 데이터 전송률을 얻을 수 있다는 점 이외에 직진성이 강해 주변 간섭에 매우 강하고, 보안성이 뛰어나며, 주파수 재사용이 용이하고 파장이 짧아 각종 소자의 소형화 및 경량화가 가능한 점들을 들 수 있다. 반면, 감쇄현상으로 인하여 전파거리가 짧고 직진성의 특징으로 인하여 가시거리(line of sight) 확보가

\* 학생회원, \*\* 정회원, 충남대학교  
(Division of Electrical and Computer Engineering,  
Chungnam National University)  
접수일자: 2008년11월6일, 수정완료일: 2009년3월9일

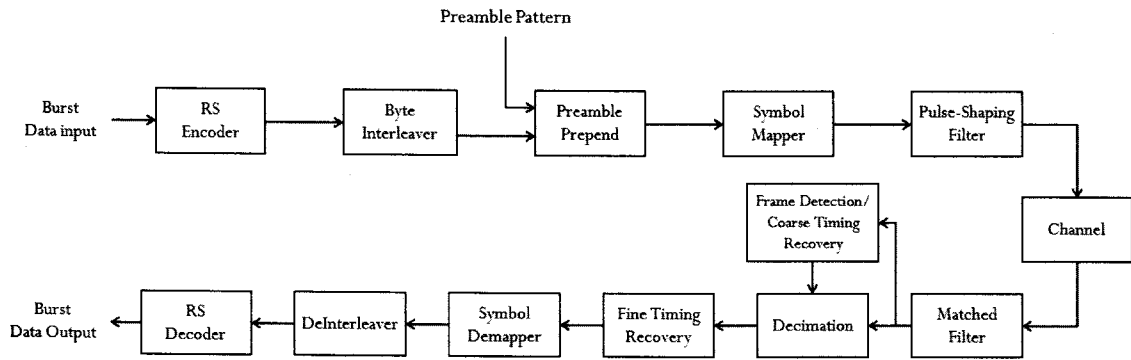


그림 1. Multi-gigabit packet 송수신기 구조  
 Fig. 1. Multi-gigabit packet transceiver structure.

어려운 문제점이 있다.

본 논문에서는 이러한 밀리미터파 대역 (60GHz)에서 고속의 데이터를 근거리 무선 전송하기 위한 ECMA 표준 [1~2]에 기반 한 multi-gigabit 송수신 시스템을 위한 수신 알고리즘을 제안하고 성능을 분석하였다. 제안된 알고리즘들은 동일한 구조의 수신기를 통하여 다양한 변조방식을 지원할 수 있을 뿐만 아니라 하드웨어 구현 복잡도가 낮은 장점을 지닌다.

## II. 시스템 모델

ECMA 표준에 부합하는 multi-gigabit 송수신 시스템의 구조는 그림 1과 같다. 입력된 신호는 Reed-Solomon (RS) 부호화기와 인터리버 (interleaver)를 거친 후 프리앰블 패턴과 조합되어 하나의 패킷을 구성한다. 이러한 방식으로 형성된 패킷 신호는 변조와 송신 여파기를 거친 후 전송된다. 여기에서 송신 여파기는 roll-off 계수가 0.25인 root raised-cosine 여파기를 사용하였다. ECMA 표준에서 제안된 심볼 변조방식은 크게 Type A와 Type B, Type C로 구분되며 각 모드 별 변조 방식들은 표 1과 같다.

백색 가우시안 잡음 채널을 통과한 수신 신호는 정합 필터 (matched filter)를 거친 후 프레임 검출 블록으로

표 1. 동작 타입별 변조 방식

Table 1. Modulation schemes for each operation mode.

Type	변조 방식
A	SCBT, OFDM
B	DBPSK, pi-BPSK, DQPSK, GMSK, Dual-AMI
C	OOK

입력되어 프레임 검출과 초기 타이밍 획득에 사용되며 이러한 과정을 성공적으로 거친 신호는 잔류 타이밍 오프셋 (residual timing offset) 보상을 위한 미세 타이밍 동기부를 거쳐 정확한 심볼 타이밍에서 표본화된 후 역 인터리버 (deinterleaver)와 RS 복호기를 통과하게 된다.

### 1. ECMA 표준의 프리앰블 구조

ECMA 표준에서는 프리앰블 패턴을 생성하기 위하여 먼저 식 (1)과 같은 관계식을 통하여 길이가 16 bit 인 Frank-Zadoff 시퀀스를 생성한다.

$$S_{FZ, A_{FZ}}[n] = \exp\left(j \frac{2\pi pq}{A_{FZ}}\right) \quad (1)$$

여기에서  $p = (n \bmod A_{FZ}) + 1$ ,  $q = \left\lfloor \frac{n}{A_{FZ}} \right\rfloor + 1$ ,  $n = 0, \dots, A_{FZ}^2 - 1$ 이며 길이가 16 bit인 시퀀스를 생성하기 위하여  $A_{FZ} = 4$ 를 이용한다. 이렇게 생성된 시퀀스  $S_{FZ4}[n]$ 를 식 (2)와 같은 관계식을 이용하여 길이가 256 bit인 시퀀스  $S_H[n]$ 을 생성하고 이를 다시 식 (3)과 같은 covering 시퀀스와 식 (4)의 관계식을 통하여 길이가 2048 bit인 시퀀스  $S_{SYNCH}[n]$ 를 생성하며 이를 프리앰블 패턴으로 사용한다<sup>[1~2]</sup>.

$$S_H[n] = S_{FZ4}[n \bmod 16] \times S_{FZ4}\left[\left\lfloor \frac{n}{16} \right\rfloor\right], \quad (2)$$

$$n = 0, 1, \dots, 255$$

$$S_{COVER}[n] = \begin{cases} 1 & n = 0, \dots, 6 \\ -1 & n = 7 \end{cases} \quad (3)$$

$$S_{SYNCH}[n] = S_{COVER}[(n/8)] \times S_H[(n \bmod 256)], \quad (4)$$

$$n = 0, \dots, 2047$$

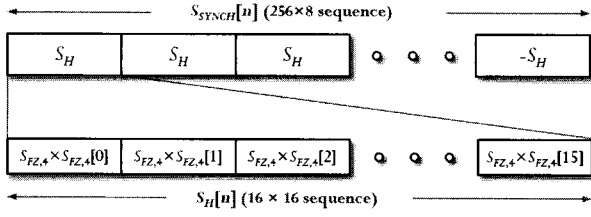


그림 2. 프레임 동기를 위한 프리앰블 구조  
Fig. 2. Preamble structure.

그림 2는 이와 같은 과정을 통하여 생성된 프리앰블 패턴의 구조를 도식화한 것이다.

프리앰블 시퀀스는 DBPSK와 DQPSK 변조방식이 사용되는 경우 식 (5)와 같이 실수부와 허수부의 합을 통해 변조 심볼이 결정되며 OOK 변조 방식의 경우 식 (5) 및 식 (6)을 통해 OOK 변조 심볼로 변환된다.

$$S_{B_{SYNCH}}[n] = \text{Re}(S_{SYNCH}[n]) + \text{Im}(S_{SYNCH}[n]) \quad (5)$$

$$S_{C_{SYNCH}}[n] = \begin{cases} 1 & \text{if } S_{B_{SYNCH}}[n] < 0 \\ 0 & \text{if } S_{B_{SYNCH}}[n] > 0 \end{cases} \quad (6)$$

## 2. 프레임 검출 및 초기 타이밍 복원

버스트 모드 of 데이터 통신 방식에서 데이터의 유무 확인 과정이 필수적이며 이에 관하여 다양한 알고리즘이 제안되어 있다. 본 논문에서는 앞에서 기술한 프리앰블이 계층 구조를 가지고 있는 특징을 이용하여 간단한 하드웨어를 통하여 프레임 검출을 수행할 수 있는 알고리즘을 제안하였으며 그 구조는 그림 3과 같다.

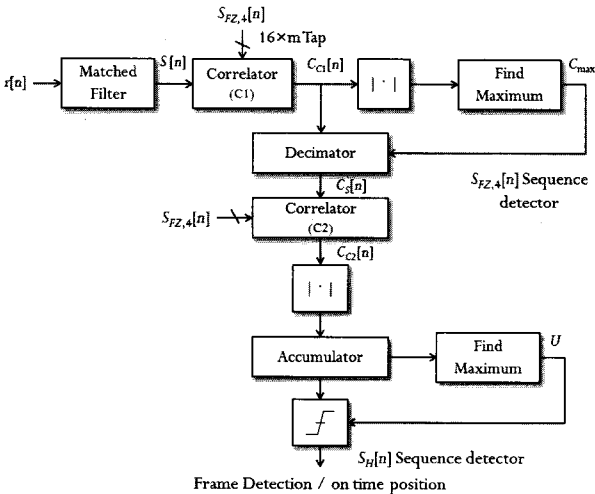


그림 3. 프레임 검출기  
Fig. 3. Frame detector.

## 가. 프레임 검출

변조 방식으로 DBPSK 혹은 DQPSK가 사용된 경우, 정합필터를 통과한 수신신호  $S[n]$ 과  $S_{FZ,4}[n]$  시퀀스를 이용한 상관기 (C1) 출력 신호  $C_{C1}[n]$ 은

$$C_{C1}[n] = \sum_{l=0}^{15} S_{FZ,4}[l] \cdot S[l \times m + n], \quad (7)$$

$$n = 0, \dots, (16 \times m) - 1$$

와 같이 표현할 수 있으며 여기에서  $m$ 은 과표본화율을 나타낸다. 상관기 (C1) 출력신호  $C_{C1}[n]$ 의 절대값 중 최대값을 찾아 길이가 16 bit인  $S_{FZ,4}[n]$  시퀀스의 시작점,  $C_{max}$ 를 검출하는 방법은 다음의 식 (8)과 같다.

$$C_{max} = \underset{k}{\text{argmax}} |C_{C1}[k]|, \quad 0 \leq k \leq (16 \times m) - 1 \quad (8)$$

이렇게 구해진  $C_{max}$  지점으로부터 상관기 (C1)의 출력인  $C_{C1}[n]$ 을  $16 \times m$  간격 마다 표본화하여 신호  $C_s[n]$ 를 구할 수 있다.

$$C_s[n] = C_{C1}[C_{max} + (16 \times m) \times n], \quad (9)$$

$$n = 0, 1, 2, \dots$$

이와 같은 과정을 거쳐 생성된 신호  $C_s[n]$ 와  $S_{FZ,4}[n]$ 를 이용한 두 번째 상관기 (C2)의 출력  $C_{C2}[n]$ 는

$$C_{C2}[n] = \sum_{l=0}^{15} S_{FZ,4}[l] \cdot C_s[l + n], \quad (10)$$

$$n = 0, 1, 2, \dots$$

과 같이 표현할 수 있다. 검출기의 성능 향상을 위하여 식 (11)과 같은 관계식을 이용하여  $C_{C2}[n]$ 의 절대값들을 16개 단위로 누적 횟수  $T$ 만큼 누적하여 그 중 최대값을 검출한다.

$$U = \max \sum_{i=0}^{T-1} (|C_{C2}[i \times 16 + n]|), \quad 0 \leq n \leq 15 \quad (11)$$

이와 같은 과정을 거쳐 출력된  $U$  값을 미리 설정된 임계값과 비교하여 프레임 검출을 수행한다. 또한 이런 과정을 거쳐 프레임이 존재한다고 판단된 경우  $U$  값을 갖는 샘플 타이밍을 찾음으로써 길이가 256 bit인  $S_H[n]$ 의 타이밍 정보를 검출할 수 있다. 이와 같은 구조를 사용함으로써 길이가 256 bit인  $S_H[n]$  시퀀스 검출기를 256 탭

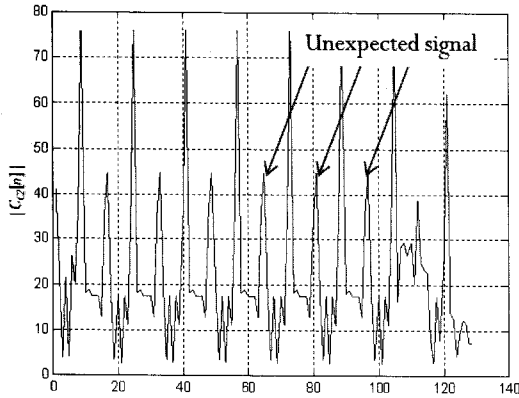


그림 4. OOK 변조 방식의 경우 상관기 (C2) 출력  
Fig. 4. Correlator (C2) output for OOK modulation.

(tap)을 갖는 상관기로 구현하는 대신 16 탭의 상관기 두 개를 이용하여 구현할 수 있으므로 하드웨어 복잡도를 크게 낮출 수 있다. 또한 프리앰블 검출 성능을 개선하기 위하여 C2 상관기의 출력 신호의 절대값을 일정 길이동안 누적한 후 프레임 검출 및 초기 타이밍 복원에 활용할 수 있으며 시스템의 분실 확률 (missing probability) 및 오경보 확률 (false alarm probability) 요구 사항에 따라 누적 횟수  $T$ 를 조절할 수 있다.

변조 방식으로 OOK가 사용되는 경우에는 일반적으로 변조 방식이 변경됨에 따라 프레임 검출기의 구조가 변경되어야 하는 문제가 있다. 본 논문에서는 변조 방식으로 DBPSK와 DQPSK가 사용될 경우 적용 가능한 프레임 검출기를 OOK 변조 방식이 사용될 경우에도 동일하게 사용할 수 있는 방안을 도출하였다.

ECMA 표준에서는 변조 방식으로 OOK이 사용될 경우 식 (4)를 통하여 생성된 프리앰블 패턴을 식 (5)와 (6)의 관계식을 이용하여 변환한 후 프리앰블 패턴으로 사용하도록 제안되어 있다. 하지만 이러한 OOK 변조방식으로 변환된 프리앰블 시퀀스는 DBPSK 및 DQPSK 변조 방식의 프리앰블 시퀀스와 달라 앞에서 살펴본 프레임 검출기를 그대로 사용할 수 없다. 즉, 수신기의 상관기에서 사용하는 시퀀스  $S_{FZ,4}[n]$  16bit 중 -1과 +1의 비율이 1:2로 +1의 비율이 상대적으로 높아 상관기 (C1)의 출력 신호에 bias가 존재하게 되고 두 번째 상관기 (C2)를 거치게 되면 그림 4에서 관찰할 수 있는 바와 같이 원하지 않는 부분에서 첨점들이 발생하여 프레임 검출기의 성능이 저하된다. 본 논문에서는 OOK 변조 방식에서 겪게 되는 성능 저하 요인을 제거하기 위하여 자기상관을 위한 시퀀스  $S_{FZ,4}[n]$ 을  $-0.333$  ( $\approx$

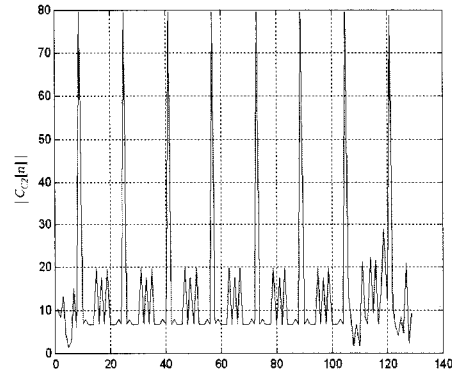


그림 5. 제안된 방식을 사용한 경우 상관기 (C2) 출력  
Fig. 5. Correlator (C2) output with the proposed scheme.

$-1/3$ )만큼 천이시키는 방안을 도출하였다. 제안한 방식을 이용함으로써 그림 5에서 볼 수 있는 바와 같이 OOK 변조 방식이 사용될 경우에도 상관기 (C2)의 출력 신호 중 원하지 않는 부분에서 첨점의 발생을 제한할 수 있다. 따라서 DBPSK 및 DQPSK 변조 방식을 위한 프레임 검출기를 OOK 변조 방식이 사용되는 경우에도 동일하게 적용할 수 있다.

나. 타이밍 오류 검출 / 복구

잔류 타이밍 오류 검출은 [3]에 제안된 알고리즘을 기반으로 설계하였으며 구현 구조는 그림 6과 같다. 잔류 타이밍 오류는 아래의 식 (12)을 통해 계산되며

$$e_k = r_{k-1/2}^R \cdot [r_k^R - r_{k-1}^R] + r_{k-1/2}^I \cdot [r_k^I - r_{k-1}^I] \quad (12)$$

여기에서  $r_k, r_{k-1}, r_{k-1/2}$ 은 각각 현재  $k$ 번째 on-time 샘플,  $(k-1)$ 번째 on-time 샘플 그리고 이 두 개의 on-time 샘플 중간지점에 위치한 샘플을 나타내며 위첨자  $R$ 과  $I$ 는 각각 수신 신호  $r$ 의 실수 및 허수부를 나타낸다. 이와 같은 타이밍 오류 검출기의 타이밍 오

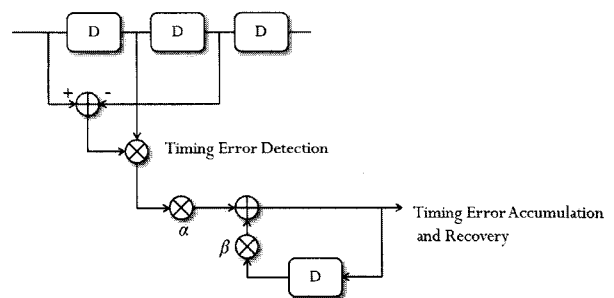


그림 6. 타이밍 오류 검출 / 복구 블록 다이어그램  
Fig. 6. Block diagram of timing error detection and recovery part.

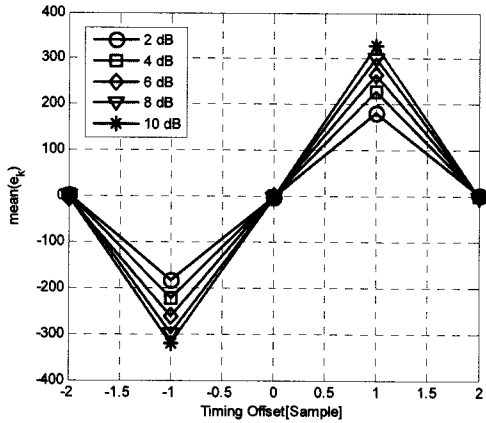


그림 7. 타이밍 오차에 따른 검출기 평균 출력 파형  
Fig. 7. Average output of timing error detector.

차 대비 평균 출력값은 그림 7과 같다.

검출된 타이밍 오차 정보는 그림 6에서 볼 수 있는 바와 같이 수렴 속도 및 정상상태 지터 요구 사항에 부합하도록 루프필터로 입력되며 루프필터 출력값이 임계값에 도달하면 출력값의 부호에 따라 on-time 샘플의 위치를 보정하게 된다. 이때 루프필터의 이득값인  $\alpha$ 와  $\beta$ 를 조절하여 수렴 속도 및 정상상태 지터 정도를 조절할 수 있다.

### III. 모의실험 결과

#### 1. 프레임 검출

본 논문에서는 ECMA 표준을 기반으로 Frank-Zadoff 시퀀스를 이용하여 2048 bit 길이의 프리앰블을 생성하

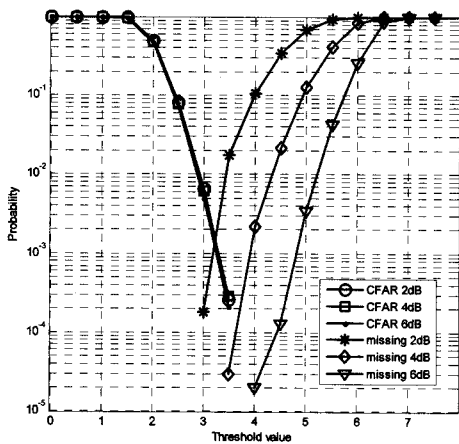


그림 8.  $T = 1$ 인 경우 오경보 및 분실 확률  
Fig. 8. False-alarm and missing probabilities for  $T=1$ .

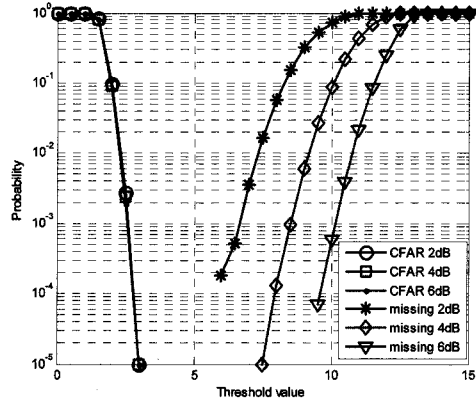


그림 9.  $T = 2$ 인 경우 오경보 및 분실 확률  
Fig. 9. False-alarm and missing probabilities for  $T=2$ .

고 계층적 구조를 이용하여 하드웨어 복잡도를 최소화한 상관기를 설계하였다. 제안하는 프레임 검출기의 누적횟수  $T$ 에 따른 오경보 및 분실 확률 성능은 그림 8 및 9와 같다. 이때 CFAR (constant false alarm rate) 특성을 가지도록 상관기 (C2)의 출력값을 평균 수신 전력으로 정규화하는 과정을 추가하였다. 그림 9에서 살펴볼 수 있는 바와 같이 누적횟수  $T \geq 2$ 인 경우, 고려한 모든 신호대잡음비에서 임계값을 4로 설정하였을 때 오경보 및 분실 확률을  $10^{-5}$  이하로 낮출 수 있다.

#### 2. 전체 시스템 성능

프레임 검출 및 잔류 타이밍 오차 복원 알고리즘을 적용한 시스템의 성능을 확인하였으며 그 결과는 그림 10과 같다. 이때  $T=2$ ,  $\alpha=0.5$  그리고  $\beta=1$ 을 적용하였으며 그림 10을 통하여 제안한 프레임 검출기

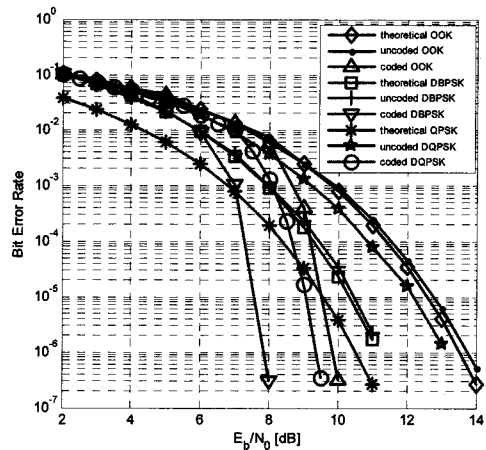


그림 10. 전체 시스템의 BER 성능  
Fig. 10. BER performance of entire system.

와 심볼 타이밍 복원 알고리즘을 채택한 시스템의 성능이 이론적인 성능에 근접함을 확인할 수 있다.

#### IV. 결 론

본 논문에서는 ECMA 표준에 기반한 Multi-gigabit packet 수신기 알고리즘들 중 프레임 검출 및 초기 타이밍 추정 알고리즘을 제안하였다. ECMA 표준의 프리앰블 시퀀스가 계층적 구조를 갖는 특징을 이용하여 하드웨어 복잡도를 낮출 수 있는 프레임 검출기를 제안하였으며 제안한 프레임 검출기는 다양한 변복조 방식에서도 동일한 구조와 방식으로 프레임 검출을 수행할 수 있다. 전산 실험을 통하여 제안하는 프레임 검출기의 성능이 시스템의 요구 조건에 부합함을 확인하였다.

#### 참 고 문 헌

- [1] PHY and MAC Layers for 60 GHz Wireless Network; 6th Draft Standard ECMA-XXX; TC48/2008/050, Mar 2008.
- [2] Merged 60 GHz AD PHY Proposal; ECMA/TC32-TG20/2007/124, 2007.
- [3] Floyd M. Gardner, "A BPSK/QPSK Timing-Error Detector for Sampled Receivers," *IEEE Trans. on Commun.*, vol. 34, no. 5, May 1986.

#### 저 자 소 개



**이 용 욱**(학생회원)  
 2008년 충남대학교 전기정보통신 공학부 졸업  
 2008년 충남대학교 정보통신 공학과 석사과정  
 <주관심분야 : 유무선 디지털 통신, 동기 알고리즘, 항재밍 알고리즘>



**오 왕 록**(정회원)-교신저자  
 1994년 포항공과대학교 전자전기 공학과 학사  
 1997년 포항공과대학교 정보통신 공학과 석사  
 2003년 포항공과대학교 전자전기 공학과 박사  
 1994년~1995년 스탠더드텔레콤 연구원  
 1997년~2000년 포항공과대학교 정보통신연구소 전임연구원  
 2003년~2006년 포항공과대학교 정보통신연구소 전임연구원  
 2006년~현재 충남대학교 전기정보통신공학부 조교수  
 <주관심분야 : 터보 코드, MIMO 시스템, 유무선 디지털 통신>