

화학기상합성 플라즈마 공정에 의한 다이아몬드 박막제작 및 응용

한상보 (경남대학교 전기공학과 교수)

1 다이아몬드의 특성

다이아몬드, DLC(Diamond-like Carbon), 비정질 탄소(Amorphous Carbon), 카본나노튜브 등은 부(陰)의 전자친화도에 의하여 전계방출 소자의 냉음극 물질로서 주로 이용되고 있으며, 그 중에서도 다이아몬드는 표 1에 나타낸 것처럼 높은 열전도도, 고경도 및 내마모성, 낮은 마찰계수, 우수한 광투과성, 높은 캐리어 이동도, 높은 절연파괴전압, 화학적 불활성 등 많은 우수한 특성으로 인하여 고온용 반도체, 전력용 반도체, 광학, 바이오센서, 기계부품 등 많은 분야에 응용이 가능하다. 특히 다이아몬드는 금지대 폭이 5.45[eV]로서 다른 반도체에 비하여 매우 큰 광대역 밴드갭을 가지고 있으며, 유전율이 약 5.7로 매우 낮아 고속동작 소자에 요구되는 중요한 특성을 갖추고 있다. 또한 일반적인 반도체 재료는 전자의 이동도(Si=1,500)가 정공의 이동도에 비하여 4~20배 정도 빠르지만, 다이아몬드인 경우는 전자와 정공의 이동도가 각각 2,000, 2,100[cm²/(V.s)]로서 거의 비슷한 우수한 특성을 가지고 있다.

표 1. 반도체재료의 물성비교

물성	Diamond	Si	GaAs	β-SiC	c-BN	
격자정수[Å]	3.567	5.431	5.653	4.358	3.615	
밀도 [g/cm ³]	3.52	2.42	5.32	3.16	3.48	
열전도율 [W/(cm.K)]	20	1.5	0.5	4.9	13	
유전율	5.68	11.8	10.9	9.7	-	
굴절율	2.41	3.43	3.75	2.48	2.11	
밴드갭[eV]	5.45	1.11	1.43	2.23	6.6-8.0	
이동도 [cm ² /(V.s)]	전자	1,800	1,350	8,500	1,000	-
	정공	1,600	600	420	70	-
절연파괴전압 (×10 ⁵) [V/cm]	100	3	4	40	-	

저압 화학기상합성법에 의한 다이아몬드 박막은 기판 소재의 원자배열 격자상수와와의 차이에 의해 실리 콘처럼 단결정으로 성장시킬 수 없으며, 결정크기가 대부분 수십 마이크로에서 수백 나노 크기(Nano-Crystalline Diamond, NCD)까지 다양한 방향성을 갖는 다결정으로 성장된다. 이러한 다이아몬드 박막은 결정입계를 비롯하여 여러 결정방향 및 결함들이 존재하므로 전기전도 및 반도체로서의 동작특성을 방해하는 가장 큰 원인이 되고 있다.

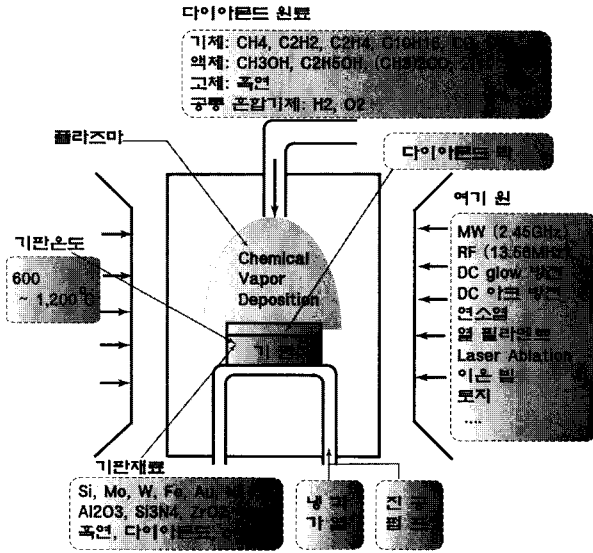


그림 1. 화학기상합성법에 의한 다이아몬드 박막 제작 개념도

2. 다이아몬드 박막의 제작기술

다이아몬드를 인공적으로 제작하는 방법에는 크게 고온·고압법 및 저압 화학기상합성법을 들 수 있으며, 저압 화학기상합성법에는 그림 1에 보인 것과 같이 마이크로웨이브 Plasma CVD(Chemical Vapor Deposition), RF(Radio frequency) or DC Plasma CVD, ECR(Electron Cyclotron Resonance) Plasma CVD, 열필라멘트(Hot Filament CVD), 이온빔(ion-beam), 스퍼터링(DC or RF Sputtering), Laser ablation, 플라즈마 토치(Torch), 화염(Flame) 등 여러 방법에 의해 양질의 다이아몬드 박막을 제작하기 위한 연구들이 세계적으로 활발하게 진행되고 있다. 그림 2는 본 연구실에서 보유하고 있는 마이크로웨이브, RF, 열필라멘트 장치와 최근 일본에서 개발한 액체 알코올 내부에서 다이아몬드를 성장시키는 새로운 리액터(b, [1])를 나타내었다.

기상으로부터 다이아몬드 박막 합성에 있어서 원자

상 수소는 탄화수소의 해리와 여기, 비-다이아몬드 탄소의 제거, 성장표면의 안정화 및 표면을 피복한 수소원자의 탈리 등 매우 중요한 역할을 한다.

최근의 연구동향을 살펴보면, 다결정 다이아몬드 막은 표면상태가 다소 거치므로 실제 기계 가공부품에 응용하기 위해서는 모재에 대한 부착력이 좋고 표면 상태를 균일하게 처리하는 공정이 필요하다. 따라서 기계적 강도를 향상시키기 위하여 드릴 가공부에 나노결정 다이아몬드 막을 성장시켜 막의 기계적 성능을 향상시키기 위한 연구[2], 평탄한 모재가 아닌 구상에 다이아몬드 막을 성장시키기 위하여 DC-Plasma Jet법을 이용한 연구 등이 진행되기도 하였다[3]. E. J. Corat 등은 열 필라멘트법을 이용하여 성장시간에 따른 다이아몬드 입자들의 밀도 변화를 조사한 결과, 시드형성시의 초기 5분간은 다이아몬드 입자 밀도가 증가하지만, 그 이후에는 다이아몬드 입자들이 성장됨에 의하여 오히려 밀도가 감소됨을 보이기도 하였다[4].

3. 반도체 다이아몬드의 전기전도특성

저압 화학기상합성법에 의한 다이아몬드 박막의 반도체화는 1980년대 전반부터 많은 연구가 진행되었다. 보론(B) 원자가 도핑된 다이아몬드 박막은 p형 반도체로 되며, 그 불순물 준위는 가전자대 상부 0.37[eV]에 있으며, 실리콘에 보론(B)을 도핑한 경우에는 불순물 준위가 0.045[eV]에 존재한다. 따라서 실리콘에 비하여 다이아몬드의 캐리어 농도는 실온에서 100분의 1이하로서, 동일한 전위차에서 반도체 다이아몬드의 전류밀도는 실리콘에 비해 매우 작게 된다.

최근에는 보론을 도핑하기 위하여 보론 함유 전극(LaB6), 가스상 B₂H₆, B₂O₆를 사용하는 등 다양한 연구가 진행되고 있다. 또한 기판으로의 이온 충돌을 방지하여 양질의 다이아몬드 박막을 성장시키기 위해

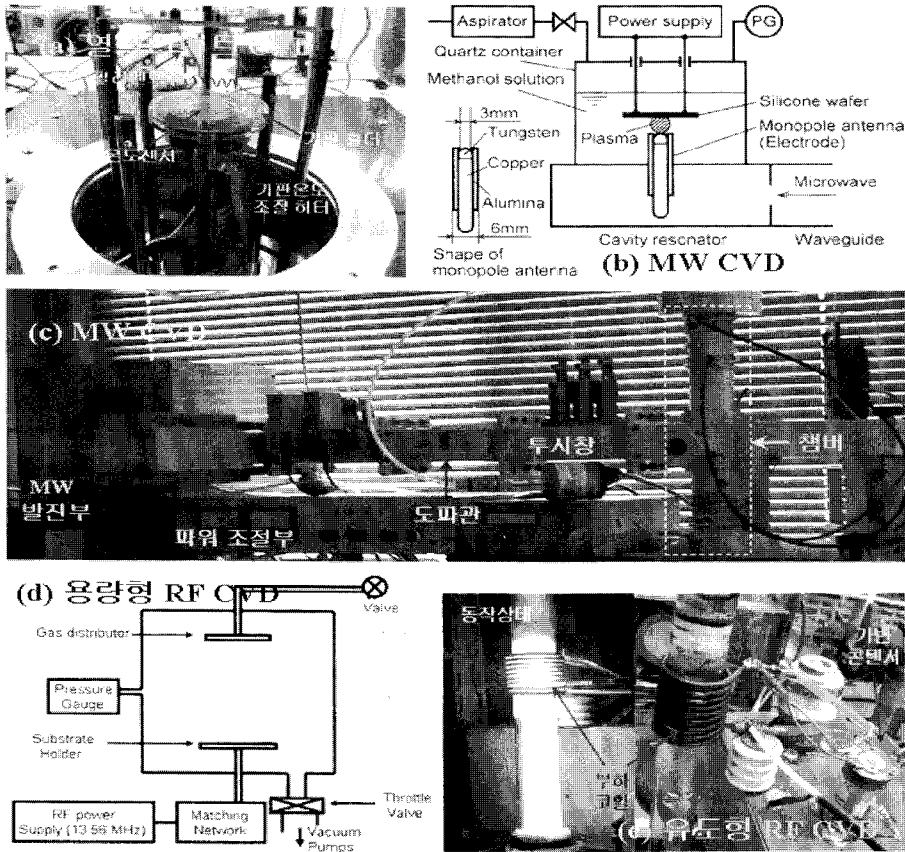


그림 2. 각종 Plasma CVD 장치의 예

여 기관에 바이어스를 인가하는 연구들도 진행되었다 [5-6].

또한 p형 반도체 다이아몬드를 소자로 응용하기 위한 접합에는 다이아몬드 박막과의 접촉저항이 작은 오믹접합(Ohmic contact)과 정류비가 큰 정류접합(Rectifying contact)을 들 수 있다. 오믹접합에는 이온주입 또는 선택성장에 의하여 다이아몬드 표면을 고농도로 보론(B)을 도핑하거나, 플라즈마 처리에 의하여 그래파이트화하고 금속전극을 증착하는 방법이 행해지고 있다.

쇼트키(Schottky) 접합에는 Al(알루미늄) 등 일함수가 작은 금속을 증착하기도 하며, 반도체 다이아몬드에 비도핑 다이아몬드층을 적층하여 금속전극을 증착한 MIS(Metal-Insulator-Semiconductor)

구조는 그 특성이 반도체 층으로의 도핑농도에 영향을 받지 않고 고온에서도 좋은 정류특성을 얻을 수 있는 것으로 알려져 있다.

한편 p형 다이아몬드 반도체는 보론(B)을 도핑함에 의하여 쉽게 성장 및 제어 가능하지만, n형 반도체인 경우는 도너준위가 전도대 아래로 너무 깊으므로 좋은 특성을 갖는 반도체 다이아몬드를 제작하는데 어려움이 있다.

질소원자를 도핑한 n형 반도체인 경우는 전도대 아래 1.7[eV]의 깊은 준위를 구성하므로 실온에서 반도체 소자로서 이용하기 어려우며, 일반적으로 사용되는 인(P)은 도너준위가 전도대 아래 0.6[eV]이지만, 도핑된 원자가 탄소원자와 적절하게 치환되지 않으면, 도핑원자의 보상(compensation)역할에 의하

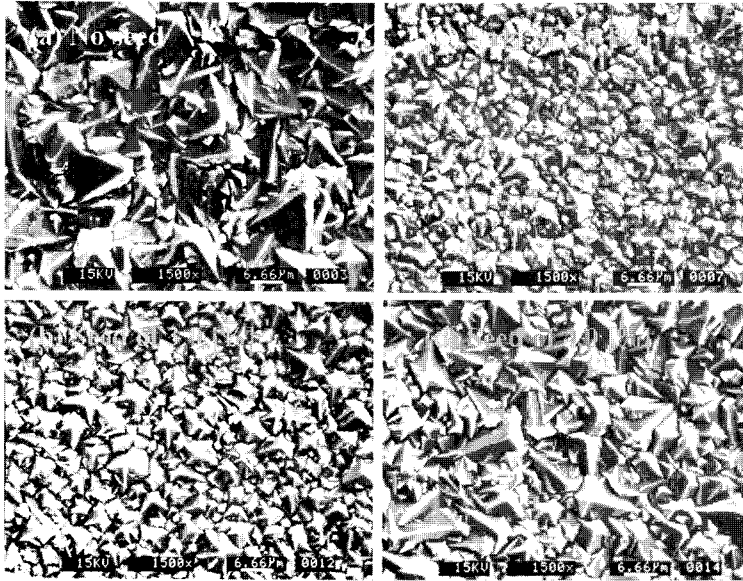


사진 1. RF-MW 혼합 플라즈마 프로세스에 의해 성장된 다이아몬드 막의 표면형태

여 자유 캐리어 농도를 감소시키거나 캐리어 이동을 감소시킴으로써 소자의 동작특성에 악영향을 미치게 된다. 이처럼 n형 반도체는 아직까지 해결해야만 될 문제점이 산재되어 있다. 여러 원자들의 도너 및 억셉터 준위에 대하여 표 2에 정리하였다[7].

최근에는 탄소원자보다 작은 리튬(Li)을 도핑하기 위한 연구가 진행되기도 하였으며, B를 도핑한 p형 다이아몬드에 중수소를 확산시켜 보론-중수소(또는 수소) 복합체에 의한 n형 다이아몬드 박막제작 연구도 진행되었다[8].

특히 다결정 다이아몬드 박막의 입계는 전기전도를 방해하는 최대의 원인이 되며, 전기특성을 향상시키기 위해서는 입계나 결정내부 결함의 밀도를 감소시킬 필요가 있다. 그리고 불순물을 도핑하여 반도체화하기 위해서는 플라즈마 상태 및 도핑양에 따라서 다이아몬드가 아닌 무정형탄소상이 성막되기 쉬우므로 최적의 박막 증착조건을 확립해야만 한다.

표 2. 여러 가지 원소들의 도너 및 억셉터 준위 [7]

Defect	FPMM		FEM		Experiment
	(- / 0)	(0 / +)	(- / 0)	(0 / +)	
B _s	E _v +0.5		E _v +0.2		(- / 0): E _v +0.37
Ni _s	E _c -2.5	E _c +2.2	E _v +3.3	E _v +2.4	(- / 0): E _c -2.49
N _s	E _c -1.1	E _c -1.5	E _v +4.0	E _v +3.0	(0 / +): E _c -1.7
P _s		E _c -0.3		E _v +4.2	(0 / +): E _c -0.6
As _s		E _v +5.5		E _v +4.4	-
Sb _s		E _v +5.7		E _v +4.7	-
O _s	E _c -1.9	E _c -2.8	E _v +3.2	E _v +1.7	(0 / +): E _c -0.32
S _s		E _c -1.2		E _v +3.5	(0 / +): 0.5-0.75
Se _s		E _v +4.5		E _v +3.5	-
Te _s		E _v +4.8		E _v +3.8	-

* Donor level: (0/ +), Acceptor level: (- / 0)
 * FPMM: First-Principles Marker Method
 * EMM: Empirical Marker Method

4. 본 연구실에서의 연구결과

다이아몬드 박막을 제작하기 위한 원료로서 메탄가스 및 사이클로 헥산 증기를 이용하여 RF Plasma CVD법 또는 MW Plasma CVD법에 의해 제작한 다이아몬드 막에 대한 연구결과를 간략히 소개하고자 한다.

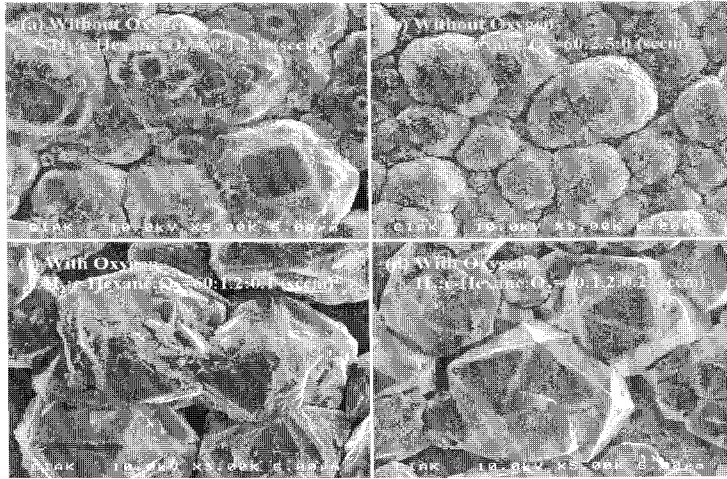


사진 2. c-Hexane 증기를 이용한 MW Plasma CVD 공정에 의해 제작된 다이아몬드 막의 표면형태

먼저 실리콘 표면에 다이아몬드 막을 성장시키기 위해서는 불산(HF)을 이용하여 실리콘 표면의 산화층(SiO₂)을 없애든지, 다이아몬드 분말을 이용하여 초음파 처리하여 표면에 다이아몬드 시드가 성장될 수 있도록 외부적인 처리를 해주어야만 하므로, 본 연구실에서는 10×10[mm] 크기의 n형 Si(100) 기판을 다이아몬드 페이스트(1/4[μm])로 연마한 후, 메탄올 및 증류수로 깨끗하게 표면 처리하여 실험을 진행하였다.

사진 1은 RF Plasma CVD법에 의하여 메탄가스의 혼합농도를 조절하여 시드밀도를 제어한 후, MW Plasma CVD법으로 제작한 막의 형상을 보인 것이다. RF Plasma CVD법에 의하여 시드를 형성시키지 않은 (a)에 비하여 시드를 형성시킨 (b)~(d)의 결정입계가 작아짐을 알 수 있다. 그 중에서도 시드성장 조건인 메탄가스의 농도가 2[%]인 경우가 가장 조밀하게 결정입계가 성장되었음을 알 수 있다. 시드 성장시의 메탄가스 농도가 증가함에 따라서 결정입계의 크기가 작아지다가 3[%]를 넘어서면 다시 증가하는 경향을 보였다.

사진 2는 c-Hexane 증기를 이용하여 MW Plasma CVD 공정에 의해 제작된 다이아몬드 막의

표면형태를 보인 것으로서, 산소를 첨가하지 않은 경우 (a), (b)는 hexan 농도를 증가시킴에 따라서 비정질 탄소성분 성장이 증가됨을 알 수 있으며, 산소를 추가함에 의하여 5방향 대칭을 가진 입자들이 성장됨을 알 수 있다. 특히 산소유량을 증가시킴에 따라서 다이아몬드 입자 표면이 깨끗하게 성장됨을 알 수 있다.

5. 다이아몬드 박막의 응용분야

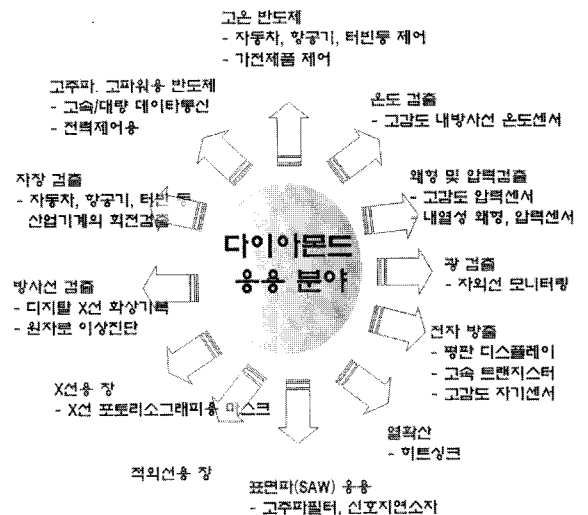


그림 3. 다이아몬드 박막의 응용분야

다이아몬드 박막의 주요한 응용제품에는 레이저 다이오드용 히트싱크(Heat-Sink), 연마용 부품류(드릴, 리머, 송곳 등), 기어박스, 엔진, 미션 등의 하드코팅, 전계효과 트랜지스터, 압전 소자, X-ray 감지 소자, UV 센서 등을 들 수 있다. 그 이외에도 그림 3에서와 같이 다양한 응용분야를 들 수 있다.

6. 결 론

다이아몬드의 우수한 물리적·전기적·화학적·기계적 특성들을 적극적으로 활용하여 시대 요구에 부응하는 다양한 응용분야가 조만간 활성화될 것으로 필자는 기대하고 있다. 특히 시장전망이 넓은 반도체 분야로 활용하기 위한 n형, p형 다이아몬드 반도체 개발 및 응용연구가 중요시될 것으로 전망되며, 이를 위하여 반드시 극복해야만 될 주요한 사항에 대하여 아래와 같다.

- (1) 다결정 다이아몬드 박막의 입계는 전기전도를 방해하는 최대의 원인이 되며, 전기적 특성을 향상시키기 위해서는 입계나 결정내부 결함의 밀도를 감소시켜야만 한다.
- (2) 반도체화하기 위해서는 플라즈마 상태 및 도핑 양에 따라서 다이아몬드가 아닌 무정형탄소상이 성막되기 쉬우므로 최적의 박막 증착조건을 확립해야만 한다.
- (3) 이중 기판상 Hetero-epitaxial 성장기술, 결정 결함이나 불순물이 없는 고품질 다이아몬드 박막 제작기술 확립이 필요하다.

참고문헌

- [1] H. Toyota, S. Nomura, Y. Takahashi, S. Mukasa, "Submerged synthesis of diamond in liquid alcohol plasma", *Diamond & Related Materials*, Vol. 17, 1902 - 1904, 2008.
- [2] X.M. Meng, W.Z. Tang, L.F. Hei, C.M.Li, S.J. Askari, G.C. Chen, F.X. Lu, "Application of CVD nanocrystalline diamond films to cemented carbide drills", *Int. J. of Refractory Metals & Hard Materials*, Vol. 26, 485-490, 2008.
- [3] Duosheng Li, Dunwen Zuo, Wenzhung Lu, Rongfa Chen, Bingkun Xiang, Min Wang, "Effects of methane concentration on diamond spherical shell films prepared by DC-plasma jet CVD", *Solid State Ionics*, Vol. 179, 1263-1267, 2008.
- [4] E. J. Corat, N.G. Ferreira, V.J. Trava-Airoldi, N.F. Leite, "Diamond seed consolidation onto untreated silicon substrate", Vol. 16, 197-199, 1997.
- [5] D. Saito, E. Tsutsumi, N. Ishigaki, T. Tashiro, T. Kimura, S. Yugo, "A new method of formation of impurity-doped diamond films by bias method", *Diamond & Related Materials*, Vol. 11, 1804, 2002.
- [6] D. Saito, Hisshiki, T. Kimira, "Positive-bias enhanced growth of high quality diamond films by microwave plasma chemical vapor deposition", *Diamond & Related Materials*, Vol.18, 56 - 60, 2009.
- [7] J. P. Goss, P. R. Briddon, R. Jones, S. Sque, "Donor and acceptor states in diamond", *Diamond and Related Materials*, Vol. 13, 684 - 690, 2004.
- [8] J. P. Goss*, R. J. Eyre, and P. R. Briddon, "Theoretical models for doping diamond for semiconductor applications", *phys. stat. sol. (b)*, Vol. 245, No. 9, 1679 - 1700, 2008.

◇ 저 자 소 개 ◇



한상보(韓尙甫)

1972년 9월 22일생. 1998년 경남대학교 공대 전기공학과 졸업. 2000년 동 대학원 전기공학과 졸업(석사). 2004년 일본 동경대학교 전자공학과 졸업(박사). 2005~2008년 한국전기연구원 선임연구원. 현재 경남대학교 공대 전기공학과 교수.