Journal of the Korean Institute of Electrical and Electronic Material Engineers, Vol. 22, No. 12, p. 1014, December 2009.

논 문 22-12-3

Holographic Lithography 방법을 적용한 Chalcogenide-based ReRAM(Resistance RAM) 소자의 개발에 관한 연구

A Study on the Development of Chalcogenide-based ReRAM(Resistance RAM) Device with Holographic Lithography Method

남기현[1], 정홍배[1,a]
(Ki-Hyun Nam[1] and Hong-Bay Chung[1,a])

Abstract

In this study, we studied the nature of thin films formed by holographic photodoping chalcogenide thin films with for use in programmable metallization cell devices(PMC), a type of ReRAM. We formatted straight conduction pathway from the internal interferences of the diffraction gratings which is builded by the holographic lithography method. We investigated the resistance change of solid-electrolyte chalcogenide thin films varied in the applied voltage bias direction from about 1 MΩ to several hundreds of Ω. The switching characteristics of the devices applied holographic lithography method was more improved than ultraviolet exposure condition. As a result of improved resistance change effects, we can analogize that the diffraction gratings is a kind of pattern for straight conduction pathway formation inside the chalcogenide thin films.

Key Words : PMC, ReRAM, Chalcogenide, Solid-electrolyte, Holographic lithography

1. 서 론

ReRAM에서 비정질 상태의 chalcogenide 물질을 이용한 메모리 소자는 Programmable Metallization Cell이라 명명 되고 있다. PMC에서 스위칭 현상이 발생하는 핵심 부분은 chalcogen 족 화합물로 형성된 박막에 Ag^+을 광도핑시켜 형성시킨다. Chalcogenide 박막 위에 연속적으로 Ag가 증착된 구조를 갖는데, 그 표면에 광에너지를 가하면, 이온화 된 Ag^+ 이온들이 chalcogenide 박막에 침투하게 된다. Chalcogenide 박막에 주입된 Ag^+ 이온들은 'superionic conductors(초이온전도체)'의 상태가 되고, 이 화합물은 고체상태 에서도 용융액에 해당하는 높은 이온 전도도를 갖는 특징이 있다. 이렇게 금속이온이 chalcogenide 박막으로 도핑 된 상태는 전류를 흘려보내기도 하고, 차단시키기도 한다. 마치 전해질의 특성과 흡사하여 '고체전해질(solid electrolyte)'이라고도 한다[1-3].

본 연구에서는 초이온전도체를 중심으로 발생하는 불규칙 방향성을 갖는 전도성 경로를 직선화하기 위하여 holographic lithography 방법을 적용하여 소자를 형성하였다. Holographic lithography 법은 빛의 간섭현상을 이용하여 보강간섭에 의한 강한 에너지와 상쇄간섭에 의한 약한 에너지를 공급할 수 있다. 강한 에너지와 약한 에너지를 일정한 간격으로 받은 박막은 서로 다른 두 가지 물성이 주기적으로 형성되게 되어 격자모양을 형성하게 된다. 우리는 이 점을 PMC에 적용하여, random하게 형성되는 전도경로를 격자 내부에 형성시켜 직선화를 유도하여 비정질 chalcogenide 박막 내부에 일종의 pattern 역할을 하도록 하였다.

1. 광운대학교 전자재료공학과
(서울시 노원구 월계동 447-1)
a. Corresponding Author : hbchung@kw.ac.kr
접수일자 : 2009. 10. 28
1차 심사 : 2009. 11. 11
심사완료 : 2009. 11. 20

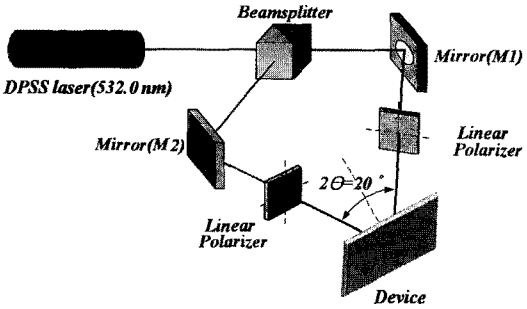


그림 1. Holographic lithography에 의한 회절격자 형성 장치도(λ-532 nm, p-편광, 입사각 2 Θ=20℃).

Fig. 1. The sketch of diffraction grating formation for holographic lithography(λ-532 nm, p-polarization, incidence angle 2 Θ=20℃).

2. 실 험

Ge, Se 원소를 용융냉각 방식을 이용하여 $Ge_{25}Se_{75}$의 조성비의 비정질 벌크시료를 제작하였다. 소자의 제작은 p-type Si 기판 위에 SiO_2를 형성시킨 후, 하부 전극으로 사용할 Ni(1000 Å)을 e-beam evaporator를 이용하여 5 Å/s의 증착율로 증착한 후, sputter를 이용하여 절연층으로 사용할 SiO_2(1500 Å)를 증착하였다. 증착 된 절연층에 Reactive Ion Etching(RIE)를 이용하여 20 um의 via hole을 형성하였다. 그 위에 고체 전해질 층으로 사용할 chalcogenide층(1000 Å)과 Ag층(200 Å)을 연속적으로 증착하였다. 그림 1과 같이 제작된 소자에 p-편광 된 DPSS 레이저(532 nm)를 광원으로 하는 holographic lithography 법을 적용하여 400 nm의 주기를 갖는 회절격자를 형성시키는 광 확산 과정을 거쳤다[4,5]. 이렇게 제작된 샘플과 일반적으로 Ag^+을 도핑시키는 방법인 UV 광을 조사한 소자도 제작하였다.

그림 1은 도핑 시킬 Ag^+ 이온을 집중시키기 위한 holographic lithography 과정의 장치도이다.

그림 1과 같은 방식으로 회절격자를 형성 시켜 Ag^+ 이온의 집중된 도핑을 유도하였으며, 그 후에 인가된 전압에 의해 Ag^+를 주입 시킬 목적으로 Ag 층을 400 Å 증착하였다. 상부 전극으로 사용할 Ni을 증착하여 소자를 완성하였다.

그림 2는 최종적으로 완성된 소자의 단면도이다.

PMC 소자에 semiconductor parameter analyzer (SPA-agilent 4155B)를 사용하여 ±2 V의 범위 내에서 전압을 변화시켜 스위칭 특성을 측정하였다.

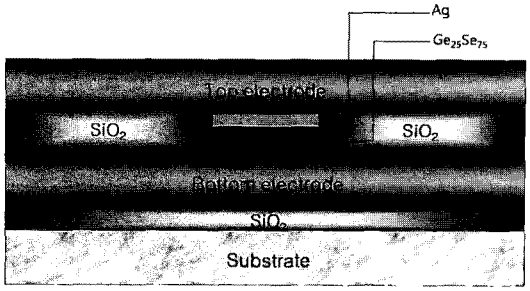


그림 2. 제작된 소자의 구조도.

Fig. 2. A cross section of the PMC device.

순바이어스시에는 하부전극에 (-)전압을 상부전극에 (+)전압을 가하였으며, 역바이어스시에는 상부전극에 (-)전압을 하부전극에 (+)전압을 가하였다.

3. 결과 및 검토

그림 3은 $Ge_{25}Se_{75}$로 제작된 PMC 샘플에 의해 측정된 전류-전압 특성 그래프이다. 기존에 쓰이던 UV를 이용해 Ag^+이온을 도핑시킨 소자와 holographic lithography로 격자 모양으로 Ag^+ 이온을 도핑시킨 소자의 I-V 곡선을 나타내었다.

0 V → 2 V → 0 V → -2 V로 전압을 sweep 하였을 때, 전류의 값을 나타내었다. 최대 전류의 크기가 ±0.1 A로 한정되어 있어 ±0.1 A 이상의 전류가 ±0.1 A로 나타나고 있다. 최초 0 V에서 2 V로 순바이어스가 인가되면, 전류가 흐르지 않다가 1 V 전후에서 급격한 전류의 증가가 일어남을 알 수 있다. 반대로, 2 V에서 역바이어스가 인가되면,

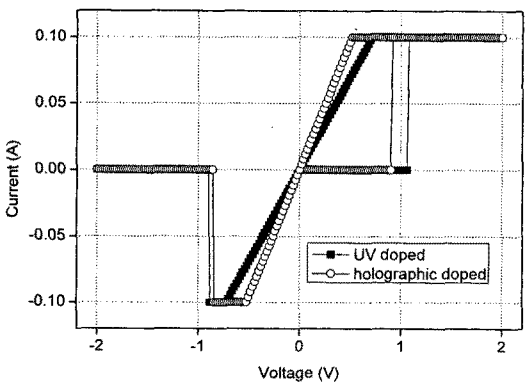


그림 3. 전압-전류 특성 그래프.

Fig. 3. Current-voltage characteristic graph.

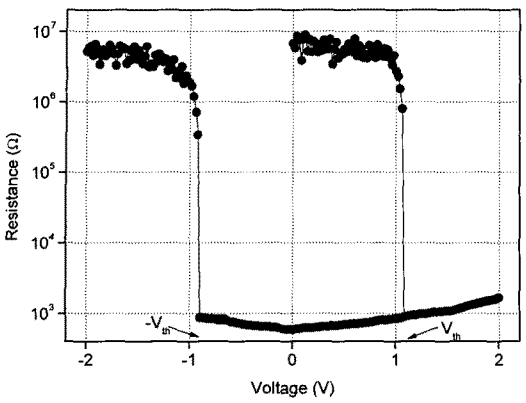


그림 4. Ultraviolet 노광에 의해 도핑 된 소자의 전압-저항 특성 그래프(파장길이 405 nm, 1 J/cm^2).

Fig. 4. Restance-voltage graph of PMC device for UV light(wavelength 405 nm, 1 J/cm^2).

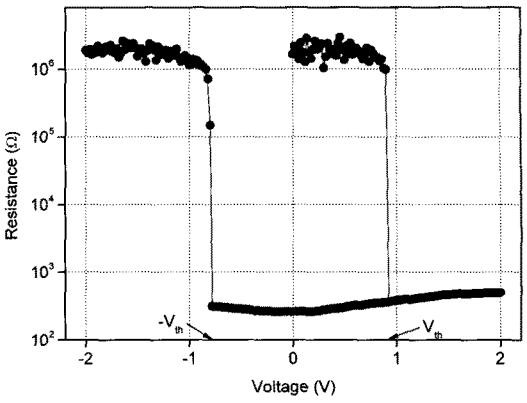


그림 5. Holographic lithography 방법으로 도핑 된 소자의 전압-저항 특성 그래프.

Fig. 5. Restance-voltage graph of PMC device for holographic lithography.

전압의 세기에 따라 전류가 감소하다가 -1 V 근처에서 전류의 흐름이 멈추는 것을 알 수 있다.

UV로 도핑된 소자에서는 1.08 V에서 전류의 증가가 발생하였고, -0.9 V에서 전류가 차단되었다. Holographic lithography로 도핑 된 소자에서는 0.92 V와 -0.78 V에서 전류의 급격한 증가와 감소가 감지되었다. 또한, 0 V를 전후로 한 직선 그래프의 기울기에서 holographic lithography로 도핑된 소자의 기울기가 더 가파른 것을 알 수 있다. 이는 ON 상태에서 소자 자체 저항이 더 작다는 사실을 반증하는 것인데, holographic lithography 과정을 거치면서, Ag^+ 이온의 활발한 도핑 및 회절격자 내에 Ag^+ 이온이 집중되었다고 생각 할 수 있고, 결과적으로 형성된 전도경로의 밀도가 더 조밀하다고 생각 할 수 있다.

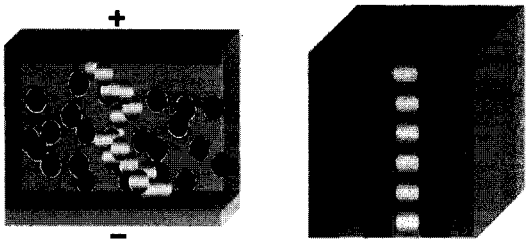
그림 4는 UV를 이용해 Ag^+ 이온을 도핑시킨 소자의 전압-저항 특성 그래프이다.

전압을 0 V → 2 V로 순방향으로 증가시켰을 때, 고저항 상태를 유지하다가 1.08 V에서 저저항 상태로 급격히 감소하였다. 반대로, 2 V → -2 V로 전압을 역방향으로 가하였을 때는 저저항상태가 유지되다가 -0.9 V에서 고저항으로 급격히 증가하였다. 고저항 상태에서는 약 6 ~ 7 MΩ을 보이고 있으며, 저저항 상태에서는 약 1 KΩ 정도를 나타내고 있다. 3 order 이상의 on-off 저항비를 갖고 있음을 알 수 있다.

순바이어스를 가하면, 양극과 연결된 Ag 층에서 Ag^+ 이온들이 생성되고, 음극을 띄고 있는 하부전극 쪽으로 Ag^+ 이온들이 이동하게 된다. 하부전극에 도달한 Ag^+ 이온들은 음극에서 공급되는 전자(electrons)와 결합하여 Ag 원자를 형성하게 되고, 형성된 금속원자가 chalcogenide 박막 내부에 super-ionic 형태로 자리 잡은 Ag^+ 이온들을 징검다리 삼아 축적되어 상부전극과 하부전극이 연결되면 전류가 흐르는 통로가 만들어 지게 된다. 이 과정은 그림 3의 급격한 전류 증가의 원인이 된다. 반대로 전계의 방향을 바꾸어 역바이어스를 가하면, 전도경로를 형성하고 있는 금속원자가 Ag^+ 이온과 전자로 분리되어 전류의 흐름이 단절되고, 저항의 급격한 상승이 유도 된다.

그림 5는 holographic lithography 방법으로 회절격자를 형성시키는 방법으로 Ag^+ 이온을 도핑시킨 소자의 전압-저항 특성 그래프이다.

0 V → 2 V로 전압을 순방향으로 증가시켰을 때, 고저항 상태를 유지하다가 0.92 V에서 저저항 상태로 저항이 감소하였다. 반대로, 2 V에서 역바이어스전압을 가하였을 때는 낮은 저항상태가 유지되다가 -0.78 V에서 저항값이 급격히 증가하였다. 고저항 상태에서는 약 1 ~ 5 MΩ의 저항값을 보였으며, 저저항 상태에서는 약 1 KΩ 정도의 저항값을 나타내었다. UV 광원을 이용한 결과와 마찬가지로 3 order 이상의 on-off 저항비를 갖지만, 스위칭 전압이 감소했음을 알 수 있다.



(a) (b)

그림 6. 고체전해질 내부에 형성된 전도경로 비교 (a) UV 광도핑, (b) Holographic lithography 광도핑.

Fig. 6. The comparison of conduction pathway in solild electrolyte layer (a) UV doped. (b) Holographic lithography.

Holographic lithography 방법은 그림 6(b)와 같이 박막에 회절격자를 형성시킨다. 회절격자는 두 개의 입사된 빔의 간섭현상에 의해 불균등하게 에너지를 공급받음으로써 형성되는데, 보강간섭에 의해 에너지가 증폭된 구간은 더 많은 에너지를 받아 Ag^+ 이온의 확산을 가속화 시키고, 상쇄간섭에 의해 에너지가 감소된 구간은 상대적으로 적은 에너지를 받아 Ag^+ 이온의 확산이 더뎌지게 된다고 생각 된다. 보강간섭과 상쇄간섭은 일정한 주기를 갖는데, 이러한 특징을 이용하여 chalcogenide 박막 내에 확산되는 Ag^+ 이온을 특정구간으로 집중시킬 수 있다[4,5]. 순바이어스를 이 구간에 가하게 되면, 보다 많이 침투된 Ag^+ 이온에 의해 전도경로의 형성이 원활 할 수 있고, 격자 내부에 형성된 전도경로는 그림 6(b)와 같이 직선형태의 모양을 얻을 수 있으리라 생각된다.

UV에 의해 전체적으로 Ag^+ 이온이 확산되는 그림 6(a)의 경우와 비교했을 때, 일종의 패턴을 형성시키게 되는 것이다.

4. 결 론

우리는 이번 연구에서 holographic lithography 법을 이용하여 chalcogenide 박막 내부에 패턴을 형성하고자 하였고, UV 도핑 방법에 의해 제작된 소자의 결과와 비교·분석 하였다.

UV-doped 소자는 1.08 V일 때, off에서 on상태로 스위칭 되었고, -0.9 V일 때 off상태로 스위칭 되었다. Holographic lithography에 의해 도핑된 소자는 0.92 V일 때, off에서 on 상태로 스위칭 되었고, -0.78 V에서 off상태로 스위칭 되었다. Holographic lithography가 적용된 소자의 동작전압이 감소하는 결과를 얻어 낼 수 있었다. Holographic lithography에 의해 형성 된 회절격자는 보강 및 상쇄간섭을 일으켜 빛에너지를 주기적으로 집중시킨다. 빛에너지가 집중 된 부분에서는 Ag^+ 이온의 활발한 도핑을 유도하고, 그 결과로 저전압에서 전도경로를 형성시킬 수 있으며, 보다 조밀한 전도경로를 형성시킨 것으로 생각된다.

우리는 이번 연구를 통해 비정질 상태의 chalcogenide 박막 내부에 일종의 패턴을 형성시킴으로써 소자의 스위칭 전압에 대한 성능 향상을 이끌어 냈다. 이 같은 결과로 차세대 비휘발성 메모리로써 PMC 소자에 holographic lithography를 적용할 수 있는 가능성을 엿보았다고 할 수 있다.

감사의 글

이 논문은 2008년 정부(교육과학기술부)의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구임(KRF-2008-313-D00465).

참고 문헌

[1] M. Mitkova and M. N. Kozicki, "Silver incorporation in Ge-Se glasses used in programmable metallization cell devices", J. Non-Cryst. Solids, Vol. 299-302, p. 1023, 2002.

[2] 최혁, 구상모, 조원주, 이영희, 정홍배, "Programmable metallization cell 응용을 위한 Ag-doped 칼코게나이드 박막의 전기적 저항 변화 특성", 전기전자재료학회논문지, 20권, 12호, p. 1022, 2007.

[3] M. N. Kozicki, M. Park, and M. Mitkova, "Nanoscale memory elements based on solid state electrolytes", IEEE Trans. Nanotechnology, Vol. 4, No. 3, p. 331, 2005.

[4] J. I. Park, J. T. Lee, C. H. Yeo, Y. J. Lee, J. B. Kim, and H. B. Chung, "Polarization dependence of holographic grating in chalcogenide film", Jpn. J. Appl. Phys., Vol. 42, No. 8, p. 5090, 2003.

[5] C. H. Yeo, K. N. Lee, K. Shin, J. B. Kim, and H. B. Chung, "Electrical erasing of holographic grating in amorphous chalcogenide thin films", Jpn. J. Appl. Phys., Vol. 44, No. 7B, p. 5769, 2005.