

논문 2009-46TC-12-6

# 단일 칩 X-band 달링톤-캐스코드 증폭기

## ( An MMIC X-band Darlington-Cascode Amplifier )

김 영 기\*, 두 석 주\*\*

( Young Gi Kim and Seok Joo Doo )

## 요 약

본 논문에서는 증폭특성이 우수한 달링톤-캐스코드(Darlington-Cascode) 증폭기 구조를 제안하였다. 전통적으로 고주파 증폭 특성이 우수하다고 알려진 기존의 캐스코드 증폭기 회로와의 비교를 위해 본 논문에서는 제안된 달링톤-캐스코드 구조와 기존의 캐스코드 구조의 증폭기를 동일 칩 상에 인접하도록 설계하였다. 이 회로들은 45 GHz의  $f_T$ 를 가진 0.35- $\mu\text{m}$  SiGe 기반의 초고주파 단일 칩(MMIC; Monolithic Microwave Integrated Circuit)으로 제작되어 동일 조건 하에서 X-band 대역의 고주파 증폭특성들이 측정, 비교 및 분석되었다. 성능 측정결과 제안된 달링톤-캐스코드 증폭기는 11.5 dBm의 P1dB와 19.5 dB의 선형 증폭도를 보여주었으며, 기존 캐스코드 증폭기와 비교시 P1dB는 5.2 dB, 이득면에서는 2.5 dB의 향상된 결과를 나타내었다.

## Abstract

This paper describes a monolithic Darlington-cascode amplifier (DCA) operating at X-band, realized with a 0.35-micron SiGe bipolar process, which provides 45 GHz  $f_T$ . A conventional cascode amplifier was also designed on the same process and tested to establish a reference. Compared to the reference cascode amplifier, the proposed monolithic amplifier circuit exhibits an improved gain of 2.5 dB and improved output power 1-dB compression point of 5.2 dB with 72% wider bandwidth. Measurement results show 19.5 dB gain, 11.2 dBm 1-dB compression power, and 3.1 GHz bandwidth. These results demonstrate that the Darlington-cascode cell is an advantageous substitute to the conventional cascode amplifier.

**Keywords :** Cascode Amplifier, Darlington-cascode Amplifier, SiGe, HBT

## I. 서 론

높은 주파수 동작특성과 높은 증폭 이득을 얻기 위한 증폭기 회로의 연구는 지속적으로 진행되어 왔다. 특히 달링톤 부스터 구조는 전류 증폭도의 향상과 입력저항의 증가를 위하여 널리 사용되어 왔으며<sup>[1~2]</sup>, 다양한 반도체 공정을 이용한 초고주파 광대역 증폭기<sup>[1~9]</sup> 중에

서 피드백을 적용한 달링톤 증폭기 회로는 여러 장점을 보여준다<sup>[1]</sup>. 반면 캐스코드 증폭기 회로 구조는 피드백 커패시터의 밀러 효과를 최소로 줄여주기 때문에 단일 트랜지스터를 사용한 증폭기에 비하여 상당히 높은 주파수 신호까지 증폭할 수 있는 것으로 알려져 있다.

본 논문에서는 이러한 두 개 구조의 장점을 융합한 달링톤-캐스코드(Darlington-Cascode) 구조의 초고주파 증폭기 회로를 제안하고자 한다. 제안되는 달링톤-캐스코드 구조는 참고문헌 [8~9]에서 제시된 기존의 구조에 비해 부하저항을 공통으로 연결함으로써 고주파 신호의 증폭 경로 차이를 최소화함과 동시에 초고주파 증폭 특성을 추구하는 구조로 구별된다.

\* 정회원, 안양대학교 정보통신공학과  
(Dept. of Information and Communication,  
Anyang University)

\*\* 정회원, 육군3사관학교 전자공학과  
(Korea Army Academy at Young-Cheon)

※ 본 논문은 과학재단 지원사업의 연구비로 수행됨  
(R01-2003-000-10455-0)

접수일자: 2009년11월13일, 수정완료일: 2009년12월14일

## II. 캐스코드 증폭기 회로 구조와 달링톤-캐스코드 증폭기 회로 구조

그림 1은 전통적인 캐스코드 증폭기의 회로구조를 보여준다. 회로는 입력 단 트랜지스터  $Q_{C2}$ 와 출력에 직렬로 연결된 출력 단 트랜지스터  $Q_{C3}$ 로 이루어진다. 이 캐스코드 증폭기회로의 저주파 또는 직류 전압 증폭도는 다음 식으로 주어진다.

$$A_{Cascode} = -g_{mC2} r_{eC3} g_{mC3} R_L \quad (1a)$$

$$r_{eC3} = \frac{r_{\pi C3}}{1 + r_{\pi C3} g_{mC3}} \quad (1b)$$

여기서  $g_{mC2}$ 와  $g_{mC3}$ 는 각각 트랜지스터  $Q_{C2}$ 와  $Q_{C3}$ 의 전달컨덕턴스이고,  $r_{\pi C3}$ 는 트랜지스터  $Q_{C3}$ 의 베이스 분포저항이며,  $r_{eC3}$ 는 트랜지스터  $Q_{C3}$ 의 에미터 단에서 환산한 테브난 등가 저항이다.

본 논문에서 제안하는 달링톤-캐스코드 증폭기 회로

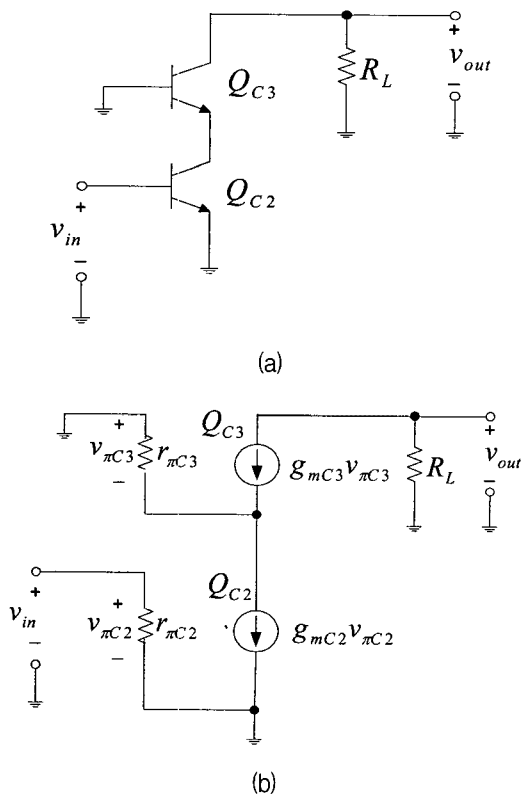


그림 1. 캐스코드 증폭기 회로의 (a) 회로도 (b) 전압 증폭도 계산을 위한 등가회로도

Fig. 1. The schematics of the cascade amplifier. (a) Basic topology. (b) The circuit of (a) for calculating voltage gain.

의 회로 구조는 그림 2와 같다. 여기서는 기존 캐스코드 증폭기 회로 구조의 입력 단 트랜지스터( $Q_{C2}$ )가  $Q_1$ 과  $Q_2$ 로 이루어진 달링톤 부스터 증폭 회로로 대체되었다. 이 달링톤 부스터 증폭 회로는 증폭도와 이득의 곱으로 나타내는 고주파 증폭 특성 및 고주파 전력 증폭 특성이 우수하다는 특징을 갖는다. 또한 부하저항에 첫 번째 트랜지스터  $Q_1$ 과 두 번째  $Q_2$ 의 컬렉터 단자들이 출력 트랜지스터  $Q_3$ 의 에미터 단에 연결됨으로써 참고문헌 [8~9]에서 제시한 달링톤-캐스코드 구조에 비해 경로에 의한 신호의 위상 차이를 최소화할 수 있다. 아울러 입력 트랜지스터의 에미터 피드백 저항  $R_{e1}$ 은 입력 임피던스를 증가시켜서 50 옴의 입력 정합을 용이하게 하지만 잡음 지수를 저하시키는 요인이 되기도 한다. 따라서 이 저항 값을 최적화함으로써 증폭기회로의 초고주파 증폭특성이 상당히 향상될 수 있다.

달링톤-캐스코드 증폭기 회로의 저주파 또는 직류 전압 증폭도는 다음 식으로 구해진다.

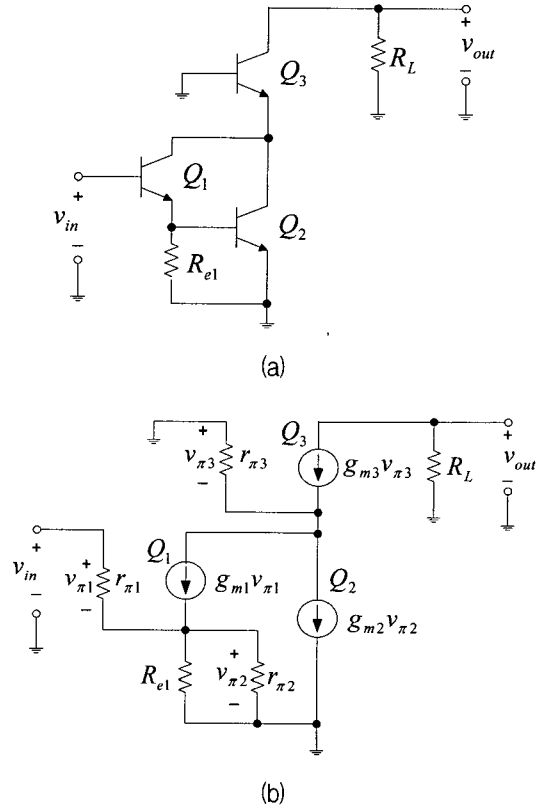


그림 2. 제안한 달링톤-캐스코드 증폭기 회로의 (a) 회로도 (b) 전압 증폭도 계산을 위한 등가회로도

Fig. 2. The schematics of the new DCA. (a) Basic topology. (b) The circuit of (a) for calculating voltage gain.

$$A_{DCA} = - \left[ \frac{\left( \frac{R_{e1} + r_{\pi 2}}{R_{e1} r_{\pi 2}} \right) g_{m1} + \left( \frac{1}{r_{\pi 1}} + g_{m1} \right) g_{m2}}{\left( \frac{R_{e1} + r_{\pi 2}}{R_{e1} r_{\pi 2}} \right) + \frac{1}{r_{\pi 1}} + g_{m1}} \right] r_{e3} g_{m3} R_L \quad (2a)$$

$$r_{e3} = \frac{r_{\pi 3}}{1 + r_{\pi 3} g_{m3}} \quad (2b)$$

여기서  $g_{m1}$ ,  $g_{m2}$ ,  $g_{m3}$ 와  $r_{\pi 1}$ ,  $r_{\pi 2}$ ,  $r_{\pi 3}$ 는 각 트랜지스터  $Q_1$ ,  $Q_2$ ,  $Q_3$ 에 해당되는 전달 컨덕턴스와 베이스 입력저항들이며,  $r_{e3}$ 는 트랜지스터  $Q_3$ 의 에미터 단에서 나타나는 테브난 등가저항이다. 만일  $r_{\pi 1}$ ,  $r_{\pi 2}$ , 및  $R_{e1}$ 의 값들이 1보다 매우 크다면 식 (2a)는 다음과 같이 근사화 될 수 있다.

$$A_{DCA} \approx - \left[ \left( \frac{R_{e1} + r_{\pi 2}}{R_{e1} r_{\pi 2}} \right) + g_{m2} \right] r_{e3} g_{m3} R_L \quad (3)$$

그러므로 달링톤-캐스코드 증폭기 회로의 전압증폭도와 캐스코드 증폭기 회로의 전압증폭도 비율은 다음과 같이 구해질 수 있다.

$$\frac{A_{DCA}}{A_{Cascode}} = \frac{\left[ \left( \frac{R_{e1} + r_{\pi 2}}{R_{e1} r_{\pi 2}} \right) + g_{m2} \right] r_{e3} g_{m3}}{g_{mC2} r_{eC3} g_{mC3}} \quad (4)$$

만약 트랜지스터  $Q_3$ 와  $Q_{C3}$ 가 동일한 특성을 갖는다면 식 (4)는 다음과 같이 근사화 될 수 있다.

$$\left. \frac{A_{DCA}}{A_{Cascode}} \right|_{Q_3 = Q_{C3}} = \frac{\left[ \left( \frac{R_{e1} + r_{\pi 2}}{R_{e1} r_{\pi 2}} \right) + g_{m2} \right]}{g_{mC2}} \quad (5)$$

또한 식 (5)에서 트랜지스터  $Q_2$ 와  $Q_{C2}$ 의 특성이 동일하다면 전압증폭도 비율은 1보다 크게 되며, 이는 달링톤 캐스코드 증폭기 회로의 전압증폭도가 캐스코드 증폭기 회로의 전압 증폭도보다 크다는 것을 말해준다.

따라서

$$\left. \frac{A_{DCA}}{A_{Cascode}} \right|_{Q_3 = Q_{C3} \text{ and } Q_2 = Q_{C2}} \geq 1 \quad (6)$$

이러한 저주파 신호의 증폭특성에 대한 분석 비교 결과로부터 달링톤-캐스코드 증폭기 회로의 고주파 증폭 성능도 캐스코드 증폭기 회로보다 우수하다고 예측 가

능하다. 일반적으로 증폭기 회로의 초고주파증폭 특성은 기생 커패시터, 트랜지스터의 크기, 정합회로 특성, 바이어스, 기판의 누설 정도 등 다양한 파라미터들에 영향을 받는다. 따라서 이러한 파라미터들을 고려하여 X-band 주파수에서 최대의 소신호 증폭도를 갖도록 최적화된 달링톤-캐스코드 증폭기가 설계되었다.

### III. 증폭기 제작 및 특성 분석

제안한 달링톤-캐스코드 증폭기 회로와 캐스코드 증폭기 회로들이 0.35- $\mu\text{m}$  SiGe 바이폴라 단일 칩 공정을 이용하여 동일 웨이퍼 상에서 인접하게 제작되었다.

단일 칩 회로 연결선 및 기판의 특성으로 생기는 초고주파 기생성분은 참고문헌 [10]에서 제시한 GSM (Ground Shield Microstrip Line) 기법을 적용하여 고려되었다. 입력과 출력 정합회로가 포함된 이 두 증폭기 회로가 그림 3에 나타나있다. 그림 4는 제작한 단일 칩 회로의 현미경 사진으로서 패드를 포함한 각각의 칩 면적은 490 mm  $\times$  950 mm 이다.

달링톤-캐스코드 증폭기 회로와 캐스코드 증폭기 회

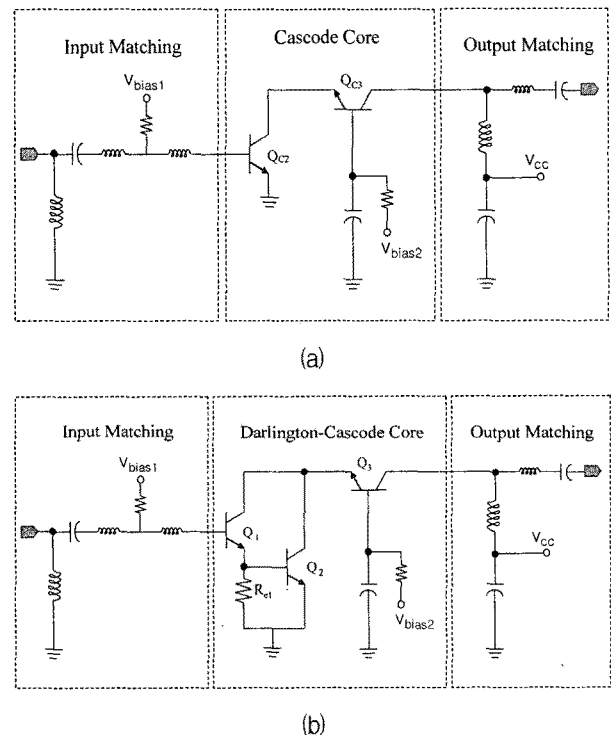


그림 3. 증폭기 회로도 (a) 캐스코드 증폭기 (b) 달링톤-캐스코드 증폭기

Fig. 3. Schematic of the high gain amplifier circuits: (a) cascode amplifier and (b) proposed DCA.

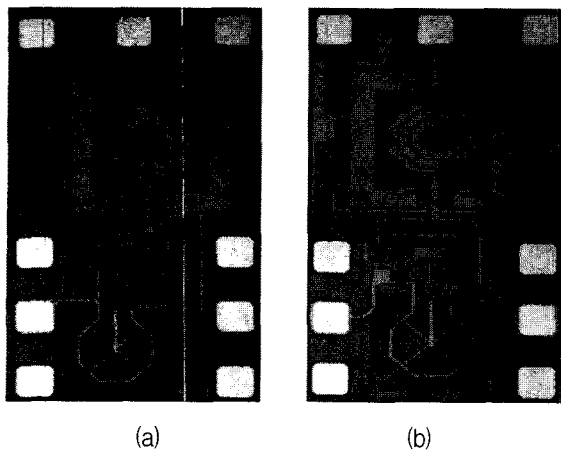


그림 4. 제작한 칩의 현미경 사진 (a) 캐스코드 증폭기 (b) 달링톤-캐스코드 증폭기

Fig. 4. Microphotograph of fabricated monolithic amplifiers: (a) cascode amplifier and (b) proposed DCA.

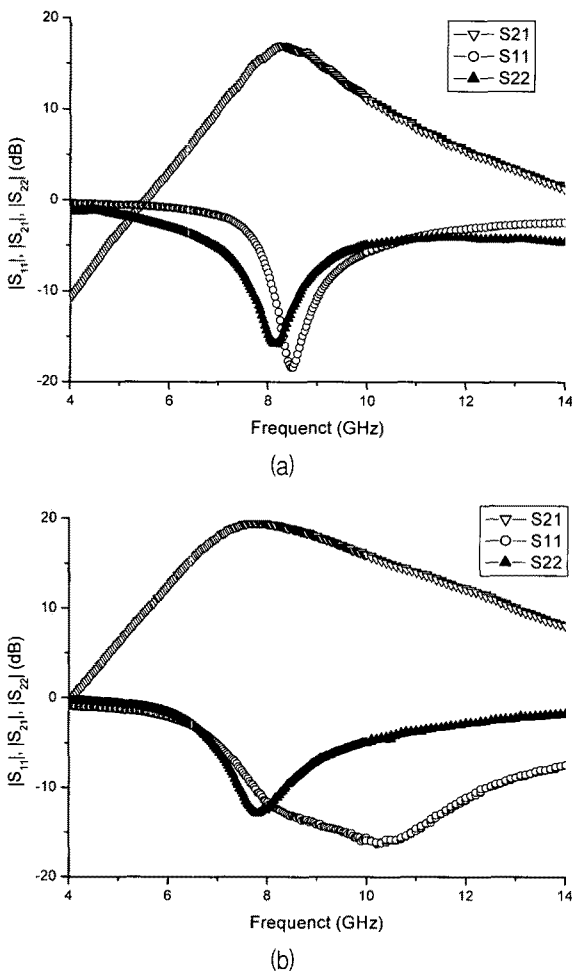


그림 5. S-파라미터 측정 결과 (a) 캐스코드 증폭기 (b) 달링톤-캐스코드 증폭기

Fig. 5. Measured  $|S_{11}|$ ,  $|S_{21}|$ , and  $|S_{22}|$  of (a) cascode amplifier and (b) proposed DCA.

로의 X-band 고주파 증폭 특성 비교를 위해 두 회로 모두 4.5 V의 직류 전원전압으로 21 mA의 직류 전류를 소모하도록 동일한 바이어스 조건이 적용되었다. 입력과 출력 정합의 상대가 회로의 고주파 증폭 특성에 미치는 영향을 최소화하기 위하여 해당 주파수에서 50 옴에 정합 되도록 단일 칩 내부에 정합회로를 내장하였다. 그림 5는 두 회로에 대한 S-파라미터 측정결과를 보여준다. 달링톤-캐스코드 증폭기 회로의 증폭도는 19.5 dB, 입력 정합은 -11.7 dB, 출력정합은 -12.3 dB로 각각 측정되었으며, 반면 캐스코드 증폭기 회로의 증폭도는 17.0 dB, 입력 정합은 -13.2 dB, 출력정합은 -15.3 dB로 각각 측정되어, 달링톤-캐스코드 증폭기 회로가 캐스코드 증폭기 회로보다 2.5 dB 더 우수한 증폭특성을 보여 주었다.

첫 번째 트랜지스터의 피드백 저항  $R_{e1}$ 이 광대역 정합을 용이하게 하는 역할을 수행함으로써, 달링톤-캐스코드 증폭기 회로의  $|S_{21}|$ 이 6.4 GHz의 광대역 주파수 대역에서 10 dB 이상이 되도록 유지 할 수 있었으나, 캐스코드 증폭기의 경우는 단지 3.1 dB의 대역만이 가능하였다. 달링톤-캐스코드 증폭기 회로의 3 dB 대역 주파수 구간도 3.1 GHz 인데 반하여, 캐스코드 증폭기의 경우는 1.8 GHz 밖에 되지 않음으로써, 달링톤-캐스코드 증폭기의 광대역 증폭특성은 캐스코드 증폭기 회로에 비하여 72%의 향상을 보였다.

그림 6은 잡음지수의 측정결과를 보여준다. 각 증폭기 회로의 회로 파라미터들은 최대의 전력이득을 위하여 최적화되었기 때문에 잡음 지수는 대체적으로 약간

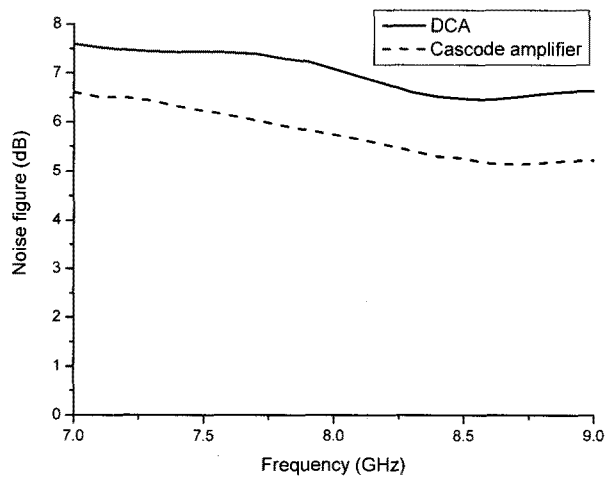


그림 6. 50 옴 시스템으로 측정된 잡음지수  
Fig. 6. Noise figure at 50 W.

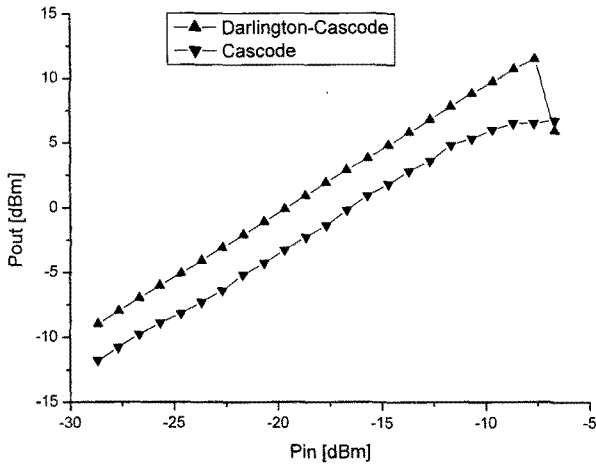


그림 7. 입력 전력 증가에 대한 출력 전력의 변화  
 Fig. 7. Measured output power as a function of input power.

높게 측정되었다. 달링톤-캐스코드 증폭기 회로의 최소 잡음지수는 8.6 GHz 에서 6.5 dB이었으며, 이는 8.7 GHz에서 5.2 dB의 최소 잡음지수를 보인 캐스코드 증폭기 회로보다 약간 높으나, 이는 피드백 저항  $R_{e1}$ 이 갖는 저항 성분의 영향에 기인하는 것으로 해석될 수 있다.

그림 7에서는 입력 전력에 대한 출력 전력의 선형적 증가를 도시하였다. 달링톤-캐스코드 증폭기 회로에서는 상당히 우수한 선형적 출력 전력의 증가가 나타나다가 최대전력에 도달하면서 출력전력이 급격히 저하됨을 볼 수 있다. 이렇게 최대전력에 도달한 이후에는 증폭기 회로의 성능이 저하되어 다시 입력 전력을 줄여도

최대 전력에 다시 도달하지 못하는 현상이 나타났다. 제안된 달링톤-캐스코드 증폭기 회로의 P1dB는 11.2 dBm으로 측정되었으며, 이는 5.6 dBm으로 측정된 캐스코드 증폭기 회로에 비하여 5.6 dB 만큼 우수한 선형성을 보여 주었다.

#### IV. 결 론

본 논문에서는 증폭특성이 우수한 달링톤-캐스코드 증폭기 구조를 제안하였다. 고주파 증폭 특성이 우수한 것으로 알려진 기존의 캐스코드 증폭기 회로와 본 논문에서 제시한 증폭기를 동일 칩 상에 인접하게 45 GHz의  $f_T$ 를 가진 0.35- $\mu\text{m}$  SiGe 기반의 단일 칩으로 설계 및 제작하여 동일한 조건 하에서 X-band 대역의 고주파 증폭특성을 측정, 비교 및 분석하였다.

표 1과 2에 요약된 측정 주요 결과에서 볼 수 있듯이

표 2. 캐스코드 증폭기와 달링톤-캐스코드 증폭기의 X-band 증폭특성 비교

Table 2. Performance of cascode amplifier and proposed DCA.

측정 파라미터	$ S_{21} $ (dB)	$ S_{11} $ (dB)	$ S_{22} $ (dB)	P1dB (dBm)	최소 잡음지수 (dB)
캐스코드	17.0	-13.2	-15.3	5.6	5.2
달링톤-캐스코드	19.5	-11.7	-12.3	11.2	6.5

표 1. SiGe HBT 단일칩 증폭기 회로의 성능비교

Table 1. Comparison of Several Monolithic SiGe HBT Amplifiers.

참고문헌	주파수 (GHz)	최대 $ S_{21} $ (dB)	최소 잡음지수(dB)	주요 회로 구조	P1dB (dBm)	$f_T$ 및 공정
[11]	8.5	40	-	2단 캐스코드	21.4	200 GHz, SiGe HBT
[12]	10	19.5	1.36	캐스코드	-	200 GHz, SiGe HBT
[13]	10	17	2.7	캐스코드	-	200 GHz, SiGe HBT
[14]	10.5	24	4.4	2단 캐스코드	-5	46 GHz, SiGe HBT
[15]	11	21	4.8	2단 캐스코드	-5	49 GHz, SiGe BiCMOS
[16]	8	11.3	-	달링톤	-2.2	30 GHz, SiGe BiCMOS
[17]	10	11	2.78	캐스코드	-	180 GHz, SiGe HBT
[18]	5	10	4.5	공통에미터	0	47 GHz, SiGe HBT
본 논문	8	17	5.2	캐스코드	5.6	45 GHz, SiGe HBT
본 논문	8	19.5	6.5	달링톤-캐스코드	11.2	45 GHz, SiGe HBT

달링톤-캐스코드 증폭기 회로구조는 캐스코드 증폭기 회로 구조에 비하여 P1dB는 11.2 dBm으로 5.6 dB 만큼 향상되었고, 선형 증폭도는 19.5 dB로 2.5 dB만큼 향상 되었다.

초고주파수 신호에 대하여 우수한 선형성과 우수한 증폭특성이 갖기 때문에 제안된 달링톤-캐스코드 증폭기 구조는 HBT, HEMT, BJT 등 모든 종류의 트랜지스터를 이용한 초고주파 증폭기 회로에 적용이 가능하다.

\* IDEC의 CAD 툴 지원에 감사드립니다.

### 참 고 문 헌

- [1] R. G. Meyer and R. A. Blauschild, "A 4-terminal wide-band monolithic amplifier," *IEEE Journal of Solid-State Circuits*, vol. 16, no. 6, pp. 634-638, Dec. 1981.
- [2] K. W. Kobayashi, R. Esfandiari, M. E. Hafizi, D. C. Streit, A. K. Oki, L. T. Tran, D. K. Umemoto, and M. E. Kim, "GaAs HBT wideband matrix distributed and Darlington feedback amplifiers to 24 GHz," *IEEE Trans. on Microwave Theory and Techniques*, vol. 39, no. 12, pp. 2001-2009, Dec. 1991.
- [3] J. S. Lee and J. D. Cressler, "Analysis and design of an ultra-wideband low-noise amplifier using resistive feedback in SiGe HBT technology," *IEEE Trans. Microwave Theory and Techniques*, vol. 54, no. 3, Mar. 2006.
- [4] N. H. Sheng, W. J. Ho, N. L. Wang, R. L. Pierson, P. M. Asbeck, and W. L. Edwards, "A 30 GHz bandwidth AlGaAs-GaAs HBT direct-coupled feedback amplifier," *IEEE Microwave and Guided Wave Letters*, vol. 1, no. 8, pp. 208-210, Oct. 1991.
- [5] H. S. Tsai, R. Kopf, R. Meledes, M. Meldes, A. Tate, R. Ryan, R. Hamm, and Y. K. Chen, "90 GHz baseband lumped amplifier," *Electronics Letters*, vol. 36, no. 22, pp. 1833-1834, Oct. 2000.
- [6] M. C. Chiang, S. S. Lu, C. C. Meng, S. A. Yu, S. C. Yang, and Y. J. Chan, "Analysis, design, and optimization of InGaP-GaAs HBT matched-impedance wide-band amplifiers with multiple feedback loops," *IEEE Journal of Solid-State Circuits*, vol. 37, no. 6, pp. 694-701, Jun. 2002.
- [7] Y. Suzuki, H. Shimawaki, Y. Amamiya, N. Nagano, T. Niwa, H. Yano and K. Honjo, "50-GHz-bandwidth baseband amplifiers using GaAs-based HBT's," *IEEE J. Solid-State Circuits*, vol. 33, Issue 8, pp. 1336-1341, Sep. 1998.
- [8] K. W. Kobayashi, "A novel E-mode PHEMT linearized Darlington cascode amplifier," in *IEEE Comp. Semic. I.C. Symp.*, 2006, pp. 153-156.
- [9] K. W. Kobayashi, Y. C. Chen, I. Smorchkova, R. Tsai, M. Wojtowicz, and A. Oki, "1-watt conventional and cascoded GaN-SiC Darlington MMIC amplifiers to 18 GHz," in *Proc. 2007 IEEE Radio Frequency Integrated Circuits(RFIC)*, Jun. 2007, pp. 585-588.
- [10] J. S. Lee, Y. G. Kim, E. J. Lee, C. W. Kim, and P. Roblin, "A 8-GHz SiGe HBT VCO design on a low resistive silicon substrate using GSML," *IEEE Trans. Circuits and Systems-I*, vol. 54, no. 10, pp. 2128-2136, Oct. 2007.
- [11] J. Andrews, J. D. Cressler, and M. Mitchell, "A high-gain, two-stage, X-band SiGe power amplifier," in *IEEE MTT-S Microwave Symp. Dig.*, Jun. 2007, pp. 817 - 820.
- [12] W. M. L. Kuo, Q. Liang, J. D. Cressler, and M. A. Mitchell, "An X-band SiGe LNA with 1.36 dB mean noise figure for monolithic phased array transmit-receive radar modules," in *IEEE Radio Frequency Integrated Circuits. Symp. Dig.*, 2006, pp. 11-13.
- [13] P. Roux, Y. Baeyens, J. Weiner, and Y. K. Chen, "Ultra-low-power X-band SiGe HBT low-noise amplifiers," in *IEEE MTT-S Int. Microw. Symp. Dig.*, 2007, pp. 1787-1790.
- [14] Y. J. Llano and A. H. Guardado, "SiGe BiCMOS LNA meeting FCC part 15 ultra-wideband restrictions," in *Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems Dig.*, 2004, pp. 183-186.
- [15] K. Nakajima, Y. Yoshida, H. Ueda, T. Nishino, H. Fukumoto, and N. Suematsu, "X-band SiGe-MMIC low noise amplifier using low parasitic capacitance via holes for emitter grounding," in *Proc. 2007 IEEE Radio and Wireless Symposium*, Jan. 2007, pp. 431-434.
- [16] J. Chen, T. Yoshimasu, W. Hu, H. Liu, N. Itoh, and K. Yonemura, "An Ultra-Wideband and Low-Power Amplifier Using 0.35- $\mu$ m SiGe BiCMOS Technology," in *Proc. 2006 International Conference on Communications, Circuits and Systems*, Jun. 2006, pp. 2614-2617.
- [17] W.M. L. Kuo, R. Krithivasan, X. Li, Y. Lu, J. D.

Cressler, H. Gustat, and B. Heinemann, "A low-power, X-band SiGe HBT low-noise amplifier for near-space radar applications," *IEEE Microwave and Guided Wave Letters*, vol. 6, no. 9, pp. 520-522, Sep. 2006.

[18] D. Barras, F. Ellinger, H. Jackel, and W. Hirt, "A low supply voltage SiGe LNA for ultra-wideband frontends," *IEEE Microwave and Guided Wave Letters*, vol. 14, no. 10, pp. 469-471, Oct. 2004.

저 자 소 개



김 영 기(정회원)  
 1983년 한양대학교 전자공학과 (공학사)  
 1985년 한양대학교 전자공학과 (공학석사)  
 1993년 Univ. of Texas at Arlington 전기 공학과 (공학박사)  
 1986년~1996년 한국전기통신공사 연구개발원 (선임연구원)  
 1996년~현재 안양대학교 이공대학 정보통신 공학과 (교수)  
 2005년~2006년 The Ohio State Univ.(객원교수)  
 <주관심분야 : RFIC, MMIC, 반도체 소자 및 회로>



두 석 주(정회원)  
 1995년 육군사관학교 전산학과 (이학사)  
 1999년 연세대학교 전자공학과 (공학석사)  
 2008년 The Ohio State Univ. 전기공학과(공학박사)  
 현재 육군3사관학교 전자공학과 부교수  
 <주관심분야 : RF 소자 비선형 모델링, 대신호 (large-signal) 특성 분석>