

# RF ICs

송봉섭 · 범진욱 (서강대학교)

## I. 서론

무선통신이 실생활이 쓰이기 시작한 것은 불과 10년 정도 넘는 시간이지만 그 동안 무선통신은 단순한 무전기와 TV, 라디오 방송을 넘어서 우리의 일상생활에서 없어서는 안 될 수단이 되었다. 휴대폰의 사용으로 활성화된 무선통신은 무선팬(IEEE 802.11a/b/g /n), WiBro, 지상파 및 위성 DMB, Bluetooth, GPS, RFID, UWB, 각종 radar 등의 여러 가지 형태로 실생활에 쓰이고 있으며, 이러한 경향은 앞으로도 더 가속화될 것으로 예상된다.

우리 주변에서 흔하게 사용되는 무선기기는 주어진 표준을 엄격하게 만족시켜 사용되고 있다. 신호가 무선으로 전송되므로 다른 신호와 간섭하지 않는 기준이 요구되고, 이를 만족하기 위한 회로가 구성되어야 한다.

무선 통신을 구현하기 위한 고주파 RFIC는 GaAs계 등 화합물반도체를 사용하다가 최근 들어 Si CMOS기반의 회로가 많이 사용되고 있다. LNA와 mixer 등의 단순한 기능회로를 개별적으로 실장하여 판매하고 적용하던 수준에서 벗어나, 비용절감을 위해 디지털 블럭을 포함한

하나의 시스템을 하나의 칩으로 구현하는 부분이 대세로 자리 잡았다. 이에 따라 많은 기능 블록을 하나의 칩으로 구현할 수 있는 Si CMOS 고주파 RF회로가 기반 기술로 자리 잡고 있다.

본 논문에서는 각종 무선 규격에 따른 RF IC 와 이에 대한 연구 동향을 비전문가 입장에서 이해할 수 있도록 기술하여 RF IC에 대한 기본적인 이해를 돋도록 하겠다.

## II. 통신 규격과 할당 주파수

RF IC의 연구분야는 회로의 사용되는 표준 및 주파수에 따라 크게 (1) 휴대폰에 관련된 Cellular, (2) WLAN/WiMAX, (3) UWB (4) Millimeter과 (5) 차세대 무선통신으로 나눌 수 있다.

또한 연구하는 회로에 따라 크게 (1) 수신기 (receiver)와 송신기(transmitter)를 통합한 송수신기 (transceiver), (2) power amplifier, (3) VCO와 주파수합성기, (4) filter와 baseband amplifier, (5) 고주파 스위치와 같은 기타 회로 등으로 나눌 수 있다. 이중 RF IC 사용되는 다양한 무선통신 표준에 대하여 먼저 살펴보겠다.

〈표 1〉 이동통신규격<sup>[1]</sup>

GSM/UMTS (3GPP) Family	
GSM (2G)	GPRS EDGE (EGPRS) – EDGE Evolution CSD –HSCSD
UMTS (3GPP)	W-CDMA (UMTS) HSPA – HSDPA, HSUPA, HSPA+ UMTS-TDD – TD-CDMA – TD-SCDMA FOMA Super-Charged
3GPP Rel.8 (Pre-4G)	E-UTRA
LTE	
Advanced (4G)	
cdmaOne/CDMA2000 (3GPP2) Family	
cdmaOne (2G)	
CDMA200 (3G) EV-DO	

## 1. Cellular Transceivers

전 세계적으로 적용이 가능한 통신표준을 만들기 위해 여러 통신 조직 간의 협력이 현실화되고 있다. 3GPP(3rd Generation Partnership Project)는 GSM(Global System for Mobile Communications)규격을 바탕으로 CDMA air interface를 포함하여 개발되었다. 1998년부터 발표되기 시작된 3GPP는 여러 번의 release를 거쳐 release 7이후 부터는 Long Term Evolution (LTE)라는 이름으로 불리고 있다. 3GPP는 〈표 1〉과 같이 분류된다.

이동통신 규격에 따라 주파수대역이 여러 가지로 적용되는데, 지역에 따라 사용되는 주파수에 약간의 차이가 있게 된다. CDMA의 경우도 각 나라에 따라 사용되는 주파수가 다른데 이를

요약하면 아래 〈표 2〉와 같다.

전 세계에서 가장 많이 사용되는 GSM 역시 여러 가지 대역의 주파수가 사용된다. 이중 GSM-900과 GSM-1800이 유럽, 중동, 아프리카, 아시아를 포함하여 대부분의 지역에서 사용되고 있으며 GSM-850과 GSM-1900은 미국과 캐나다 등 미국에서 주로 사용된다.

〈표 2〉 지역에 따른 CDMA주파수<sup>[2]</sup>

System	Country	Uplink	Downlink
CDMA	China	2300–2400	
CDMA	Japan	830–840	875–885
CDMA(PCS)	Korea	1750–1780	1840–1870

〈표 3〉 GSM 주파수밴드<sup>[3]</sup>

System	Band	Uplink (MHz)	Downlink (MHz)
GSM-850	850	824.0–849.0	869.0–894.0
P-GSM-900	900	890.0–915.0	935.0–960.0
E-GSM-900	900	880.0–915.0	925.0–960.0
R-GSM-900	900	876.0–915.0	921.0–960.0
DCS-1800	1800	1710.0–1785.0	1805.0–1880.0
PCS-1900	1900	1850.0–1910.0	1930.0–1990.0

W-CDMA를 포함하는 UMTS의 경우 W-CDMA 2100, 1900, 1700, 900, 850 MHz의 여러 가지 band가 있어 지역에 따라 다르게 사용되고 있다<sup>[2]</sup>. 이외 많은 주파수 대역이 통신 규격에 따라 할당되어 운영되고 있다. 미국 내에서 사용되는 주파수를 요약하면 다음 〈표 4〉와 같다.

여러 무선 통신을 사용하게 되면서 주파수가 점차 고갈되어가고 있는데, 미국에서는 아날로그 TV방송 (UHF 52-69)에 사용되던 700 MHz

<표 4> 미국 내에서의 여러 가지 이동통신 주파수<sup>[2]</sup>

Planned Frequency	Band	Range
SMR iDEN	800	806~824 851~869
AMPS GSM IS-95 (CDMA), IS-136 (D-AMPS), 3G	Cellular	824~849 869~894 896~901 935~940
GSM, IS-95 (CDMA), IS-136 (D-AMPS), 3G	PCS	1850~1910 1930~1990
3G, 4G, MediaFlo, DVB-H	700 MHz	698~806
Unknown	1.4 GHz	1392~1395 1432~1435
3G, 4G	AWS	1710~1755 2110~2170
4G	BRS/EBS	2500~2690

&lt;표 5&gt; 휴대폰 외 여러 가지 무선통신 규격

Technology	Frequency
GPS <sup>[5]</sup>	1575.42 MHz
Wireless LAN <sup>[6]</sup>	2400 ~ 2484 MHz, 5150 ~ 5825 MHz
위성DMB <sup>[7]</sup>	2630 ~ 2655 MHz
지상파 DMB <sup>[8]</sup>	181.264 ~ 208.736 MHz
Bluetooth <sup>[9]</sup>	2402 ~ 2480 MHz
Zigbee <sup>[10]</sup>	2400 ~ 2483 MHz
RFID <sup>[11]</sup>	13.56 MHz 860 ~ 960 MHz
WiMax <sup>[12]</sup>	2.3 ~ 2.7 GHz, 3.3 ~ 3.8 GHz, 4.9 ~ 5.95 GHz
UWB <sup>[13]</sup>	3.1 ~ 10.6 GHz

대역의 주파수가 2008년 1월 24일에 경매에 부쳐졌다. UHF의 5 블록으로 나누어 진행된 경매에서 가장 큰 블록(Block C: 22 MHz)은 미국의 무선통신사 Verizon에게 돌아가게 되었다. 향후 이 주파수 대역이 어떻게 사용될 것인가에 대한 귀추가 주목된다<sup>[4]</sup>.

## 2. Cellular 이외의 다양한 무선통신 규격

휴대폰 이외에도 무선통신은 일상생활에서 다양하게 사용되고 있다. 이 중 중요한 규격을 요약하면 다음의 <표 5>와 같다.

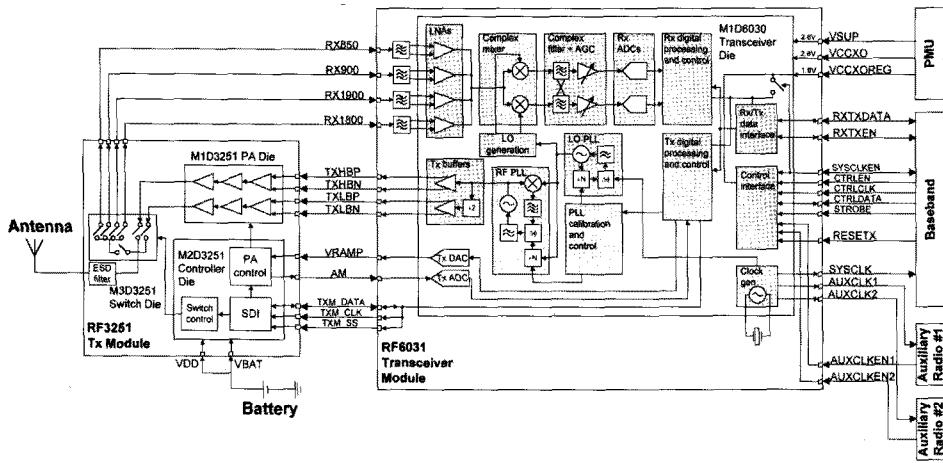
많은 통신 규격이 2.45 GHz 주변의 주파수를 사용하는데 이 주파수대역은 가정에서 조리용으로 사용하는 마이크로웨이브오븐에서 발생하는 주파수와 동일하다. 가정에서 사용되는 마이크로웨이브오븐은 1kW 단위의 큰 출력을 발생시킨다. 이러한 조리용 마이크로파 신호에 의해 통신신호가 간섭을 받을 수 있어서 이 주파수 대역을 사용한 장거리 신호 전송은 불가능하다. 그

래서 2.45 GHz 주변의 주파수는 근거리통신 규격으로 비교적 자유롭게 사용할 수 있도록 할당되었다.

최근 들어 컴퓨터 무선 인터넷 시장의 급속한 신장으로 WLAN 관련 칩셋과 무선인터넷을 위한 WiMax/WiBro 관련 칩이 많이 연구되었다. 또한, 다양한 사용자들의 요구에 따라 DMB/ DVB/DAB 분야에서 채널선택기능을 갖는 여러 형태의 multimedia수신기가 필요하게 되면서, 이 분야가 새로운 연구 분야로 자리를 잡아가고 있다.

## III. RF IC의 각종 회로 연구

RF IC는 여러 가지 회로로 나뉘어 연구가 진행되고 있다. 여러 가지 기능 회로의 내용과 연구 동향을 설명하면 다음과 같다.



〈그림 1〉 RFMD사의 Polaris 3의 Top Level 블록 다이어그램 [14]

## 1. Transceiver

Transceiver는 receiver와 transmitter가 하나로 합쳐진 기능 블록으로서 고주파 신호와 저주파 기저신호 사이의 주파수 변환이 주기능이다. Receiver에서는 RF신호로부터 기저대역의 신호를 만들고, transmitter에서는 기저대역의 신호를 변조하여 송신주파수의 신호를 발생시킨다. 전통적으로 transceiver는 아날로그기저신호와 RF신호의 변환을 담당했으나, 집적화가 많이 진행된 최근의 칩에서는 기저대역의 신호가 아날로그 대신 디지털 신호로 출력된다 [14]. 디지털 기저대역 신호를 출력하기 위해서는 수신단에 저잡음 증폭기(LNA: low noise amplifier), down-conversion mixer, filter, automatic gain control, ADC(analog-to-digital data convertor)와 digital data processing unit 까지 포함되어야 한다. 한편, 송신단에는 송신 디지털신호처리부, up-conversion mixer, Tx buffer(driver amplifier)가 포함되어야 한다. 전력증폭기(PA: power amplifier)는 보통

transceiver 칩에 같이 집적이 되기보다 별도의 칩으로 만들어지게 되는데 그 이유는 다음과 같다. 첫째, 전력증폭기의 경우 출력이 크므로 하나의 칩으로 구성할 때 수신부에 영향을 줄 수 있다. 둘째, InGaP등 Si 아닌 다른 technology로 회로가 구성 되는 경우가 많다. 셋째, 출력을 크게 하기 위해 전력 증폭기는 다른 회로들과 다른 공급 전압을 사용할 수 있다. 이와 같은 이유로 전력 증폭기는 개별 칩으로 구성되는 경우가 많다.

Transceiver의 주된 경향은 고집적도를 통해 많은 기능 블록을 단일칩화하는 것과 더불어 단일칩으로 다중 표준 혹은 다중 주파수를 지원할 수 있도록 하는 것이다. 예를 들면 GSM의 경우, 많이 쓰이는 주파수대역이 850 MHz, 900 MHz, 1800 MHz, 1900 MHz이므로, 하나의 칩에서 이 4가지 주파수 대역을 모두 지원할 수 있도록 RF 회로가 구성된다. 다른 주파수 신호를 처리하기 위해서는 보통 RF front-end에 해당하는 수신단의 저잡음 증폭기(LNA: low noise amplifier)와 송신단의 power amplifier (이 때 power

amplifier는 transceiver 칩에서 분리) 및 driver amplifier를 다중 주파수신호 처리가 가능하도록 설계한다. 대개 하나의 회로로 여러 주파수 대역을 처리하기 보다는 각 주파수별로 다른 증폭회로를 만들고, 스위치를 이용하여 receiver 혹은 transmitter 신호경로에서 적절한 회로를 선택함으로써 여러 주파수 신호를 처리할 수 있도록 한다. RF신호를 증폭하는 회로인 LNA와 driver amplifier(혹은 buffer)는 바로 mixer와 연결이 되는데, mixer는 수신기에서는 고주파신호(RF)를 저주파신호로 송신기에서는 저주파신호를 고주파신호로 변환하게 되어, 보통 송신단과 수신단 각각 1개의 mixer가 모든 주파수 대역을 cover할 수 있다.

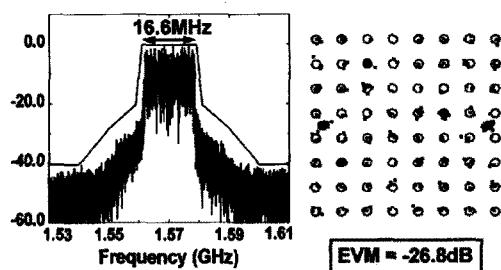
송수신 방식은 IF(intermediate frequency)의 크기에 따라 (1) heterodyne (IF 주파수가 수수백 MHz), (2) Low IF (IF 주파수가 channel bandwidth 정도의 값), (3) Zero IF (IF 주파수가 0 Hz, direct conversion)으로 나눌 수 있는데, 외부 filter를 사용하지 않고 일체형으로 제작될 수 있는 Zero IF(혹은 direct conversion)방식과 low IF방식이 주로 사용되고 있다.

Direct conversion의 경우 외부부품 없이 one-chip으로 송수신기의 모든 부품을 구현하기 용이하여 가격경쟁력을 가질 수 있다. 그러나 Direct conversion의 경우 신호가 주파수 0인 DC주변에 존재하게 되므로, DC 주변의 간섭신호인 dc offset과 1/f 잡음 등에 의한 영향으로 적용이 어려울 수 있다. DC주변의 신호와 잡음을 동시에 제거하는 경우 direct conversion의 적용이 용이해 지는데, 변조방법에 따라 제거되는 DC영역에 신호가 많이 포함되어 direct conversion이 어려워지는 경우가 발생한다. 이 경우 low IF방식이 사용되기도 한다. Low IF는

IF주파수가 채널 대역폭 정도 되어 image신호가 인접 channel에 해당하는 경우이다. Image 신호의 제거를 위해 on-chip poly-phase filter 등을 사용하여 one-chip화를 할 수 있다<sup>[15]</sup>.

Transceiver의 각종 회로는 주어진 무선통신 규격에 따라 설계되어야 한다. 송신기의 경우 linearity와 power efficiency, 수신기의 경우 noise figure와 gain, linearity 등의 필요한 규격을 만족해야 한다. 송신기에서의 linearity는 결국 최종단인 전력증폭기 출력의 spectral mask 규격을 만족시키기 위해 필요하다. 수신기에서의 linearity 규격은 보통 IIP3(input 3rd order intercept point)로 나타내는데, 수신기 기능 회로 각각의 IIP3 요구조건은 신호의 흐름을 따라 뒷단에 위치할수록 커진다. 그 이유는 수신단에서 신호가 진행될수록 점점 큰 신호가 되기 때문이다. 송신단과 수신단 모두 선형적으로 동작하는 회로를 만들기 위한 여러 가지 아이디어가 지속적으로 보고되고 있다.

RFMD사의 GSM을 위한 Top Level 블록 디어그램이 <그림 1>에 소개되었다. 송수신기와 전력증폭기, 2개의 칩으로 이루어져 있으며, GSM의 4개 주파수 대역을 처리할 수 있도록 4개의 LNA와 2개의 전력 증폭기가 포함되어 있

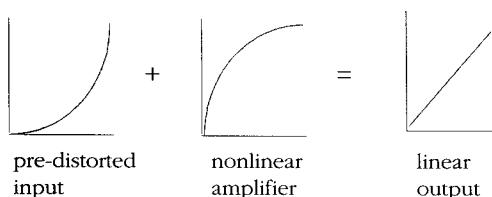


<그림 2> Spectral Mask와 출력 측정 결과 및 신호 constellation과 EVM측정<sup>[19]</sup>

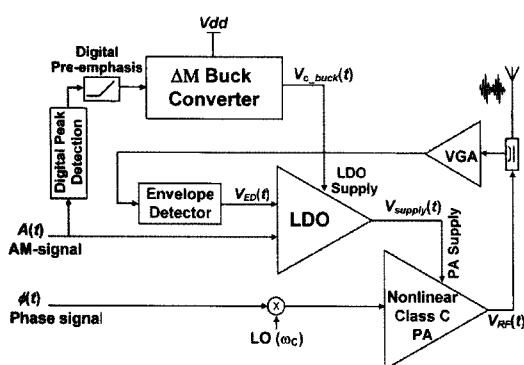
다. 이 송수신기 칩에는 filter와 ADC, 주파수 합성기를 모두 포함하고 있어 상당히 큰 집적도를 가진다<sup>[14]</sup>.

## 2. 전력증폭기 (power amplifier)

전력증폭기(power amplifier)는 무선통신에서 전력소모에 가장 직접적으로 영향을 미치는 소자로서, 여러 가지 특성 중 출력의 주파수특성과 효율이 가장 중요한 성능의 척도이다. 전력증폭기의 출력은 각 표준에서 정해진 spectral mask 안에 제한되어야 한다. Spectral mask와 실제 측정된 결과를 비교한 예가 <그림 2>에 표시되었다. 주어진 주파수출력특성을 만족시키기 위해서는 선형증폭기 (linear power amplifier)가 필요한데, 선형증폭기는 효율이 매



<그림 3> Pre-distorter방법



<그림 4> Feedback과 pre-emphasis가 혼합된 polar transmitter 구조<sup>[18]</sup>

우 낮기 때문에 효율면에서 어려움을 겪게 된다. 따라서 비선형 증폭기를 사용하면서 선형성을 보장하기 위한 많은 방법이 이미 연구가 되었는데, (1) pre-distorter 혹은 post-distorter, (2) feedforward, (3) feedback, (4) envelop modulation (진폭변조)과 같은 방법이 있다<sup>[16]</sup>.

Pre-distorter는 입력 신호를 미리 변형하여 전력증폭기를 통과하면서 저하된 선형성을 보상하는 방법이다 <그림 3><sup>[17]</sup>.

Feedforward는 비선형 증폭기를 통과하면서 발생하는 intermodulation 성분을 따로 만들어 주신호의 intermodulation 성분을 상쇄시켜 선형성을 향상시키는 방법이다<sup>[17]</sup>. 또한 feedback은 output신호를 feedback시켜 input신호와 비교함으로써 선형성을 증가시키는 방법으로서, 신호를 크기와 위상으로 나누어 feedback하는 polar feedback과 IQ신호를 각각 feedback하는 Cartesian feedback 등이 있다<sup>[16]</sup>.

진폭변조는 최근에 가장 많이 사용되는 방법으로서, 효율이 높은 비선형 증폭기인 Class C, D, E, F, F-1<sup>[16]</sup> 등을 사용하면서 전력증폭기의 공급전압을 진폭에 따라 조절함으로써 출력전압을 제어하는 방법이다. 진폭변조는 기저밴드의 출력신호를 진폭과 위상 부분으로 나누어 전력증폭기를 변조하게 되는데, 진폭과 위상을 나누므로 polar 송신기이라 하기도 한다. 진폭변조에는 여러 가지 방법이 가능하다. 기저대역의 신호를 디지털로 보내 진폭 변조하는 방법<sup>[18]</sup> 등이 가능하며 feedback을 통해 input 신호와 비교하고 pre-distorter(혹은 pre-emphasis) 등과 같이 사용하여 선형성을 향상시킬 수 있다.

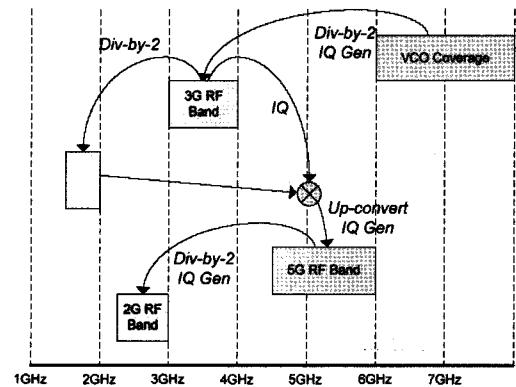
최근에는 효율을 높이기 위해 class E회로가 많이 사용되는데, 이 경우 공급전압의 2-3배에 해당하는 전압스wing 때문에 power amplifier의

보호가 필요하다. 특히 load의 임피던스 부정합이 있는 경우 반사파에 의한 damage가 크게 되므로 출력 전압모니터를 통한 closed-loop 보호 회로를 같이 내장하기도 한다<sup>[20]</sup>.

### 3. 주파수합성기 (Frequency Synthesizer)

주파수 합성기는 입력 전압에 따라 주파수를 발생시키는 VCO (Voltage Controlled Oscillator)와 주파수를 제어하기 위해 사용되는 PLL (Phase Locked Loop)로 이루어진다. 기존에는 주파수 합성기가 별도의 칩으로 제작되었으나 최근에는 송수신기와 함께 하나의 칩으로 제작되고 있다<sup>[14]</sup>. 주파수합성기가 송수신기와 일체형으로 제작되는 경우 주파수합성기에서 발생하는 큰 클락신호 등에 의한 잡음이 송수신기의 성능에 영향을 주기 때문에 이에 대한 주의가 요구된다.

주파수합성기는 다른 송수신기의 회로들에 비해 큰 전력소모와 넓은 면적을 차지하게 된다. 따라서 최근에는 주파수가 현격하게 다른 다중규격을 지원하기 위한 여러 주파수를 사용하는 회로에 하나의 주파수 합성기만 사용되는 경우가 많다. 이런 경우 조절 가능한 VCO의 주파수 대역이 넓어야 한다. 무선 송수신기에 사용되는 VCO는 보통 위상잡음이 작은 LC 발진기형태로 구성되며, L과 C값을 조정하여 공진주파수를 변경함으로써 주파수를 조절한다. 보통 L값을 전압에 따라 변화시키기 어려우므로, 전압에 따라 C값이 변하는 varactor가 LC 공진회로에 사용된다. 공진회로의 C 변화량을 크게 하기 위해 몇 개의 C를 스위치로 연결하여 연결되는 C의 값을 바꿈으로써 주파수를 대략적으로 변화시킨 후, varactor의 C 값을 미세 조

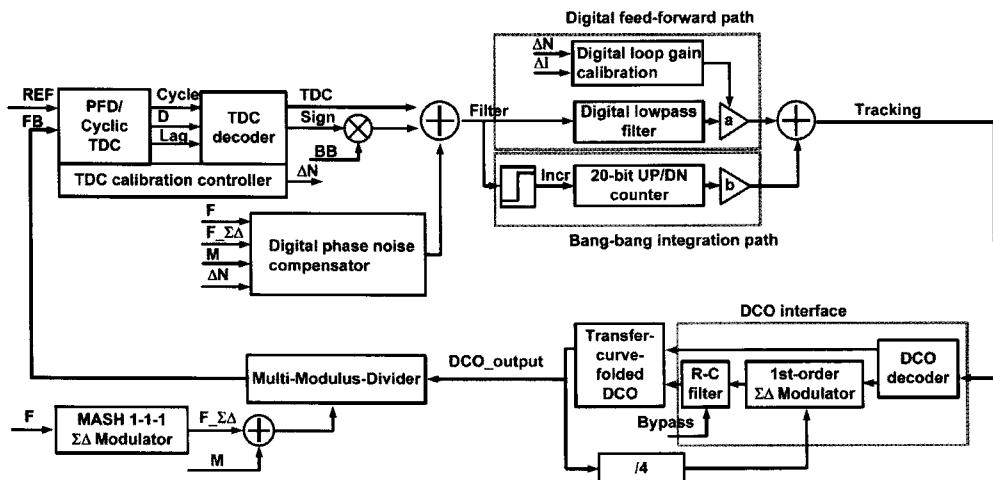


〈그림 5〉 3개 RF 대역을 하나의 VCO로 포함하는 주파수 설계<sup>[12]</sup>

정하는 방법이 주로 사용된다<sup>[12]</sup>.

하나의 주파수 합성기로 여러 주파수 대역을 사용하는 회로에 사용하기 위한 방법은 송수신기 전체 architecture 설계 시에 고려되어야 한다. 한 예로 fixed and mobile WiMAX를 위해 2.3-2.7 GHz, 3.3-3.8 GHz, 4.9-5.95 GHz를 포함하는 회로는 다음과 같이 하나의 주파수 합성기로 구현할 수 있다. 우선 6-8 GHz 주파수조절이 가능한 VCO를 이용하여 3 GHz 대역은 2로 나누어 사용한다. 5 GHz 대역은 4로 나눈 것과 2로 나눈 것의 합으로 사용하고, 2 GHz 대역은 5 GHz 대역을 다시 1/2로 나눈 것을 사용함으로써 하나의 주파수 합성기로 모든 대역에서 사용 가능하도록 구현할 수 있다.

PLL의 loop bandwidth는 loop의 안정화를 고려하여 보통 reference 주파수의 1/20로 결정한다. VCO의 위상 잡음은 주파수 합성기의 loop bandwidth 만큼 low pass filtering되므로 loop bandwidth가 넓을수록 VCO의 위상잡음이 주파수 합성기 전체의 위상잡음 특성에 미치는 영향은 적다고 볼 수 있다. 그러나 loop

〈그림 6〉 All Digital Fractional-N PLL<sup>[21]</sup>

bandwidth를 증가시키기 위해서는 reference 주파수를 증가시켜야 하는데, 발생 주파수가 reference 주파수의 정수배로 되는 integer-N PLL 방식에서는 reference 주파수가 무선 통신 규격의 채널 간격이상으로 될 수 없다. 통신을 위한 주파수 합성기에서 생성되는 주파수는 모든 채널을 포함해야 하기 때문이다. 따라서 loop bandwidth를 넓게 하기 위해 채널 간격보다 높은 reference 주파수를 사용하기 위해 fractional-N 방식의 PLL이 사용된다. Fractional-N 방법은 발생 주파수를 정수배로 나누어 reference를 비교하는 방식이 아니므로 나머지 값에 의해 spur가 발생하는 단점이 있다. Fractional-N PLL의 spur를 감소시키기 위해 1) interpolation 2) ADC를 이용한 보정, 3)  $\Delta \Sigma$  modulator를 이용한 noise shaping 방법 등이 주로 사용된다.

최근에는 digital 회로로 PLL을 구성하는 digital PLL (DPLL) 연구가 많이 진행되고 있다. DPLL은 출력주파수가 digital로 결정되는 DCO (digitally controlled oscillator), 주파수 혹은

위상 비교 결과를 디지털 신호로 변환하여 출력하는 TDC (Time-to-digital converter PFD), digital loop filter 등으로 구성된다<sup>[21]</sup>.

주파수합성기에서는 VCO의 위상 잡음 특성 개선, 전하펌프의 전류 부정합 및 잡음 개선, 위상 잡음 개선을 위한 PLL 구조 등에 대한 다양한 연구가 진행되고 있다.

#### IV. 결론

RF IC는 무선통신에 사용되는 고주파 신호를 처리할 수 있는 회로로서, 여러 송수신기 구조의 단점과 전력 증폭기의 비선형성, 주파수 합성기의 위상잡음 등을 개선시키기 위한 꾸준한 노력으로 많은 발전을 거듭해 왔다. 최근에는 하나의 칩에 다양한 기능이 집적되고 있는 것은 물론, 하나의 칩으로 다양한 무선통신 규격에 사용하는 것에 대한 활발한 연구가 진행되고 있어 RFIC는 앞으로 더욱 발전할 전망이다.

또한, 고주파회로에서 기존에 어렵다고 생각되었던 ESD, switch, 다중 주파수 지원 등의 부분들이 빠르게 해결되어 가고 있어서 최근에는 신뢰도와 완성도가 높은 chip이 생산되고 있다.

### 참고문헌

- [1] "3GPP," Wikipedia The free Encyclopedia, [www.wikipedia.org](http://www.wikipedia.org), 2009.
- [2] "Cellular frequencies," Wikipedia The free Encyclopedia, [www.wikipedia.org](http://www.wikipedia.org), 2009.
- [3] GSM frequency bands Wikipedia The free Encyclopedia, [www.wikipedia.org](http://www.wikipedia.org), 2009.
- [4] [www.wikipedia.org](http://www.wikipedia.org), "United States 2008 wireless spectrum auction", 2009.
- [5] Sung-Gi Yang et al., "A single-chip CDMA-2000 zero-IF transceiver for band-class 4 with GPS support", 33rd European Solid State Circuits Conference, pp. 428-431, 2007.
- [6] T.-M. Chen et al., "A Low-Power Fullband 802.11a/b/g WLAN Transceiver With On-Chip PA", IEEE Journal of Solid-State Circuits, Vol. 42, no. 5, pp 983 - 991, 2007.
- [7] 서종수, "위성 DMB 기술 및 상용화 현황", 연세대학교 차세대 방송 기술 연구센터, 2005.
- [8] 김용한, "지상파 DMB 기술 및 표준 현황", BNC 기술 워크샵, 2005.
- [9] Elwan. M. Younus et al., "A buffer-based baseband analog front end for CMOS Bluetooth receivers." IEEE Transaction on Circuits and Systems II, Vol. 49, No. 8, pp. 545-554, 2002.
- [10] S.-J. Yee et al., "Interference Analysis of 2.4 GHz RF Transceivers Using ZigBee Standard in Multiple Integrated Laser Engagement System (MILES)", Asia-Pacific Microwave Conference, pp. 1-4, 2007.
- [11] Park, K.H. et al., "900 MHz Passive RFID Reader Transceiver IC", European Microwave Conference, pp. 1675 - 1678, 2006.
- [12] F. Beaudoin et al., "A fully integrated tri-band, MIMO transceiver RFIC for 802.16e," RFIC Symposium, pp. 113-116, 2008.
- [13] Hong Nie, Zhizhang Chen, "Transceiver Technologies for Impulse Radio Ultra Wideband (IR UWB) Wireless Systems", 6th Annual Communication Networks and Services Research Conference, pp3-4, 2008
- [14] A. W. Hietala et al., "Self-shielded quad-band EGPRS transceiver," RFIC Symposium, pp. 9-12, 2008.
- [15] J.-G. Jo et al., "A L1-band dual-mode RF receiver for GPS and Galileo in  $0.18\mu\text{m}$  CMOS," Radio Frequency Integrated Circuits Symposium 2008, pp. 21-24, 2008.
- [16] T. H. Lee, The Design of CMOS Radio - Frequency Integrated Circuits, 2nd ed., Cambridge, 2004.
- [17] W.-J. Kim et al., "Digital predistortion linearizes wireless power amplifiers," IEEE Microwave Magazine, Vol. 6, Issue 3, pp. 54-61, 2005.
- [18] J. Kitchen et al., "Combined Linear and  $\Delta$ -Modulated Switched-Mode PA Supply Modulator for Polar Transmitters," IEEE Journal of Solid-State Circuits, vol. 44, no. 2, pp. 404-413, 2009.

- [19] A. Kavousian et al., "A Digitally Modulated Polar CMOS PA with 20 MHz Signal BW," IEEE Journal of Solid-State Circuits, vol. 43, no. 10, pp. 2251-2258, 2008.
- [20] F. Carara et al., "A 3W 55 % PAE CMOS PA with Closed-Loop 20;1 VSWR Protection," ISSCC 2007 pp. 80-81, 2007.
- [21] Hsiang-Hui Chang et al., "A Fractional Spur-Free ADPLL with Loop-Gain Calibration and Phase-Noise Cancellation for GSM/GPRS/EDGE," IEEE International Solid-State Circuits Conference 2008, Digest of Technical Papers, pp. 200 - 606, 2008.



저자소개

송 봉 석

2006년 2월 서강대학교 공학석사  
 2004년 2월 서강대학교 공학사  
 2006년 2월 ~ 2008년 4월 삼성전자 DRAM 설계팀 연구원  
 2008년 5월 ~ 2008년 7월 삼성전자 DRAM 설계팀 선임 연구원  
 2008년 7월 ~ 현재 서강대학교 전자공학과 박사과정

주관심분야 : RF Transceiver IC, Analog Front-End IC



범 진 육

1987년 2월 서울대학교 자연과학대학 물리학과 학사  
 1989년 12월 미시간대학교 물리학과 석사  
 1995년 2월 코넬대학교 응용물리학과 박사  
 1995년 6월 ~ 1996년 8월 코넬대학교 박사후 연구원  
 1996년 9월 ~ 1998년 2월 Bell Labs., Lucent Technologies  
 1998년 3월 ~ 현재 서강대학교 전자공학과 교수

주관심분야 : 고속 및 고주파 회로