

다양한 영상크기에 적합한 나눗셈기를 사용하지 않은 가변적 평균기의 설계

Design of Variable Average Operation without the Divider for Various Image Sizes

양정주*, 정효원*, 이성목**, 최원태***, 강봉순****

Jeong-ju Yang*, Hyo-won Jeong*, Sung-mok Lee**, Won-tae Choi***, and Bong-soon Kang****

요약

본 논문은 WDR(Wide Dynamic Range)의 구현을 위한, 나눗셈기를 사용하지 않은 가변적 평균기의 설계에 관한 것이다. 이전에 제안하였던 평균기 [5]는 나눗셈기를 곱셈기로 대체함으로써 하드웨어의 복잡도 및 하드웨어 자원의 효율성을 향상시켰다. 하지만 기존에 제안한 구조는 가로와 세로의 길이를 측정하고, 사용자에게 의해 Mode에 설정되어 있는 기본 영상의 크기와 정확히 일치할 경우에만 동작이 가능하다는 단점이 있었다. 본 논문은 이러한 기존 평균기의 단점을 보완하기 위하여, 영상의 전체 크기를 이용하여 Mode를 선택하도록 하였다. 또한 특정 크기의 영상에만 적용되는 것이 아니라 다양한 크기의 영상에 대해서도 적용 가능하도록 제안한다. 특히, 보다 정확한 평균값을 구하기 위하여 외부 보상 값을 추가하였다. Verilog-HDL을 이용하여 설계하였으며, 합성결과를 통해 Serial multiplier의 구조가 좀 더 하드웨어 크기와 자원의 효율성이 높은 것을 확인하였다.

Abstract

In this paper, we proposed a variable average operation for a WDR(Wide Dynamic Range). The previously proposed average operation [5] improves hardware efficiency and complexity by replacing divider with multiplier. However, the previously proposed method has some weak-points. For example, there are counting horizontal and vertical length, and then the multiplier selects a Mode set by the user when the lengths exactly correspond with the image's size in the Mode. To compensate some weak-points, we change a Mode selection methods as a using the image's total size. Also, we propose another feature that it can be applied to various image sizes. To get a more accurate average, we add an external compensation value. We design the variable average operation using a Verilog-HDL and confirm that the Serial Multiplier's structure is better efficiency than Split Multiplier's structure.

Keywords : WDR, Serial multiplier, Split multiplier, Multiplier, Mean

1. 서론

태양으로부터 나오는 빛의 광원은 폭넓은 빛의 밝기를 제공하며, 이것을 통해 사람들은 같은 물체와 환경에 대해서 다양한 느낌을 갖게 된다. 시대가 발전하면서 카메라와 같이 눈으로만 볼 수 있었던 풍경을 저장할 수 있는 장치가 발명되었고, 최근에는 보다 선명한 화질을 제공하기 위해 다양한 영상신호처리(Image Signal Processing : ISP) 기법들이 연구되고 있다.

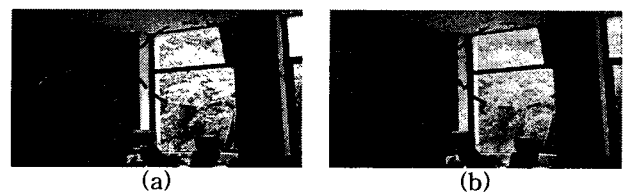


그림 1. (a) WDR 적용 전 (b) WDR 적용 후
Fig. 1. (a) Before WDR (b) After WDR

일반적으로 영상의 표현 범위라고 불리는 DR(Dynamic Range)은 영상장치의 센서가 표현할 수 있는 휘도의 최대값과 최소값의 비율을 나타내는 것으로 인간의 눈(시신경)은 이러한 DR의 한계를 갖지 않지만, 고성능의 영상 처리 장치라 할지라도 인간의 눈과는 달리 DR의 한계가 존재한다 [1]-[2]. 특히 WDR 기능은, 그림 1과 같이 DR의 비율을 증가시켜 보다 선명한 화질을 제공하는 기술로써, 최근의 ISP 기법 중 각광받는 기술의 하나이다 [3]-[4]. 그림 1의 (a)는 저조도 영상이며 (b)는 WDR 기능을 수행한 영상이다. 그림 1의 (a) 영상에서는 창가쪽의 밝은 부분의 영상이

*동아대학교 전자공학과 석사과정
 **동아대학교 전자공학과 박사과정
 *** (주) 삼성전기 중앙연구소 수석연구원
 ****교신저자 : 동아대학교 전자공학과 부교수
 투고 일자 : 2009. 7. 9 수정완료일자 : 2009. 10. 14
 게재확정일자 : 2009. 10. 29
 ※ 이 논문은 동아대학교 학술연구비 지원에 의하여 연구되었음.

포화되어 센서의 DR을 넘었기 때문에 영상의 정보가 제대로 표현되지 못한 것을 알 수 있다. WDR기능은, 그림 1의 (a)와 같이 포화라는 문제점을 해결하기 위해 적용되는 기술로써 WDR을 수행한 그림 1의 (b)영상은 영상의 정보를 살려 보다 선명한 화질을 제공하는 것을 알 수 있다.

본 논문은 WDR 기능의 수행여부를 판별하기 위한 휘도 정보의 평균을 구하는 것에 관한 것으로, 기존에 제안하였던 나눗셈기를 대신한 두 가지의 곱셈기 구조의 평균기에 대하여 몇 가지 기능을 추가한 평균기를 제안한다.

II. 알고리즘

2.1 기존 알고리즘 [5]

본 논문에서는 영상의 평균을 구하기 위한 평균기 설계를 제안하였다. 일반적인 평균기는 비교적 정확한 평균값을 구할 수 있는 나눗셈기를 사용하였지만, 이것은 하드웨어의 복잡도가 크고 하드웨어 자원의 효율성이 낮은 단점이 존재한다 [6]. 기존 방법에서는 이러한 나눗셈의 단점을 보완하기 위하여 곱셈을 이용하여 평균을 구하였다. 다음 식 (1)은 기존 방법에서 평균을 구하기 위하여 사용된 수식이다.

$$M_{hor} = \left(\sum_{x=1}^X input(x) \right) \div 2^{10}$$

$$M_{ver} = \left(\sum_{y=1}^Y M_{hor}(y) \right) \div 2^{10} \tag{1}$$

$$M_{propose} = (((M_{ver} \times ver_coef) \div 2^6) \times hor_coef) \div 2^6$$

$$가로보상값(hor_coef) = \frac{2^{10}}{X} \times 2^6$$

$$세로보상값(ver_coef) = \frac{2^{10}}{Y} \times 2^6 \tag{2}$$

식 (1)에 사용된 입력요소인 X와 Y는 입력 영상의 가로와 세로의 길이를 나타내며, M_{hor} 과 M_{ver} 은 각각 영상의 가로와 세로에 대한 임시 평균을 의미한다. M_{hor} 과 M_{ver} 를 구하는 과정에서 2^{10} 으로 나누는 것은 하드웨어로 나눗셈기를 사용하지 않기 위하여 가로와 세로의 길이를 2^{10} 으로 고정시킴으로써 shift로 대체하기 위함이다. 또한 이로 인해 평균을 구할 때 오차가 발생하게 된다. 따라서 보다 정확한 평균을 얻기 위해서는 입력 영상의 실제 길이를 이용하여 적절한 보상을 해주어야 한다. 식 (1)의 ver_coef 와 hor_coef 는 이러한 보상 값을 나타내는 변수로써 식 (2)와 같은 수식으로 입력 영상의 길이를 이용하여 적절한 값을 구하게 된다. 식 (1)에서 평균 값($M_{propose}$)을 구하기 위하여 M_{ver} 에 세로 보상 값을 곱하고 2^6 으로 나눠주고, 그 결과 값에 다시 가로 보상 값을 곱하고 2^6 으로 나눠주었다. 이것은 하드웨어 설계 시, 곱하기 결과의 비트 수를 줄이기 위함이다. 그리고 2^6 으로 나눠주는 것은 평균의 소수점 자리수를 맞추기 위한 것이다. X와 Y에 대한 각각의 보상 값인 가로 보상 값과 세로 보상 값은 소수점 연산을 위하여 6비트 확장한 값이다. 따라서 평균을 구하기 위하여 이 값들을 곱해 줄 경우, 실제 평균과 소수점 자리수가 틀어지게 되므로 다시 2^6 으로 두 번 나누어 줌으로써 소수점 자리수를 맞추어 주었다.

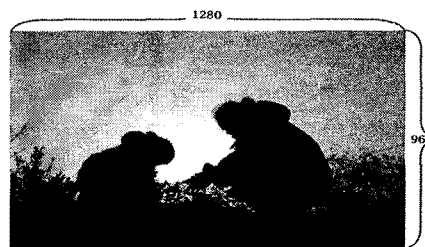


그림 2. WDR 평균 연산의 입력
Fig. 2. The input of mean operation for WDR

그림 2는 기존에 제안한 평균기의 입력 영상을 나타낸 것으로, Mode에 설정되어 있는 기본 영상 크기를 가진다. WDR을 구현하기 위해서는 휘도 성분의 평균값이 필요하므로, 그림 2와 같은 RGB 채널의 값에서 휘도 성분인 Y 채널의 값을 뽑아낸 후 평균을 구하는 과정을 수행한다 [7].

표 1. 기존 평균기의 보상 값

Table 1. Compensation values of previous method

Mode	영상 크기	가로보상값	세로보상값
0	1280 × 720	51	91
1	1280 × 960	51	68
2	2560 × 1920	25	34

표 1은 기존 평균기의 보상 값을 나타낸 것이다 [8]. 기존 평균기는 카운터를 이용하여 영상의 가로·세로 길이를 측정하고, 그 결과 값을 이용하여 표 1의 조건에 맞추어 Mode가 선택되도록 하였다. 평균의 오차를 줄이기 위하여 적용하는 보상 값은 식 (2)의 결과 값으로써 소수점 6번째 자리 값까지 확장시킨 값이다. 또한 보상 값은 선택된 Mode에 맞추어 Register에 저장된 값을 읽어오는 방식을 택하였다. 기존에 제안하였던 평균기는 표 1에 설정되어 있는 3가지 종류의 해상도에 대하여 정확한 크기가 측정되었을 때에만 Mode가 선택되도록 설계하였고, 이로 인해 다양한 크기의 해상도에 대해서는 적용을 하지 못하는 단점이 존재하였다.

2.2 추가한 영상의 종류

기존 방법의 단점을 보완하기 위하여 본 논문에서는 좀더 다양한 크기의 해상도에 대해 Mode를 추가하였고, 기존과는 다른 방법으로 Mode를 선택하도록 하였다. 표 2는 본 논문에서 제안하는 추가된 8가지 기본 영상의 크기를 나타낸 것이다.

표 2. 추가된 영상 크기

Table 2. Added images sizes

Mode	종류	영상 크기	전체 크기
0	VGA	640 × 480	307200
1	HD	1280 × 720	921600
2	1M	1280 × 960	1228800
3	UXGA	1600 × 1200	1920000
4	FULL HD	1920 × 1080	2073600
5	QXGA	2048 × 1536	3145728
6	5M	2560 × 1920	4915200
7	8M	3264 × 2448	7990272

표 2에 나타내었듯 본 논문에서 제안한 Mode는 총 8가지이다. 기존의 방식은 영상의 가로와 세로 길이를 측정하여,

Mode에 설정되어 있는 영상의 크기와 정확히 일치할 경우에만 Mode가 선택되는 방식을 이용하였기 때문에 Mode에 설정되어 있지 않은 크기의 영상이 입력되었을 경우 올바른 동작을 하지 못하는 것과 같은 단점이 존재하였다. 이러한 단점을 해결하기 위해 본 논문에서는 영상의 가로와 세로 길이를 이용하여 Mode를 선택하지 않고, 입력 영상의 전체 크기를 이용하여 Mode를 선택하도록 하는 방법을 제안한다. 제안한 평균기는 8 bit 입·출력 평균기이며, 입력 영상의 최대 크기는 가로×세로의 길이가 4095×4095의 값을 가질 경우로 결정하였다.

2.3 Mode 선택을 위한 조건 및 Mode별 보상 값

본 논문에서는 기존 평균기와 달리 입력 영상의 전체 크기를 이용하여 Mode를 선택하며, Mode 의 영상에 대해서도 적용이 가능한 평균기를 제안한다. 표 3은 이웃한 두 Mode에 대한 영상의 전체 크기에 대해 중앙값을 나타낸다. 표 3의 ‘전체 크기’는 각 Mode에 설정되어 있는 기본 입력 영상의 가로와 세로의 길이를 곱한 값이다. 영상의 전체 크기를 이용하여, 각 Mode 사이에 존재하는 크기를 갖는 영상에 대해서도 Mode를 선택할 수 있게 하기 위하여 Mode 사이에 경계값을 설정한다. 입력 영상의 전체 크기가 각 Mode에 설정되어 있는 영상의 전체 크기와 비교하여 좀 더 근접한 쪽으로 설정되도록 하기 위해 이웃한 두 Mode 사이의 중앙값을 결정한다. 표 3의 ‘중앙값’은 이웃한 두 Mode사이의 정중앙에 해당하는 값으로, Mode 선택을 위해 이 값을 사용할 경우 보다 근접한 Mode 선택이 가능하지만, Mode6과 Mode7 사이의 중앙값인 6452736라는 값을 비교하기 위해서는 23 bit 비교기를 사용하게 되므로 하드웨어 복잡도가 커지는 단점이 있다. 하드웨어 복잡도를 줄이면서 이웃한 Mode의 적절한 중앙값을 선택하기 위해 약간의 오차가 있더라도 2의 지수승이 되는 값을 이용하여 Mode를 설정한다.

표 3. 이웃한 두 Mode 사이의 중앙값

Table 3. Central values between two neighboring Modes

Mode	전체 크기	중앙값
0	307200	614400
1	921600	1075200
2	1228800	1574400
3	1920000	1996800
4	2073600	2609664
5	3145728	4030464
6	4915200	6452736
7	7990272	

표 4. Mode를 선택하기 위한 조건

Table 4. Conditions to select a Mode

Mode	경계값	Mode 선택의 조건
0	524288	< 000010
1	1048576	< 000100
2	1572864	< 000110
3	1835008	< 000111
4	2359296	< 001001
5	3932160	< 001111
6	6291456	< 011000
7	16769025	=> 011000

표 4는 실제로 Mode를 설정하기 위한 경계값이다. ‘경계값’은 이웃한 두 Mode 사이의 중앙 지점에 대해 오차를 포함한 2의 지수승 형태로 표현되는 값을 나타낸 것으로써, Mode를 선택하기 위하여 23 bit 비교기와 같이 하드웨어의 부담이 크지 않은 값이다. 경계값을 이용할 경우, 상위 6 bit 비교만을 통하여 Mode를 선택하게 됨에 따라 하드웨어의 크기를 줄일 수 있다는 장점이 있다. 제안한 다양한 영상크기에 적합한 가변적 평균기 역시 기존의 평균기와 마찬가지로 각 Mode에 대한 보상 값을 Register에 저장시킨 후 선택된 Mode에 따라 알맞은 보상 값을 적용시키는 방식을 사용한다 [5]. 표 5는 제안한 8가지 크기의 영상에 대한 보상 값을 나타낸 것이다. 표 5의 보상 값은 기존과 달리, 경계 지점 내에 해당하는 모든 영상에 대하여 적용한다. 보상 값은 새롭게 제안한 8가지의 기준 영상을 이용하여 구한 값으로, 경계 지점 내에 해당하는 영상은 선택된 Mode에 따라 보상 값이 적용되지만, 실제로는 입력 영상의 크기에 대해 정확하지 않은 보상 값이 적용되게 된다. 따라서 평균값의 정확도가 떨어지는 문제점이 발생하게 되며 이것을 보완하기 위해 Mode에 의해 결정되는 가로 보상 값과 세로 보상 값과는 별도로 외부 보상 값을 적용한다.

표 5. 제안한 보상 값

Table 5. Compensation values of proposed method

Mode	종류	영상 크기	보상 값	
			가로	세로
0	VGA	640 × 480	102	137
1	HD	1280 × 720	51	91
2	1M	1280 × 960	51	68
3	UXGA	1600 × 1200	41	55
4	FULL HD	1920 × 1080	34	61
5	QXGA	2048 × 1536	32	43
6	5M	2560 × 1920	23	34
7	8M	3264 × 2448	20	27

2. 4 제안한 알고리즘

본 논문은 다양한 크기의 영상에 대하여 가변적으로 동작하는 평균기를 제안하였으며 이를 수행하기 위해서는 기존의 방법과는 다른 방법으로 평균을 구할 필요가 있다. 그림 3은 표 5의 Mode에 설정되어 있지 않은 크기의 입력 영상에 대해서도 보다 정확한 평균을 구할 수 있도록 하기 위해 외부 보상 값을 적용하는 과정을 나타낸 것이다.

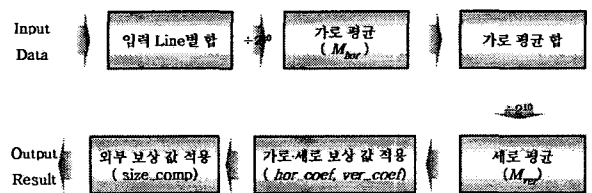


그림 3. 평균을 구하기 위한 개념도
Fig. 3. Concept map to get a mean

$$M = \left(\sum_{y=1}^B \sum_{x=1}^A img_in(x,y) \right) \div AB \tag{3}$$

그림 4와 같이 가로 길이 1270, 세로 길이 940의 크기를 갖

는 입력 영상은 Mode에 설정되지 않은 크기의 영상이다. Mode 의 영상에 대해서도 동작이 가능한 평균기를 구현하기 위해 그림 4와 같은 크기의 영상으로 Test를 하였다. 앞으로 가로길이는 A, 세로길이는 B로 나타내겠으며, 식 (3)은 나눗셈기를 이용한 일반적인 평균기의 수식을 나타낸 것이다.

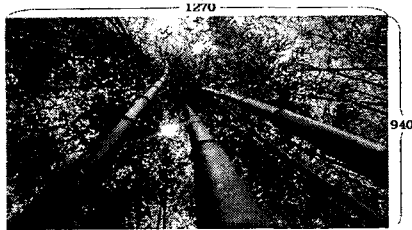


그림 4. Mode 외 입력 영상의 예

Fig. 4. Example of input image excepting the Modes

다음으로, 기존 평균기의 방법을 적용하여 식 (3)과 같은 평균값을 구하는 과정은 다음의 식 (4)-(6)과 같다.

$$M_{hor} = \left(\sum_{x=1}^A img_in(x) \right) \div 2^{10}$$

$$M_{ver} = \left(\sum_{y=1}^B M_{hor}(y) \right) \div 2^{10} \tag{4}$$

$$M_{propose} = \left((M_{ver} \times ver_coef) \div 2^6 \right) \times hor_coef \div 2^6$$

식 (4)는 기존 알고리즘을 적용하여 평균을 구하는 과정으로, 최종 평균값인 $M_{propose}$ 에 적용되는 보상 값인 ver_coef 와 hor_coef 는 Mode에 설정된 기본 영상의 크기를 보상하는 값이다 [5]. 따라서 $M_{propose}$ 에 적용되는 보상 값은 실제 입력 영상의 가로와 세로 길이에 대한 보상 값이 아니다. 실제 입력 영상에 대한 알맞은 보상을 해주기 위해서는 $M_{propose}$ 에 XY/AB 라는 값으로 보상을 해야 한다. 그러나 XY/AB 의 결과 역시 소수점을 가지는 값이다. 식 (5)는 XY/AB 로 평균 값을 보상하기 위한 외부 보상 값으로, 소수점 5번째 자리까지 확장시킨 값이다.

$$외부\보상\값(size_comp) = \frac{XY}{AB} \times 2^5 \tag{5}$$

외부 보상 값은 입력으로 조절하는 값으로 설정하였다. 또한 이 값은 기존의 보상 값처럼 입력 영상의 가로와 세로 길이에 대해 각각 보상 값을 적용하지 않고, 입력 영상의 전체 크기에 대하여 한번만 적용한다. 식 (6)의 M_{final} 은 최종적으로 평균을 구하는 값으로써, 입력 영상에 대하여 세로 보상 값, 가로 보상 값 그리고 외부 보상 값이 적용된 결과이다.

$$M_{final} = (M_{propose} \times size_comp) \div 2^5 \tag{6}$$

III. 시스템의 구조

본 논문에서는 기존 평균기의 단점을 보완하기 위하여 보다 다양한 크기의 영상을 Mode에 추가하였을 뿐 아니라, 각 Mode에 해당하는 영상의 범위를 설정하여 다양한 크기의 영상에 대해서도 보상 값이 적용될 수 있도록 하였다. 본 논문은 기존 방법에 영상의 전체 크기를 판단하여 Mode를 선택하는 기능과 외부 보상 값을 적용하는 기능을 추가하였다.

3. 1 제안한 Split Multiplier 구조

기존 평균기의 구조는 영상의 가로와 세로의 길이를 측정 한 후, 그 결과 값을 이용하여 Mode를 선택하였으며 이러한 방식은 가로와 세로의 길이에 변화가 생겼을 경우 Mode를 선택할 수 없는 단점이 존재한다 [5]. 본 논문에서는 이러한 단점을 보완하기 위하여 Mode를 선택하는 조건을 영상의 가로와 세로의 길이에서 영상의 전체 크기를 이용하는 방식으로 변경하였다. 또한 기존의 평균기와는 달리 각 Mode에 해당하는 영상에 대해 범위를 설정함으로써 다양한 크기의 영상에 대해서도 평균기를 적용할 수 있게 하였다. 그림 5는 기능을 추가한 Split Multiplier [9]의 구조를 나타낸 것이다.

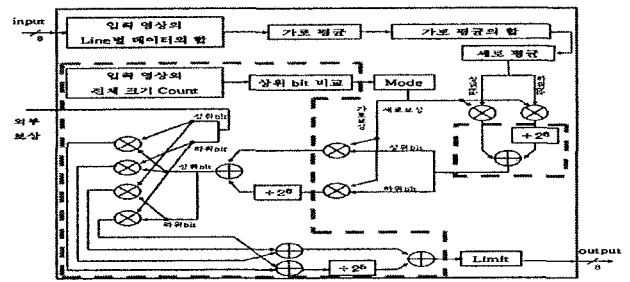


그림 5. 제안한 Split multiplier의 구조
Fig. 5. Structure of proposed Split multiplier

기존 구조에서 추가된 기능 및 정정된 부분을 그림 5에 굵은 색 점선으로 표시하였다 [5]. 가장 먼저 Mode를 선택하기 위한 부분으로 입력 영상의 전체 크기를 측정하는 부분과, 상위 bit를 비교하여 Mode를 선택하는 부분, 그리고 입력 영상의 크기에 맞게 적절한 외부 보상 값을 적용하는 기능이 추가되었다. 또한 연산의 크기를 줄이기 위해 보상 값을 적용한 후 자릿수를 맞추기 위하여 2^6 으로 나누었던 부분을, 덧셈기 뒷단이 아닌 앞단에서 적용하는 것으로 수정하였다. 특히 입력 영상의 전체 크기를 측정하는 부분을 그림 6과 같이 적용하여 연산의 크기를 줄였다. Mode를 선택하는 조건은 상위 6 bit만을 비교하는 것이므로 입력 영상의 전체 bit-size를 이용할 필요가 없다. Split multiplier는 상위 bit와 하위 bit를 쪼개어 곱셈을 연산하게 되며, 곱셈을 수행한 후에는 자릿수를 맞춰주기 위해 상위 bit끼리 곱셈을 한 결과를 하위 bit의 자릿수만큼 shift하는 연산을 수행하게 된다. 여기서, 연산의 크기를 줄이기 위해 상위 bit들의 곱셈을 수행한 결과를 shift하지 않고 하위 bit들의 곱셈을 수행한 결과를 절삭하는 과정을 수행한다. 하위 bit의 곱셈 연산을 절삭한 이유는 상위 6 bit만을 비교하면 되는 연산 과정에 있어서, 하위 bit들의 곱셈 연산의 결과가 전체 곱셈 연산 결과에 영향을 미치지 않기 때문에 절삭을 수행할 수 있는 것이다.

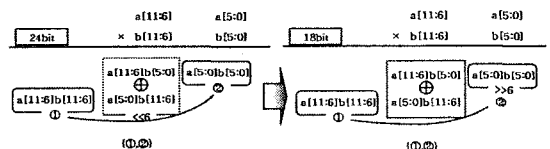


그림 6. 입력 영상의 전체 크기를 Count하는 방법
Fig. 6. Method to count a overall size of input image

3. 2 제안한 Serial Multiplier 구조

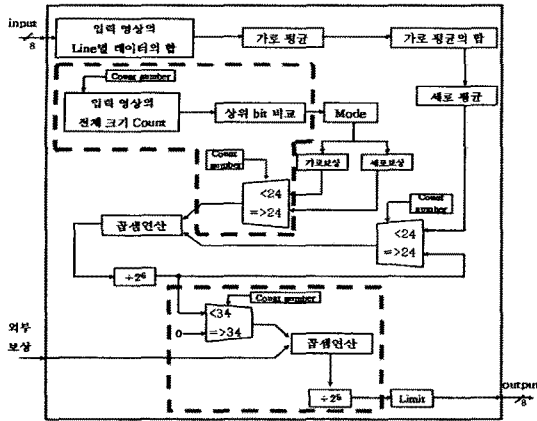


그림 7. 제안한 Serial multiplier의 구조
Fig. 7. Structure of proposed Serial multiplier

그림 7은 새로운 기능을 추가시킨 Serial multiplier 구조를 나타낸 것으로, 추가된 기능에 대해 굵은 색 점선으로 표시하였다 [5][10]. Serial Multiplier 역시 영상의 전체 크기를 측정 후, 상위 6 bit를 비교하여 Mode를 선택한다. Mode에 속하는 영상은 영상의 전체 크기에 대한 범위를 이용하였고, 기본적으로 적용되는 가로와 세로 보상 값은 Mode에 설정되어 있는 기본 영상의 값을 이용한 것이다. 이로 인해 평균의 정확도가 떨어지게 되는 문제점이 생기므로 이러한 문제점을 보완하기 위하여 외부 보상 값을 적용하는 기능이 추가되었다. 또한 기존의 구조는 가로와 세로 보상 값을 적용하는 부분에 대하여 Shifter & Adder를 이용하여 곱셈연산을 수행하였으나 [11]-[12], 본 논문에서 제안한 Serial Multiplier에서는 가로와 세로 보상 값을 MUX를 이용하여 선택한 후, 각각의 곱셈대상에 대하여 Adder와 Split Adder를 이용하여 곱셈 연산을 수행하도록 하였다. 하드웨어 자원의 효율성을 높이기 위하여 Serial Multiplier의 연산은 MUX를 이용한 곱셈기의 공유구조로 설계하였다. 입력 영상의 크기를 측정하는 경우, 가로와 세로 보상 값의 적용 시점을 선택하는 경우, 세로 평균과 임시 평균값을 적용 하는 경우, 마지막으로 외부 보상 값을 적용하는 경우에 대한 시점을 선택하기 위해 카운터를 이용하였다.

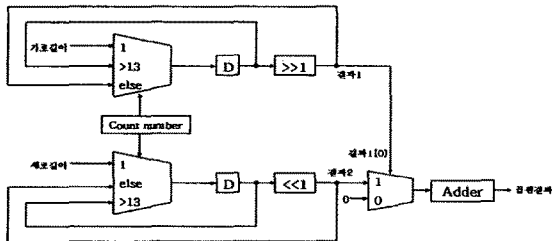


그림 8. Serial 곱셈 연산을 하는 과정
Fig. 8. Process of Serial multiply

그림 8은 Serial Multiplier의 구조에서, 입력 영상의 전체 크기를 측정하기 위해 가로와 세로의 길이를 곱하는 과정을 나타낸 것으로, Serial multiplier에서 곱셈 연산을 하는 과정

은 모두 그림 8과 같이 수행한다. 두 개의 MUX를 이용하며, 각각의 MUX에 곱셈 연산을 수행할 대상이 입력되면 하나의 대상은 오른쪽으로 Shift연산을 수행하고, 나머지 대상은 왼쪽으로 Shift연산을 수행한다. 오른쪽으로 Shift연산을 수행한 대상의 LSB의 값이 '1'일때 마다 왼쪽으로 Shift연산을 수행한 값의 합을 구하게 되고, 특정 bit만큼의 Shift연산이 완료되면 Adder를 통과한 값은 곱셈연산의 결과 값이된다.

IV. Simulation 결과

표 6은 몇 가지 새로운 기능을 추가한 평균기의 합성 조건 및 합성 결과를 나타낸 것이다. 제안한 평균기는 Verilog-HDL을 이용하여 Synopsys Design Analyzer로 설계하였다. Worst case 합성 조건에서의 Operation Frequency는 기존 평균기와 마찬가지로 70MHz로 설정하였다. 본 논문에서 제안한 평균기의 목적은 WDR 구현의 적용여부 판단에 필요한 휘도 성분의 평균값을 구하기 위한 것이다. 하드웨어의 크기, 그리고 자원의 효율성등과 같이 나눗셈기를 이용할 때 발생하는 몇 가지 단점을 보완하기 위해 기존 논문에서는 곱셈기를 이용한 평균기를 제안하였다. 제안하였던 기존 평균기 역시 몇 가지 단점이 존재 하였고 본 논문은 이러한 단점을 보완하기 위해, 새로운 기능을 추가한 평균기를 설계하는 것을 제안한다.

일반적으로 사용되었던 나눗셈기를 사용하여 최대 4095x4095의 크기를 갖는 8 bit 입력 영상에 대한 평균값을 구할 경우 표 6에 나타난 결과와 같이 약 10,800개의 Gate Counts가 필요하며, 결과를 통해 나눗셈기를 사용한 평균기의 경우 하드웨어의 크기가 크다는 것을 확인할 수 있다. 본 논문은 기존에 곱셈기로 나눗셈기를 대체한 평균기에 대하여 몇 가지 기능을 추가한 기능이 향상된 평균기를 제안한다. 특히, 다양한 크기의 영상에 대해서 평균을 구할 수 있도록 하는 기능과, 보다 정확한 평균값을 구하기 위하여 외부 보상 값을 적용시킨 기능을 추가하였다. 표 6에는 이러한 기능을 추가시킨 평균기의 합성 결과를 나타내었다. Split Multiplier의 경우 기존에 약 2,800개 정도의 Gate Counts에서 약 6,000개 정도로 약 3,300개의 Gate Counts가 증가하였으며, Serial Multiplier의 경우 기존의 Gate Counts는 약 2,000개였으며 기능이 추가된 평균기의 Gate Counts는 약 3,400개로 약 1,400개의 Gate Counts가 증가하였다 [5].

표 6. 합성 조건 및 합성 결과
Table 6. Synopsys conditions and synopsys results

Synopsys Design Analyzer		
Library	TSMC 0.25um ASIC Library	
Max Fanout	30 [EA]	
Operation Condition	Worst case	
Operation Frequency	70 [MHz]	
합성 결과		
구조	Gate counts [#]	Data arrival time [ns]
Divider	10,860	13.63
Split Multiplier	6,032	12.02
Serial Multiplier	3,394	12.89

V. 결 론

본 논문은 기존에 제안하였던 평균기의 단점을 보완하여 보다 다양한 영상에 대하여 가변적으로 동작 가능한 평균기를 제안한다. 기존의 평균기는 3가지 크기를 갖는 특정 영상에 대해서만 평균을 구하는 것을 목표로 하여 Mode를 설정하였으며, 이것으로 인해 Mode 외의 크기를 지닌 영상에 대해서는 올바른 동작을 수행하지 않는 한계가 존재하였다. 이러한 한계를 보완하고 보다 다양한 크기의 영상에 대해 적용이 가능한 평균기를 설계하기 위하여, 본 논문에서는 Mode에 설정되는 영상의 종류를 추가하였을 뿐 아니라, 이웃한 Mode 사이에 경계값을 설정함으로써 각 Mode에 포함되는 영상의 범위를 설정하였고, 그 결과 다양한 크기의 입력 영상에 대해 평균을 구할 수 있도록 하였다. 또한 보다 정확한 평균값을 구할 수 있게 하기 위해, 외부 보상 값을 적용하였다. 본 논문에서는 동일한 기능을 수행하는 세 가지 구조의 평균기에 대해 합성결과를 비교함으로써 하드웨어의 복잡도를 비교하였다. 먼저 나눗셈기를 이용한 평균기의 경우 다른 평균기와 비교했을 때 평균값의 정확도가 비교적 우수하다는 장점이 있지만, 하드웨어의 크기가 크고 자원의 효율성이 낮은 문제점이 존재한다는 것을 확인하였다. 그에 비해 곱셈기를 이용한 평균기의 경우 나눗셈기를 이용한 경우보다 평균값의 정확도는 다소 떨어지지만, 하드웨어의 크기와 자원의 효율성이 높다는 것을 확인하였다. 그리고 평균값의 정확도를 높이기 위하여 가로 보상, 세로 보상, 외부 보상을 적용하였다. 또한 곱셈기의 구조 역시 하드웨어 자원의 효율성을 비교해 보기 위하여 Serial Multiplier와 Split Multiplier의 두 가지 구조를 제안하였는데, 새롭게 제안한 구조 역시 기존의 결과와 같이 Serial Multiplier의 구조가 평균을 구하기 위한 하드웨어 설계 시 Split Multiplier의 구조보다 효과적이라는 것을 확인하였다.

참고문헌

[1] T. K. Kim, J. K. Paik, and B. S. Kang, "Contrast enhancement system using spatially adaptive histogram equalization with temporal filtering," *IEEE Trans. on Consumer Electronics*, Vol. 44, No. 1, pp. 82 - 87, Feb. 1998.

[2] S. K. Nayar and T. Mitsunaga, "High Dynamic range imaging:spatially varying pixel exposures," *IEEE Conference on Computer Vision and Pattern Recognition*, Vol. 1, pp. 472 - 479, Jun. 2000.

[3] B. Kim, R. Park, and S. Kim, "High Dynamic Range for Contrast Enhancement," *IEEE Trans. on Consumer Electronics*, Vol. 52, No. 4, pp. 1454 - 1462, Nov. 2006.

[4] A. Pardo and G. Sapiro, "Visualization of high dynamic range images," *IEEE Trans. on Image*

Processing, Vol. 12, No. 6, pp. 639 - 647, Jun. 2003.

[5] 양정주, 이성목, 정효원, 김주현, 강봉순, "나눗셈기를 사용하지 않은 영상의 평균기 구현," *한국신호처리시스템학회 2009년도 하계학술대회 논문집*, 제 10권 1호, pp. 145 - 148, Jun. 2009.

[6] 용수환, 선우명훈, "새로운 Bit-serial 방식의 곱셈기 및 나눗셈기 아키텍처 설계," *대한전자공학회논문지 C*, 제 36권 3호, pp. 17 - 25, Mar. 1999

[7] K. Jack, *Video Demystified: A Handbook for the Digital Engineer*, High Text Pub., pp.39-45, 1996.

[8] 이성진, 장원우, 최원태, 김석찬, 강봉순, "적목현상 특징을 이용한 적목현상 보정 알고리즘 및 하드웨어 구현," *한국신호처리시스템학회 논문지*, 제 7권, 3호, pp. 323 - 329, Sep. 2009.

[9] R. J. Higgins, *Digital signal processing in VLSI*, Prentice-Hall, Inc., pp. 309 - 322, 1990.

[10] R. Gnanasekaran, "A Fast Serial-Parallel Binary Multiplier," *IEEE Trans. on Computers*, Vol. C-34, No. 8, pp. 741 - 744, Aug. 1985

[11] 장원우, 조성대, 강봉순, "JPEG 2000을 위한 Tiling 시스템의 구현," *한국신호처리시스템학회 논문지*, 제 9권, 3호, pp. 201 - 207, Jul. 2008.

[12] 이성목, 조성대, 강봉순, "JPEG 2000 Hardwired Encoder를 위한 칼라 2D DWT Processor의 구현," *한국신호처리시스템학회 논문지*, 제 9권, 4호, pp. 321 - 328, Oct. 2008.



양 정 주 (Jeong-ju Yang)

2009년 2월 동아대학교 전자공학과(공학사)
2009년 3월 ~ 현재 동아대학교 전자공학과 석사과정

※ 관심분야 : VLSI algorithm/architecture design, image/video processing and wireless communication



정 효 원 (Hyo-won Jeong)

2008년 2월 동아대학교 전기전자컴퓨터공학부 전자공학과(공학사)
2008년 3월 ~ 현재 동아대학교 전자공학과 석사과정

※ 관심분야 : VLSI algorithm/architecture design, image/video processing and wireless communication



이 성 목 (Sung-mok Lee)

2005년 2월 동아대학교 전기전자컴퓨터공학부 전자공학과(공학사)
2007년 2월 동아대학교 전자공학과 (공학석사)

2007년 3월 ~ 현재 동아대학교 전자공학과 박사과정
※ 관심분야 : VLSI algorithm/architecture design, image /video processing and wireless communication



최 원 태 (Won-tae Choi)

正會員
1986년 8월 경북대학교 전자공학과 (공학사)
1994년 8월 포항공과대학교 전자공학과 (공학석사)

1986년 ~ 1991년 삼성전자 반도체 선임연구원
1998년 ~ 현재 삼성전기 중앙연구소 수석연구원
※ 관심분야 : Camera module for mobile phone



강 봉 순 (Bong-soon Kang)

正會員
1985년 연세대학교 전자공학과(공학사)
1987년 미국 펜실베이니아 대학교 전기공학과(공학석사)
1990년 미국 드렉셀 대학교 전기전산공학과(공학박사)

1989년 ~ 1999년 삼성전자 반도체 수석연구원
1999년 ~ 현재 동아대학교 전자공학과 부교수
2006년 ~ 현재 2단계 BK21 사업팀장
※ 관심분야 : 영상신호처리, SoC설계 및 무선통신
