

DDS 기반의 Chirp LO가 적용된 RFID 신호 탐지용 컴프레시브 수신기의 구현

Implementation of Compressive Receiver with Chirp LO Based on DDS for RFID Signal Detection

조 원 상 · 박 동 철*

Won Sang Jo · Dong Chul Park*

요 약

본 논문에서는 컴프레시브 수신기용 chirp LO의 새로운 구현 방안으로 DDS 방식을 사용하였고, 이를 UHF 대역 RFID 신호를 탐지하기 위한 컴프레시브 수신기에 적용하였다. 수신기의 입력 주파수는 908.5~914 MHz, DDL 대역폭은 6 MHz, 분산지연 시간은 13 μ s으로 설계하였다. 또한 완전한 압축 메커니즘을 위해 DDS 기반의 chirp LO 주파수 대역폭은 12 MHz, 스위프 시간은 26 μ s으로 설계하였다. 제작된 컴프레시브 수신기 압축 펄스의 3 dB 폭은 260 ns으로 측정되었고, 동시 입력 신호들에 대해 주파수 분해능은 200 kHz 이하로서 제시된 DDS 기반의 chirp LO와 컴프레시브 수신기가 UHF 대역 RFID 신호 탐지에 적합함을 보였다.

Abstract

In this paper, we propose DDS(Direct Digital Synthesizer) as a new implementation method of chirp LO(Local Oscillator) for compressive receiver applied for RFID signal detection in UHF band. We designed a receiver whose input frequency range is 908.5~914 MHz, DDL(Dispersive Delay Line) bandwidth is 6 MHz, and dispersion delay time is 13 μ s. Chirp LO based on DDS is designed to meet 26 μ s sweep time and 12 MHz bandwidth for complete compressive mechanism. The measured 3 dB pulse width of the compressed signal of the fabricated receiver is 260 ns and the frequency resolution for simultaneous input signals is below 200 kHz. These performances indicate that the proposed chirp LO based on DDS and the compressive receiver is suitable for RFID signal detection in UHF band.

Key words : Compressive Receiver, Chirp LO, DDS, DDL, Signal Detection, RFID

I. 서 론

최근의 복잡하고, 광대역화, 고밀도화 된 전파 환경에서 기기간 전파 간섭을 회피하기 위한 수단으로 실시간으로 전파의 존재 유무를 파악하고, 주파수, 신호 세기, 변조 방법 등과 같은 신호의 재원을 측정하는 것은 매우 중요하다. 특히 주파수 호핑(frequency hopping) 방식을 사용하는 UHF 대역 RFID 시스

템의 경우, 기기간 전파 간섭 문제는 시스템의 성능을 결정짓는 매우 중요한 문제로 대두되고 있다^{[1][2]}. 그러나 이러한 전파 및 그 재원을 분석하기 위해서는 고가의 측정 장비가 필요하고, 이러한 장비를 RFID 리더와 같은 일반 기기에 장착하는 것은 현실적으로 불가능하다.

컴프레시브 수신기는 이러한 광대역, 고밀도 전파 환경에서 실시간으로 신호를 분석하는데 적합한 수

(주)빅텍기술연구소(Victex Co. Ltd., R&D center)

*충남대학교 전파공학과(Department of Radio Science & Engineering, Chungnam National University)

· 논문 번호 : 20090821-090

· 수정완료일자 : 2009년 10월 20일

신기로서 그 동안 군용(military) 시스템에만 일부 적용되어 왔다. 컴프레시브 수신기는 chirp LO와 분산 지연선(DDL: Dispersive Delay Line)을 사용하여 입력된 RF 신호를 시간 영역에서 좁은 펄스로 압축(compress)하는데서 유래하였고, 이미 1960년대에 그 이론이 정립되었으나, 1980년대부터 표면 탄성파(SAW: Surface Acoustic Wave) 기술과 고속 논리 회로 기술들이 발전하면서 각광 받게 된 수신기이다^[3]. 컴프레시브 수신기는 일반적인 수신기에 비해 비교적 광대역이며, 상당히 정밀한 주파수 분해능으로 신호를 분석할 수 있을 뿐 아니라, 광대역에 걸쳐 동시에 존재하는 신호를 실시간으로 처리할 수 있다. 또한 컴프레시브 수신기의 고속 신호 처리 특성을 이용하여 다양한 변조 방식의 신호 탐지 및 분석에 대한 많은 연구가 진행되고 있다^{[4],[5]}.

컴프레시브 수신기를 구성하는 핵심 구성 요소인 DDL은 주파수 응답 특성은 대역 통과 필터와 같으나, 군지연(group delay)이 주파수에 따라 다르게 나타나는 부품이다. 대개 SAW 기술을 응용해 제작되지만 초 광대역 특성을 얻기 위해 고온 초전도체(HTS: High Temperature Superconductor) 재질을 이용하기도 한다^[6]. 또 다른 핵심 요소인 chirp LO는 아직까지 VCO나 DDL을 이용하는 매우 고전적인 방법이 적용되고 있다. 그러나 이러한 방법들은 매우 복잡한 회로 구성이 필요하고, 원하는 대역폭 및 선형성을 얻기 위해 복잡한 조정 및 제작 과정이 필요하다^[3].

본 논문에서는 DDS를 이용한 chirp LO의 새로운 구현 방안을 제시하고, UHF 대역 RFID 신호를 탐지하기 위해 이를 이용한 컴프레시브 수신기를 설계하였다. 먼저 컴프레시브 수신기의 동작 원리에 대해 기술하고, 고전적으로 많이 사용되는 chirp LO 구현 방식과 DDS 기반의 chirp LO를 비교하고 설계하였다. 제작된 DDS 기반의 chirp LO는 대역폭이 12 MHz, 스위칭 시간이 26 μ s가 되도록 설계 및 제작하였다. 또한 DDS 기반의 chirp LO가 적용된 컴프레시브 수신기 성능을 검증하기 위해 다중 신호를 입력하여 특성을 확인하였다.

II. 컴프레시브 수신기

컴프레시브 수신기는 입력된 고주파 신호를 chirp

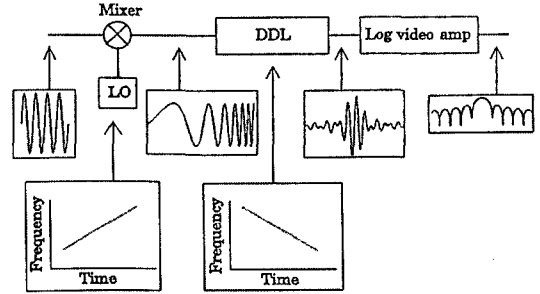


그림 1. 컴프레시브 수신기 동작 개념
Fig. 1. The operating concept of compressive receiver.

LO와 DDL을 이용하여 시간 영역에서 압축하여 일종의 임펄스 신호를 만들어내고, 이 신호의 시간 영역에서의 위치를 통해 주파수를 측정하는 시스템이다. 그림 1은 컴프레시브 수신기의 일련의 동작 개념을 설명한 것이다. 고주파 신호가 입력되면 chirp LO와 믹서를 통해 FM 변조된 신호로 변환되고, 다시 chirp LO의 시간대 주파수 기울기와 크기는 같고 방향이 반대인 DDL을 거치면 압축된 신호가 출력된다. 이때 출력된 신호는 여전히 고주파 성분을 포함하고 있으므로 logarithmic 증폭기를 거쳐 baseband 신호로 전환된다.

컴프레시브 수신기의 믹서 입력 주파수 범위와 대역폭을 각각 $f_1 \sim f_2$, B_R 이라 하고, chirp LO 주파수 범위와 대역폭을 $f_{L1} \sim f_{L2}$, B_L 이라고 정의하면 믹서의 출력 주파수 범위는 식 (1)과 같다.

$$\begin{cases} f_1 + f_{L1} \sim f_1 + f_{L2} & \text{for } f_1 \\ f_2 + f_{L1} \sim f_2 + f_{L2} & \text{for } f_2 \end{cases} \quad (1)$$

이때, DDL의 주파수 범위와 대역폭을 각각 $f_{D1} \sim f_{D2}$, B_D 라 하고, 신호의 완전한 압축을 위해서 믹서의 출력 주파수 범위가 DDL 대역폭을 포함해야 하므로 주파수 관계식은 식 (2), (3)과 같다.

$$f_{D1} = f_2 + f_{L1} \quad (2)$$

$$f_{D2} = f_1 + f_{L2} \quad (3)$$

대역폭 관계식을 얻기 위해 식 (2)와 (3)의 차를 이용하면,

$$f_{L2} - f_{L1} = (f_{D2} - f_{D1}) + (f_2 - f_1) \quad (4)$$

$$\therefore B_L = B_D + B_R \quad (5)$$

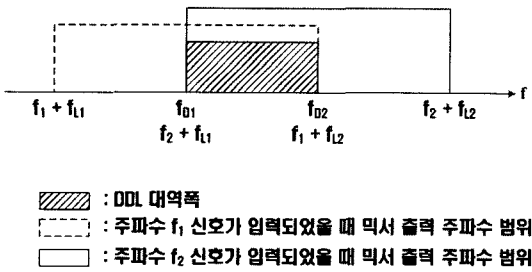


그림 2. 믹서 출력 주파수 범위와 DDL 대역폭
Fig. 2. Mixer output frequency range and DDL bandwidth.

이다. 즉, chirp LO의 대역폭은 최소한 입력 주파수 대역폭과 DDL 대역폭을 합한 것만큼의 대역폭을 가져야 한다. 또한 신호 압축을 위해서는 DDL과 chirp LO의 시간대 주파수 기울기와 동일해야 하므로 chirp LO의 스위칭 시간은 대역폭 증가 비율만큼 길어져야 한다.

설명의 편의를 위해 DDL 대역폭(B_D)과 입력 대역폭(B_R)이 같다고 가정하고 DDL 분산지연 시간이 T 라고 하면, chirp LO의 대역폭은 $2B_D$ 이고, 스위칭 시간은 $2T$ 이다(그림 3 참조). 입력 대역폭의 최고 주파수 f_2 신호가 수신되면 믹서 출력은 $2T$ 시간 동안 $f_2 + f_{L1}$ 에서 $f_2 + f_{L2}$ 의 주파수가 출력된다. 그림 2에서 $f_2 + f_{L1}$ 은 f_{01} 과 동일하므로 믹서 출력신호는 시간 지연없이 DDL에서 바로 압축이 시작되고, DDL 대역폭이 채워지는 시간 T 에서 압축이 끝난다. 따라서 DDL 출력은 신호가 입력되고 T 시간 후에 압축된 펄스로 나타난다. 같은 방법으로 입력 대역폭의 최저 주파수

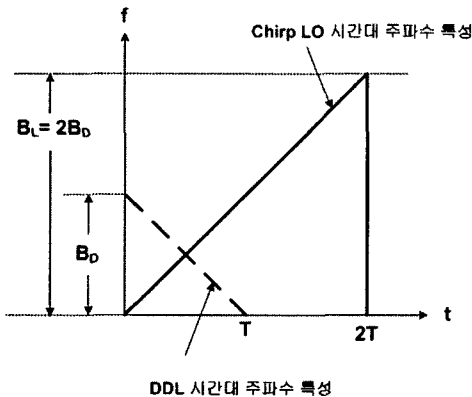


그림 3. Chirp LO와 DDL의 주파수대 시간 응답 특성
Fig. 3. The time versus frequency response of chirp LO and DDL.

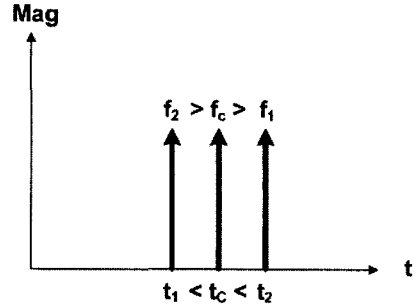


그림 4. DDL 출력 펄스(시간 영역)
Fig. 4. Output pulses from DDL(time domain).

f_1 신호가 수신되면 DDL 출력은 신호가 입력되고 $2T$ 시간 후에 압축된 펄스로 나타난다. 즉, 그림 4와 같이 주파수가 높을수록 압축 펄스가 빨리 나타난다. Chirp LO와 DDL의 주파수대 시간 응답 특성 기울기를 반대로 설계하면 반대로 주파수가 낮을수록 압축 펄스가 빨리 나타난다. 따라서 압축 펄스가 나타나는 시간을 측정하면 입력된 신호의 주파수를 파악할 수 있다.

III. Chirp LO 설계

3-1 기존의 Chirp LO

식 (5)에 나타난 것처럼 컴프레시브 수신기의 chirp LO는 입력 주파수 대역폭과 DDL 대역폭의 합한 것만큼의 대역폭을 가져야 완전한 압축 구조가 완성된다. 만약 입력 주파수 대역폭과 DDL 대역폭을 동일하게 설계한다면, chirp LO의 스위칭 대역폭은 DDL 대역폭의 2배가 되고, 동일한 chirp 기울기를 얻기 위해서 스위칭 시간은 DDL 지연 시간의 2배가 되어야 한다. 따라서 컴프레시브 수신기의 chirp LO는 일반적으로 넓은 대역폭과 긴 스위칭 시간, 그리고 매우 선형적이고 빠른 응답 특성을 요구한다.

이러한 chirp LO를 구현하는 고전적인 방법은 크게 VCO를 이용하는 방법^[7]과 임펄스 신호와 DDL을 이용하는 방법^[3]이 있다.

먼저 VCO를 이용한 방법은 chirp LO의 스위칭 대역폭 및 스위칭 속도를 얻기 위해 고속으로 VCO의 제어 전압을 조정하는 방식으로 그림 5와 같다. 그러나 일반적인 VCO의 주파수 응답 특성은 전압에 선형적으로 비례하지 않기 때문에 chirp LO의 선형성을

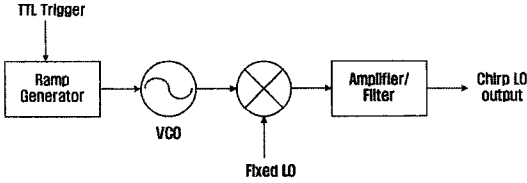


그림 5. VCO 기반의 chirp LO
Fig. 5. VCO based chirp LO.

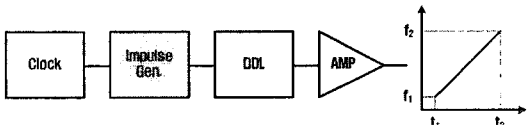


그림 6. DDL 기반의 chirp LO
Fig. 6. DDL based chirp LO.

연기가 매우 어렵다^[3]. 또한 VCO 제어 전압을 연속적으로 제어하기 어렵기 때문에 대역폭은 넓으나 스위칭 시간이 매우 짧은 chirp LO를 구현하는데 많이 이용된다^[7].

두 번째로 그림 6과 같이 임펄스 신호와 DDL을 이용한 방법이 있다^{[3],[8]}. 시간 영역에서 임펄스 신호는 이론적으로 모든 주파수 성분을 포함하고 있으므로, 임펄스 신호가 대역 통과 필터를 거치면 원하는 주파수 대역의 신호를 동시에 얻을 수 있다. 따라서 임펄스 신호가 DDL을 통과하게 되면 DDL과 동일한 대역폭, 분산 지연 시간(dispersion delay time), 그리고 기울기를 갖는 신호가 발생하게 된다. 그러나 앞서 언급했듯이 chirp LO는 DDL에 비해 2배의 대역폭과 2배의 스위칭 시간을 가져야 하므로 그림 7처럼 2개의 연속된 DDL을 이용하여 chirp LO를 구현하게 된다. 이 방법은 거의 완벽한 선형성과 대역폭을 구현할 수 있다는 점에서 그동안 chirp LO의 주요한 구성 방법으로 채택되었다^{[3],[8]}. 그러나 이 방법은 삽입손실이 40 dB에 이르는 DDL 2개가 직렬 구조로 연결되어야 하기 때문에, 이를 보상하기 위한 다단 증폭기가 적용되어야 하며, 주파수 대역폭 확장을 위한 주파수 더블러(doubler)가 필요하다. 이로 인해 상당한 신호대 잡음비(SNR) 손실이 발생하고 소모되는 전력, 물리적 크기 등에 매우 불리하다.

3-2 DDS를 이용한 Chirp LO

DDS를 이용하여 chirp LO를 구현하는 개념을 그

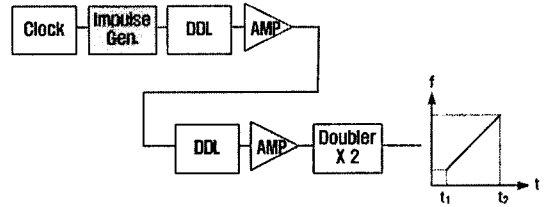


그림 7. 2단 DDL과 주파수 더블러를 이용한 chirp LO

Fig. 7. Chirp LO using cascade DDLs and frequency doubler.

림 8에 나타내었는데, VCO를 이용한 방법과 마찬가지로 매우 단순하다. Chirp LO의 스위칭 시간 동안 일정한 시간과 주파수 간격으로 출력 주파수를 제어하면 이론상 쉽게 chirp LO를 얻을 수 있다. 그러나 실제로 DDS를 통해 얻어지는 chirp LO는 완벽한 선형 특성을 갖지 못하고 일정시간 간격으로 주파수가 변화하는 일종의 계단형 주파수 출력 특성을 갖는다. 이러한 비선형 특성으로 인해 압축 펄스의 특성이 저하될 수 있다. 따라서 계단형 주파수 출력 특성을 갖는 DDS chirp LO는 주파수 및 제어 시간 간격을 최소화 하도록 설계되어야 한다.

본 논문에서는 DDS 제어 시간 간격을 t_0 라 하고, DDL 스위칭 시간을 T 라 했을 때, $t_0 \leq T/1,000$ 인 조건으로 시험을 수행하였으며, 위 조건을 만족하는 범위에서 t_0 의 변화는 압축 펄스의 펄스폭에 거의 영향이 없음을 확인하였다. 시험 결과를 바탕으로 t_0 는 10 ns로 하였다. 또한 기준 클럭(reference clock)을 300 MHz로 사용하는 DDS를 적용하여, 이론상 150 MHz까지 출력이 가능하지만 RFID 주파수 대역폭 탐지를 위해 chirp LO는 12 MHz와 스위칭 시간 26 μ s 이 되도록 설계하였다.

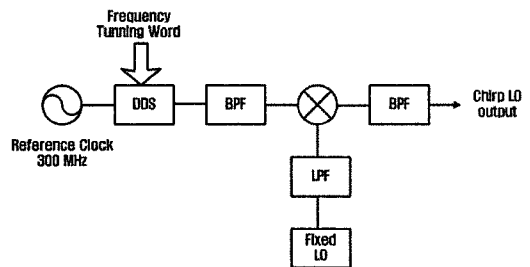


그림 8. DDS 기반의 chirp LO

Fig. 8. DDS based chirp LO.

IV. 컴프레시브 수신기 설계

RFID 주파수 대역 감시를 위한 컴프레시브 수신기는 그림 9와 같이 구성되었으며, 펄스 압축을 위한 DDL 사양은 표 1과 같다.

RFID 리더의 고주파 입출력 단자에서 방향성 결합기를 이용하여 컴프레시브 수신기가 신호를 입력 받을 수 있도록 하였고, DDL 손실을 보상하기 위해 2개의 증폭기를 적용하였다. 또한 압축된 신호를 baseband로 전환하기 위한 logarithmic 증폭기는 Analog Device사의 AD8310으로 채택하였다.

V. 제작 및 시험 결과

그림 10은 제작된 DDS 기반의 chirp LO 발생기이다. 제작된 chirp LO 모듈은 60×80 mm 사이즈로 구현되었으며, 소모 전력은 최대 약 3 W였다. 출력 주파수는 735~747 MHz(대역폭 12 MHz)이고, 스위칭 시간은 26 μs이 되도록 제작되었다. 그림 11에 DDS 기반의 chirp LO의 주파수 출력 시험 결과를 나타내었다. 설계된 대로 대역폭 12 MHz를 갖는 신호가

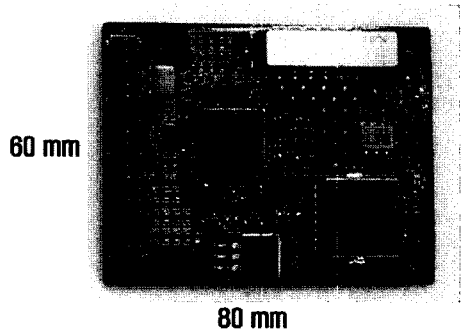


그림 10. 제작된 DDS 기반의 chirp LO
Fig. 10. Fabricated chirp LO based on DDS.

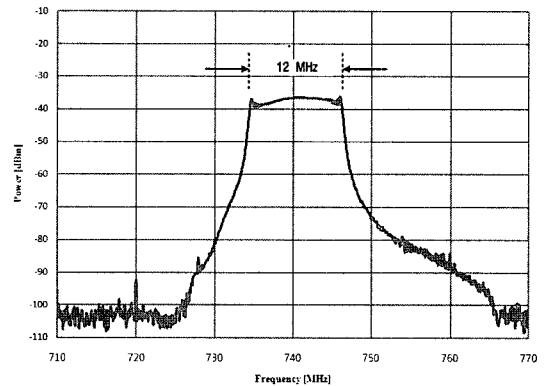


그림 11. 제작된 chirp LO 주파수 출력 특성
Fig. 11. The frequency output characteristic of fabricated chirp LO.

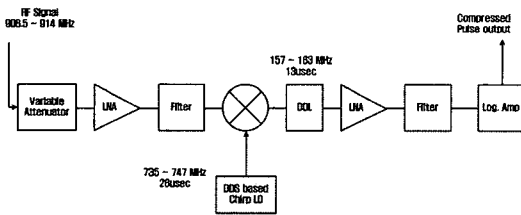


그림 9. 설계된 컴프레시브 수신기 구성도
Fig. 9. The block diagram of designed compressive receiver.

표 1. 컴프레시브 수신기에 적용된 DDL 규격
Table 1. The specification of DDL for compressive receiver.

| Parameter | | Unit |
|------------------------|-------|--------|
| Center frequency | 170 | MHz |
| Bandwidth(B) | 6 | MHz |
| Dispersion(T) | 13 | μs |
| Insertion loss(IL) | 39 | dB |
| Slope(S ₀) | -2.16 | μs/MHz |
| Pulse width @ -3 dB | 0.23 | μs |
| Sidelobes | -36 | dBc |

주파수 영역에서 일정하게 출력됨을 확인할 수 있다. 다만 제작된 chirp LO의 시간대 주파수 특성은 컴프레시브 수신기 연동 시험을 통해 압축될 펄스폭을 확인하는 것으로 대체하였다.

UHF 대역 RFID의 주파수 범위가 908.5~914 MHz로 대역폭은 5.5 MHz이므로, 제작된 컴프레시브 수신기는 전대역 동시 신호 탐지를 위해 입력 대역폭을 6 MHz가 되도록 제작하였다. 또한 표 1에 나타난 것처럼 DDL 대역폭도 6 MHz로 제작하였다. 제작된 컴프레시브 수신기는 그림 12와 같이 RFID 리더 내부에 장착되어 RFID 리더의 안테나 포트로부터 신호를 받을 수 있도록 하였다. 6 MHz 대역을 탐지 완료하여 주파수를 측정하는데 걸리는 시간은 50 μs 이내로 하여 주파수 호핑을 하는 모든 RFID 리더의 신호를 탐지할 수 있도록 하였다.

우선 단일 신호 입력시 출력되는 압축 신호의 3

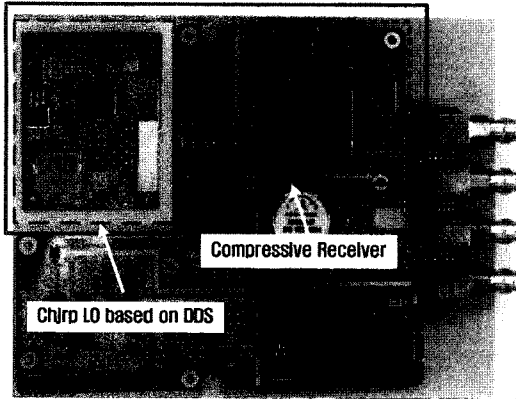


그림 12. RFID 리더에 구현된 컴프레시브 수신기
Fig. 12. Compressive receiver installed in RFID reader.

dB 펄스폭을 확인하여 DDS 기반의 chirp LO가 설계된 대로 시간대 주파수 기울기를 갖는지 확인하였다. 시간 영역에서 출력 펄스를 확인하기 위해 25 mV/dB의 응답 특성을 갖는 logarithmic 증폭기를 이용하여 압축 펄스를 기저대역으로 전환하였다. 따라서 시간 영역에서 3 dB 폭은 펄스의 최대값에서 75 mV 낮은 지점의 폭으로 정의할 수 있다. 그림 13에서처럼, 압축된 펄스의 3 dB 대역폭은 260 ns으로 각각 약 15 ns 정도인 logarithmic 증폭기의 rising/falling time을 감안하면 표 1에서 설계된 230 ns와 일치하는 결과를 얻었다.

다중 신호 처리 성능을 확인하기 위해 5개의 RFID 신호가 동시에 존재하는 환경을 가정하여 시험을 수행하였다. 입력되는 신호의 주파수 간격은 밀집 모드 RFID에서 한 채널로 정의된 200 kHz까지 좁혔으며, 주파수 간격에 따른 펄스 출력 간격을 확인하

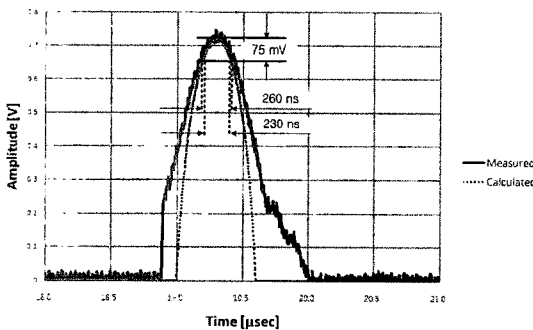


그림 13. 컴프레시브 수신기의 3 dB 압축 펄스폭
Fig. 13. The 3 dB compressed pulse width of compressive receiver.

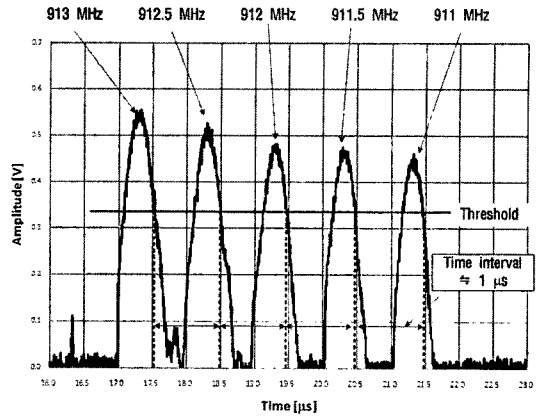


그림 14. 5개 입력 신호에 대한 압축 펄스 출력(500 kHz 간격)

Fig. 14. The compressed pulse output for 5 input signals(500 kHz interval).

였다. 그림 14는 RFID 리더에 912 MHz를 기준으로 ± 500 kHz, ± 1 MHz인 5개 신호를 동시에 입력하고, RFID 리더와 연동되는 컴프레시브 수신기의 logarithmic 증폭기 출력을 오실로스코프로 측정 한 결과이다. 시험 결과 주파수 영역에서 500 kHz 간격으로 입력된 신호는 시간 영역에서 5개의 압축 펄스로 변환되었으며, 펄스의 출력 간격은 약 $1 \mu s$ 으로 나타났다. 표 1에서 DDL의 시간대 주파수 기울기가 $-2.16 \mu s/MHz$ 이므로, 입력 신호의 주파수 간격이 500 kHz 일 경우, 출력되는 압축 펄스의 시간 간격은 $1.08 \mu s$ 가 되므로 계산 결과와 동일한 결과를 얻었다. 각 펄스의 주파수 결정은 DDL의 시간대 주파수 기울기가

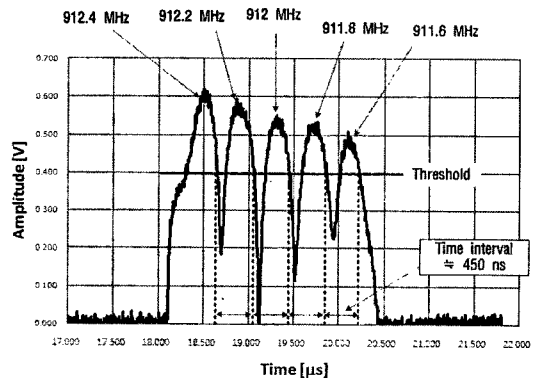


그림 15. 5개 입력 신호에 대한 압축 펄스 출력(200 kHz 간격)

Fig. 15. The compressed pulse output for 5 input signals(200 kHz interval).

음(negative)의 방향이므로 2절과 그림 4에서 설명한 바와 같이 가장 먼저 출력되는 펄스는 입력된 고주파 신호 중 가장 높은 주파수 성분을 의미한다. 그림 15는 동일한 조건에서 입력되는 주파수 간격을 912 MHz를 기준으로 ± 200 kHz, ± 400 kHz인 5개의 신호를 입력한 경우에 대한 압축 펄스 출력 결과이다. 앞서 설명한 바와 마찬가지로 DDL의 시간대 주파수 기울기가 $-2.16 \mu\text{s}/\text{MHz}$ 이므로, 입력 신호의 주파수 간격이 200 kHz일 경우 출력되는 압축 펄스의 시간 간격은 432 ns가 되어야 한다. 시험 결과 압축 펄스의 출력 간격은 약 450 ns로 계산 결과와 거의 동일한 결과를 얻었다.

VI. 결 론

본 논문에서는 UHF대역 RFID 전파 탐지에 적용하기 위한 DDS 기반의 chirp LO를 제안하였고, 이를 적용한 컴프레시브 수신기의 성능에 대해 논의하였다. 제안된 방식을 사용하면 동일한 성능을 갖는 DDL을 이용한 방식에 비해 상당히 소형화 할 수 있으며, 실제로 제작한 DDS 기반의 chirp LO는 80×60 mm의 크기로 RFID 리더에 구성할 수 있도록 하였다. 또한 RFID 리더뿐 아니라 전파 감시나 송신 전 탐지가 필요한 다양한 일반 시스템에도 컴프레시브 수신기를 적용할 수 있다.

다만 대역폭이 수백 MHz에 이르는 군용 시스템과 같은 광대역 신호탐지를 위한 컴프레시브 수신기를 구현하기 위해 DDS 기반의 chirp LO의 대역폭을 확장시키는 연구가 필요하다.

참 고 문 헌

[1] 이윤덕, 김도윤, 윤현구, 육종관, 장병준, "리더

간섭에 의한 RFID 시스템의 인식 거리 감소에 관한 연구", 한국전자과학회논문지, 18(7), pp. 731-738, 2007년 7월.

- [2] 윤현구, 강민수, 장병준, "908.5~914 MHz 대역에서 RFID와 USN 시스템의 주파수 공유 조건에 관한 연구", 한국전자과학회논문지, 18(11), pp. 647-656, 2008년 6월.
- [3] James B. Y. Tsui, *Microwave Receivers with Electronic Warfare Applications*, John Wiley & Sons, pp. 278-328, 1986.
- [4] William E. Snelling, Evaggelos Geraniotis, "Analysis of compressive receivers for the optimal interception of frequency-hopped waveforms", *IEEE Transactions on Communications*, vol. 42, no. 1, pp. 127-138, Jan. 1994.
- [5] Kwok H. Li, Laurence B. Milstein, "On the use of a compressive receiver for signal detection", *IEEE Transactions on Communications*, vol. 39, no. 4, pp. 557-566, Apr. 1991.
- [6] W. Gregory Lyons et al., "High temperature superconductive wideband compressive receivers", *IEEE Transactions on MTTs*, vol. 44, no. 7, pp. 1258-1278, Jul. 1996.
- [7] J. S. Levy, P. J. Burke, and R. Cecchini, "VCO based chirp generation for broad bandwidth compressive receiver applications", *IEEE-MTT-S International Microwave Symposium Digest*, pp. 1113-1115, 1993.
- [8] Jun-Ho Choi, Jong-Won Yang, Sun-Phil Nah, and Won Jang, "Design and fabrication of reflective array type wideband saw dispersive delay line", *JK-EES*, vol. 6, no. 2, pp. 110-116, Jun. 2006.

조 원 상



1997년 8월: 충남대학교 전파공학과 (공학사)

2000년 2월: 충남대학교 전파공학과 (공학석사)

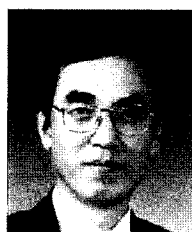
2000년 1월~현재: (주)빅텍, 기술연구소 팀장 책임연구원

2002년 3월~현재: 충남대학교 전파

공학과 박사과정

[주 관심분야] RFID, 초고주파 회로설계, 통신시스템 등

박 동 철



1974년 2월: 서울대학교 전자공학과 (공학사)

1976년 2월: 한국과학기술원 전기전자공학과 (공학석사)

1984년 12월: Univ. of California, Santa Barbara (공학박사)

1977년~1978년: Ruhr University, Bochum, Germany 방문교수

1994년~1998년: IEEE MTT Korea Chapter Chairperson

1998년~2001년: IEEE EMC Korea Chapter Chairperson

2000년~2001년: 한국전자과학회 회장

2005년~2007년: 대덕 Wireless 포럼 회장

1976년~현재: 충남대학교 전파공학과 교수

[주 관심분야] Microwave and Millimeterwave Passive Components, Antennas, EMI/EMC