

지상파 DMB RF 수신기에서 클락 잡음 제거를 위한 인쇄 회로 기판 설계

Design of Printed Circuit Board for Clock Noise Suppression in T-DMB RF Receiver

김 현 · 권 순 영* · 신 현 철

Hyun Kim · Sunyoung Kwon* · Hyunchol Shin

요 약

본 논문은 지상파 DMB에서 기준 클락 신호에 의한 RF 수신기의 민감도 열화 현상을 분석하고, 이를 해결하기 위한 새로운 PCB 설계 기법을 제안하였다. 현재 DMB 수신기 시스템에 사용되는 기준 주파수는 16.384 MHz, 19.2 MHz, 24.576 MHz의 세 종류가 있다. 이러한 기준 주파수의 고조파 성분이 RF 채널 주파수에 근접할 경우, 해당 채널의 감도가 심각히 열화될 수 있다. 이러한 클락 고조파 결합 문제를 해결하기 위해 스트립라인 형태의 새로운 클락 배선 설계 기법을 제안하였다. 제안된 기법은 인덕턴스 성분을 사용하여 클락 신호의 접지 단자를 주 접지 단자와 분리하고, 클락 신호선과 주변 접지면의 결합 커패시턴스 성분을 최소화 하도록 설계되었다. 이를 DMB 수신기 보드에 적용하여 수신기의 감도가 최대 2 dB 개선됨을 측정을 통하여 확인하였다.

Abstract

This paper proposes a new clock routing design for suppressing clock harmonic effects in a Printed Circuit Board (PCB) for a terrestrial Digital Multimedia Broadcasting(DMB) system. Typical crystal reference frequencies that are widely used in DMB tuners are 16.384 MHz, 19.2 MHz, 24.576 MHz. When the high-order harmonic components of these reference frequencies fall near the RF channel frequencies, receiver sensitivity of the tuners is seriously degraded. In this work, we propose a new clock routing design in order to address the clock harmonic coupling issue. The proposed design incorporates two inductors for isolating the clock ground from the main ground, and adopts a new stripline-style routing instead of the conventional microstrip line style routing to minimize the overlap area with the main ground. As a result, the RF sensitivity of the T-DMB tuner is improved by 2 dB.

Key words : DMB Receiver, PCB, Clock Noise, Clock Harmonic, Strip Line

I. 서 론

최근의 무선 통신 시스템은 점차 많은 기능을 포함하며, 그 성능 또한 과거와 비교해 매우 복잡화 되고 있다. 그러나 오히려 그 크기는 훨씬 줄어들고 있

으며, 휴대하기에도 편리하도록 점차 소형화되어 왔다. 그러나 이렇게 집적화가 높아질수록 시스템 측면에서는 여러 가지 다양한 요인들로 인해 발생하는 잡음에 취약점이 발생하기 마련이다. 각각의 부품 소자의 크기가 줄어들면서 전체 모듈 PCB(Printed

「본 연구는 지식경제부 대학 IT연구센터사업(ITA-2009-C1090-0902-0038) 및 지식경제부 전자부품 기반기술개발사업(극저전력 ICTS 부품 개발)의 지원을 받아 수행되었음.」

광운대학교 전파공학과(Department of Radio Science and Engineering, Kwangwoon University)

*(주)아이앤씨테크놀로지(I&C Technology Co., Ltd.)

· 논문 번호 : 20090408-037

· 수정완료일자 : 2009년 11월 2일

Circuit Board)의 면적 또한 작아져 시스템 내의 각종 잡음으로부터 시스템의 성능이 열화되는 현상을 야기시키게 된다. 시스템의 성능 열화는 SINAD(Signal to Noise and Distortion Ratio)를 이용해 평가할 수 있다. SINAD는 신호 대비 잡음과 왜곡 성분의 비를 나타내는 변수로서 시스템의 수신 감도에 영향을 주게 된다. SINAD는 다음 식 (1)과 같이 정의된다.

$$SINAD = 20 \log_{10} \frac{(S+N+D)}{(N+D)} \quad (1)$$

여기서, S 는 신호의 전력 크기이고, N 은 잡음의 전력 크기, 그리고 D 는 왜곡 성분의 전력 크기이다. 식 (1)에서 잡음과 함께 왜곡 성분의 크기가 커질수록 SINAD의 값이 작아짐을 알 수 있다. 이는 잡음뿐만 아니라 신호의 왜곡 성분 또한 수신 감도에 영향을 미친다는 것을 의미한다.

일반적으로 동일한 회로 부품을 사용하더라도 PCB 설계 형태에 따라 전체 시스템의 성능이 영향을 받게 된다. 이를 해결하기 위해 PCB 상에서 신호의 무결성을 확보하기 위한 많은 연구들이 진행되었다. 전원면과 접지면을 커패시터를 이용하여 바이패스하거나 비아와 커패시터를 이용하여 단면을 분리하여 원치 않는 전자기파 방사를 줄이거나, 디지털 클락 라인과 RF 신호 라인을 따로 분리하여 상호간에 생기는 누화를 미연에 방지하는 연구들이 이루어져 왔다^{[1],[2]}. 또한 페라이트 비드나 LC 필터링 기법이 사용되기도 한다. 페라이트 비드는 저주파에서 발생하는 잡음을 격리하는데 주로 사용되지만, 이는 단순히 전도에 의한 잡음 전달만 방지하는 효과만 있으며, 전기장 또는 자기장에 의한 커플링 효과는 방지하지 못하고 오히려 커플링 되는 잡음을 증가시키는 단점도 있다. LC 필터링은 특정 주파수 성분만을 제거하는 기술로서 효과가 매우 우수하지만, 제품의 양산시 원가를 크게 상승시키게 되는 단점이 있어서 대개 사용이 자제되고 있다.

PCB에서 기존의 클락 신호 라인으로 많이 사용되던 마이크로스트립은 아래쪽에만 접지면을 깔았기 때문에 완전한 TEM(Transverse Electromagnetic Mode) 모드로 전송되지 못하고 공기 중으로 신호가 방사되기 때문에 불필요한 결합과 손실 문제가 있다. 반면, 스트리플라인 구조는 방사 영역이 최소화되어

거의 완벽한 TEM 모드로 전송이 가능해진다. 본 논문에서는 지상파 DMB 수신기에서 발생하는 클락 잡음이 시스템의 수신 감도 열화의 원인이 됨을 분석하고, 이런 성능 열화의 근본적인 원인을 새로운 클락 배선 구조를 도입하여 해결하였다. 본 논문의 구성은 다음과 같다. II장에서는 지상파 DMB 시스템과 감도의 열화가 생기는 원인들에 대해서 설명하였고, III장에서는 감도 열화를 줄이기 위한 방법을 설명하고 지상파 DMB 수신기 PCB의 제작 및 측정 결과를 기술하였다. 마지막으로 IV장에서는 결론으로 논문을 마무리 하였다.

II. 지상파 DMB 시스템과 수신 감도의 열화

2-1 지상파 DMB

지상파 DMB(Digital Multimedia Broadcasting)는 2005년 12월 1일 방송서비스를 시작하였고, 2008년 4월 사용자가 1,000만 명을 넘어섰다. 그림 1은 지상파 DMB 수신기의 구성도이다. 주파수 대역은 VHF Band-III인 174~216 MHz이다. 각 수신 신호는 대역폭이 1.536 MHz이며, COFDM(Code Orthogonal Frequency Division Multiplexing) 전송을 하고, 1,536개의 부반송파로 이루어져 있다. 한 개의 부반송파는 주파수 대역에 비디오, 오디오, 데이터 방송이 가능하다. 이는 차량용 네비게이션 TPEG(Transport Protocol Experts Group) 서비스로 이용되기도 한다. 지상파 DMB의 수신기는 RF 신호를 수신하는 RF 수신기, 기저대역으로 하향 변환된 신호를 수신하여 복호화 과정을 거쳐 비디오나 오디오 방송으로 디스플레이

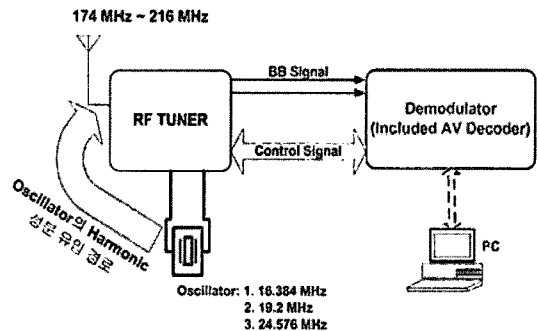


그림 1. 지상파 DMB 수신기의 구성도
Fig. 1. Terrestrial DMB receiver architecture.

하는 복조기로 구성된다. 전체 수신기의 기준 주파수로는 16.384 MHz, 19.2 MHz, 24.576 MHz 세 가지가 상황에 따라 선택적으로 사용된다.

2-2 클락 잡음에 의한 감도(Sensitivity) 열화

시스템에서 수신 감도를 열화시키는 성분은 대개 고주파 대역으로 유입되는 잡음 성분, 기저대역으로 유입되는 잡음 성분, 일정한 주파수 대역이 아닌 유동성 있는 잡음 성분, 수많은 불요파 성분, 클락 고조파 성분, 그리고 마지막으로 많은 시스템이 좁은 공간에 밀집됐을 경우 비선형 소자에서 발생하는 성분 등이 있다. 이러한 성분들이 방사되거나 기생 커패시턴스와 결합되어 성능 열화의 원인이 된다. 그중 DMB 수신기에서 발생하는 기준 클락의 고조파 성분이 다시 RF 수신기의 입력 단자에 커플링 되어 원하는 신호 대역과 겹쳐질 경우 수신기의 성능 열화를 야기시킨다.

그림 2는 지상파 DMB 수신기 출력 스펙트럼을 통해 클락 고조파 성분이 잡음으로 함께 수신된 경우를 IF 대역에서 측정된 것이다. 지상파 DMB 신호 대역 내에 클락 고조파 성분이 결합됨을 확인할 수 있다. 이와 같은 현상은 DMB 수신기의 성능 열화의 원인이 된다. 이를 좀 더 자세히 살펴보도록 하겠다. 신호 대역 내에 존재하는 클락 고조파 성분은 경우에 따라 여러 개가 발생할 수도 있다. 예를 들어 표 1은 DMB 수신기의 기준 클락 주파수 및 그의 고조

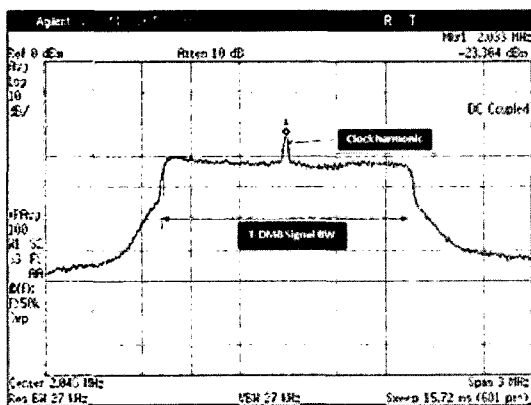


그림 2. 지상파 DMB 수신기에서 클락 고조파 성분의 커플링 측정 결과

Fig. 2. Measured spectrum of the coupled clock harmonic component at a DMB receiver output.

표 1. 기준 주파수와 고조파 성분 주파수

Table 1. Reference clock frequency and its harmonic frequency.

고조파 차수	클락 주파수 및 고조파 주파수(MHz)		
1	16.384	19.2	24.576
2	32.764	38.4	49.152
3	49.152	57.6	73.728
4	65.536	76.8	98.304
5	81.92	96	122.88
6	98.304	115.2	147.456
7	114.688	134.4	172.032
8	131.072	153.6	196.608
9	147.456	172.8	221.184
10	163.84	192	245.76
11	180.224	211.2	270.336
12	196.608	230.4	294.912
13	212.992	249.6	319.488
14	229.376	268.8	344.064

파 주파수를 나태내고 있고, 그중에서 음영 표시된 부분이 VHF Band-Ⅲ 대역에 존재하는 고조파 성분이다. 표에서 보듯이 사용되는 클락 주파수에 따라 하나에서 세 개까지의 클락 고조파가 신호 대역 내에 존재하게 된다. 그림 3은 TCXO 신호의 고조파 성분의 전력을 측정된 것이다. 표 1과 그림 3으로부터, 기준 주파수가 높아질수록 DMB 주파수 대역에 결합되는 고조파 성분의 개수는 감소하지만 차수가 낮아지기 때문에 그 크기는 커짐을 예상할 수 있다.

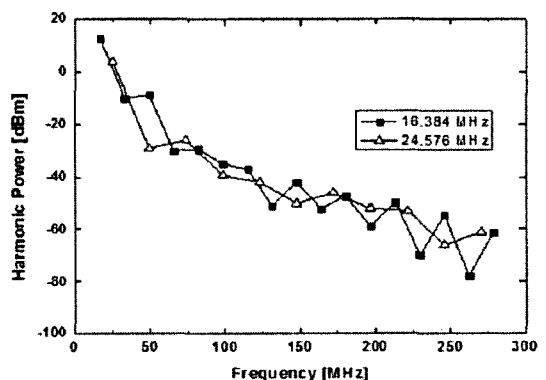


그림 3. 클락 고조파 성분의 크기

Fig. 3. Magnitude of clock harmonic components.

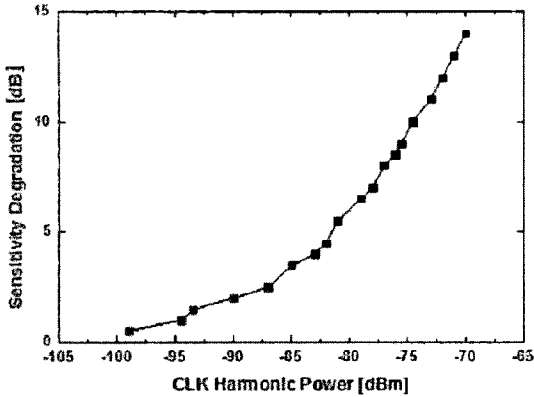


그림 4. 클락 고조파 성분의 크기에 따른 DMB 수신기의 감도 저하

Fig. 4. Sensitivity degeneration against the clock harmonic power in DMB receiver.

반대로 기준 주파수가 낮아지면 결합되는 고조파 성분의 개수는 증가하는 반면 그 크기는 작아지게 된다. 결국 수신기의 감도는 수신 대역 내에 존재하는 클락 고조파의 전체 크기에 영향을 받게 된다.

클락 고조파 크기에 따른 DMB 수신기의 감도 저하를 알아보기 위해 다음과 같은 실험을 수행했다. DMB 채널 번호 10C(196.736 MHz)의 대역 내에 클락 고조파 성분이 결합되었다고 가정하고, 이 성분이 수신 감도에 미치는 영향을 조사하기 위해, 추가적인 신호발생기를 통해 196.608 MHz의 신호를 대역폭 안에 강제로 인가하고, 이 크기가 점점 증가하여 클락 고조파 크기에 따른 감도 열화를 측정하였다. 그림 4는 그 결과이다. 그림에서 보듯 클락 고조파 성분이 수신 감도에 매우 심각한 영향을 미침을 확인할 수 있다.

III. 클락 잡음 제거를 위한 PCB 설계

3-1 새로운 클락 라우팅 구조

그림 5(a)는 기존의 마이크로스트립 형태의 클락 라우팅의 평면도와 단면도를 보인 것이다. 그림 5(b)는 실제 CAD(Computer Aided Design) 툴에 의한 PCB 레이아웃을 보인 것이다. 이러한 구조에 대해 Ansoft사의 전자기파 툴 SIWAVE[®](3)을 사용하여 전달 특성을 시뮬레이션 하였고, 그 결과를 그림 7의 수정전 기존 구조에 보이고 있다. 수정전 기존 구조

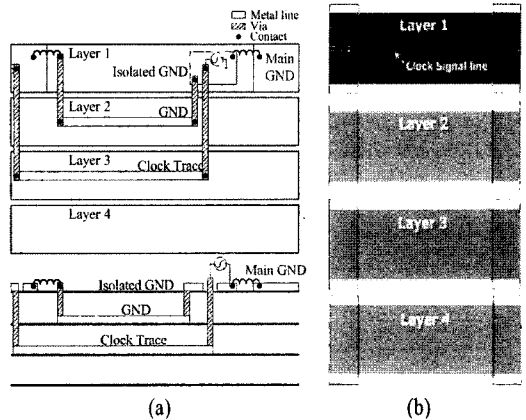


그림 5. (a) 마이크로스트립 형태의 클락 신호 선, (b) 실제 PCB 구조

Fig. 5. (a) Clock signal line in a microstrip form, (b) layout.

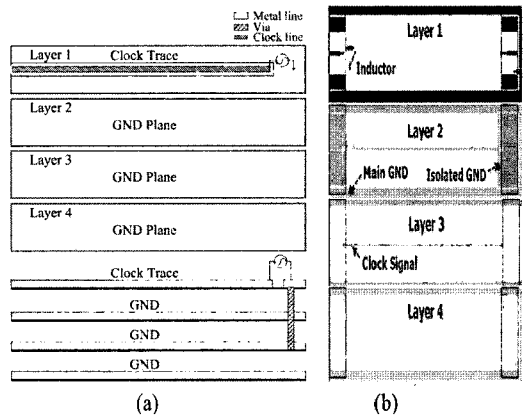


그림 6. (a) 클락 고조파 감쇄를 위한 클락 신호 선, (b) 실제 PCB 구조

Fig. 6. (a) Clock signal line for clock harmonic reduction, (b) layout.

의 S_{21} 에서 보이듯 원하는 DMB 채널 대역(176~216 MHz)에서의 클락 신호 감쇄량은 -1 dB 정도로 매우 작다. 이는 기준 클락의 고조파 성분이 DMB 수신기의 입력단으로 매우 크게 결합됨을 의미하는 것이다. 이 경우 수신기의 수신 감도를 매우 열화시킬 가능성이 큼을 보여준다. 따라서 클락의 기본성분 크기에 영향을 주지 않으면서, DMB 대역에 존재하는 클락의 고조파 성분만 크게 감쇄시킬 수 있도록 PCB를 설계하는 것이 중요하다.

그림 6(a)는 본 논문에서 제안한 클락 고조파 감쇄를 위한 클락 라우팅의 구조이다. 그림 6(b)는 이

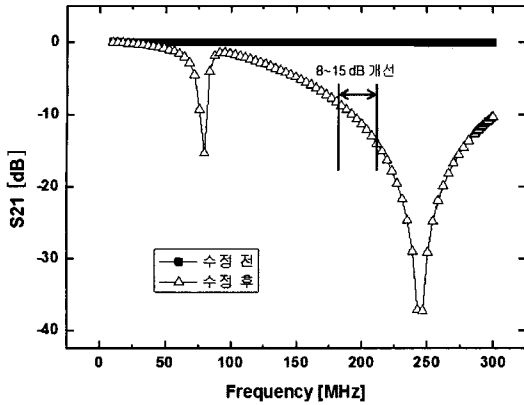


그림 7. 수정 전/후의 삽입 손실(S_{21})
Fig. 7. Insertion loss(S_{21}) before and after modification.

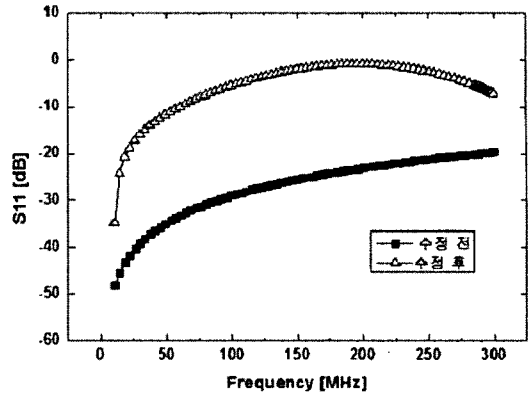
의 실제 CAD 툴에 의한 레이아웃이다. 그림 6(a)에서 보듯, 클락선을 스트립라인 형태로 세 번째 층에 구현하고, 두 번째 층의 접지를 약 2 mm 선폭으로 클락 패적 위를 지나도록 하였다. 또한, 전체 시스템 접지와 클락 신호의 접지를 분리하도록 하였다. 두 접지가 연결되는 지점에 인덕터 82 nH를 추가하여 서로간의 격리를 강화하도록 하였다. 클락 패적 위를 지나는 두 번째 층의 접지선의 연결점에도 인덕터를 추가하여 지상과 DMB 신호 대역에서 기생 성분의 커패시터와 공진을 시켜 클락 고조파 성분의 감쇄를 얻도록 하였다. 공진 주파수는 아래 식 (2)와 같이 결정되었다.

$$Frequency = \frac{1}{2\pi\sqrt{LC}} \quad (2)$$

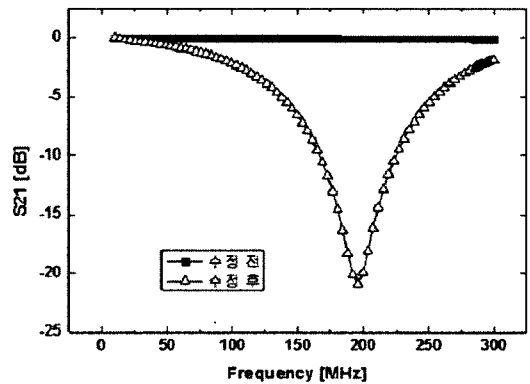
또한 클락 신호선과 주변 접지면의 결합 커패시턴스 성분이 최소화 되도록 하였고, 이때 클락의 고조파 성분만 감쇄시켜야 하고 클락의 기본 신호 성분은 감쇄를 최소화하도록 설계하였다. 전자기파 시뮬레이션 결과 그림 7의 수정 후 S_{21} 에서 보이듯 원하는 기본 클락 주파수 대역에서의 감쇄는 거의 없고, 가장 문제가 되는 신호 대역인 181~216 MHz에서도 기존 구조는 신호 감쇄가 -0.1 dB가 채 되지 않을 만큼 매우 작았는데 새로운 구조는 8~15 dB 정도의 감쇄로 크게 개선되었음을 확인하였다.

3-2 지상파 DMB 수신기에의 적용 결과

그림 6의 제안된 클락 배선 구조를 실제 지상파



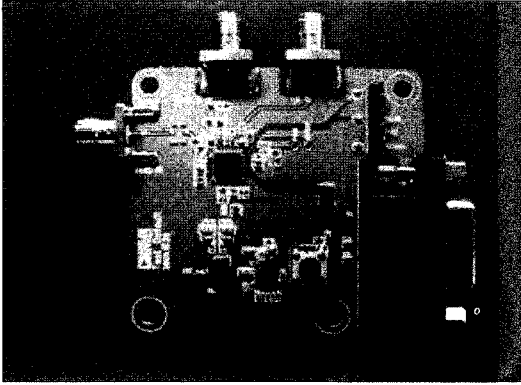
(a) 입력 반사 계수(S_{11})
(a) Input return loss(S_{11})



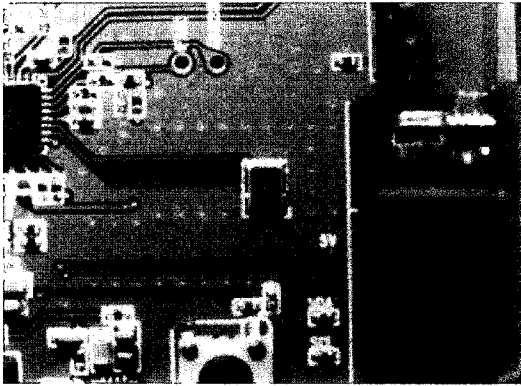
(b) 삽입 손실(S_{21})
(b) Insertion loss(S_{21})

그림 8. 지상파 DMB 수신기의 수정 전/후
Fig. 8. Before and after modification of terrestrial DMB receiver.

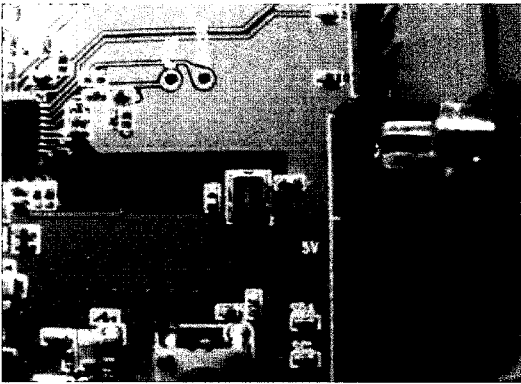
DMB 수신기 PCB에 적용시켰다. 앞서 그림 5와 그림 6의 간단한 구조에 대해 확인하였던 개선 효과들을 실제 응용 PCB 구조를 적용하여 전자기파 시뮬레이션을 다시 수행하였다. DMB 수신기의 기존 구조(수정전)와 새로운 구조(수정후)에 대해 그림 8(a)는 입력 반사 계수(S_{11})를 그림 8(b)는 삽입 손실(S_{21}) 결과를 나타내고 있다. 시뮬레이션 결과, 클락 기본 주파수 16.384 MHz에서의 S_{11} 은 -30 dB로 정합이 잘 되어 있어 클락 기본 신호에 별다른 영향을 주지 않은 것을 알 수 있다. 한편, 그림 8(b)에서 보이듯 기존 PCB는 지상파 DMB 채널 대역에서의 감쇄가 0.1 dB 이내로 매우 작았으나 새로운 구조로 수정 후에는 -10~-20 dB로 큰 감쇄가 이루어졌음을 알 수 있다. 이는 수신기의 감도 열화가 현저히 완화될



(a) 전체 사진
(a) Whole view



(b) 수정 전 clock routing 부분 사진
(b) Before modification



(c) 수정 후 clock routing 부분 사진
(c) After modification

그림 9. Evaluation board 사진
Fig. 9. Evaluation board photograph.

수 있음을 의미한다.

그림 9(a)는 실제 제작된 지상파 DMB 응용 PCB의 전체 사진이고, 그림 9(b), (c)는 각각 클락 배선의

수정 전과 수정 후의 부분을 확대한 사진이다. 클락 선의 길이는 약 3 cm이다. 제작된 보드를 이용하여 DMB 수신기의 성능을 측정하였다. 그림 10은 수정 전/후의 PCB 클락 고조파 크기의 측정 결과이다. 구형파를 출력하는 TCXO(Temperature-Compensated Crystal Oscillator)를 연결하여 클락 입력 단자에 측정하였다. 기본 주파수인 24 MHz 미만에서의 크기는 거의 영향이 없는데 반해 통신신호 대역 내에서는 수정 후의 경우가 3~10 dB 가량 클락 고조파 성분을 더 많이 감쇄시킴을 확인하였다. 한편, DMB 수신기의 채널 감도를 측정하였다. 그림 11은 수정 전/후의 모든 채널에서의 수신 감도를 비교한 것이다. 특정 대역에서 DMB 수신기의 수신 감도가 개선됨을 확인할 수 있었다. 표 2는 지상파 DMB 수신기의 성능

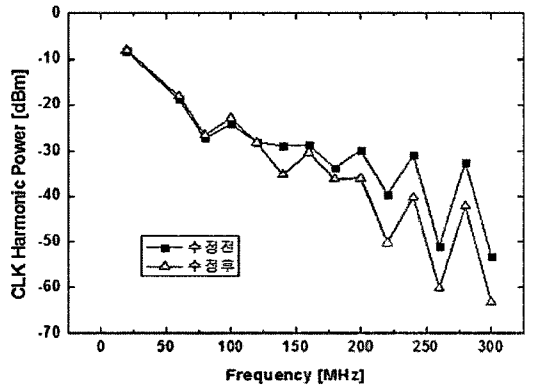


그림 10. 수정 전/후 PCB의 clock 고조파 전력 측정 결과

Fig. 10. Measured clock harmonic power before and after the PCB modification.

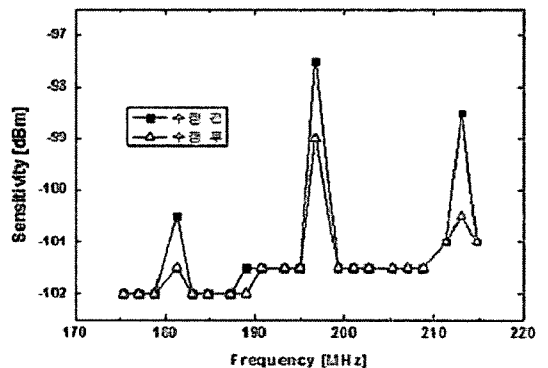


그림 11. 수정 전/후 DMB 수신기 채널 감도 비교

Fig. 11. Comparison of channel sensitivity before and after the DMB receiver.

표 2. 지상파 DMB 수신기의 측정 결과
Table 2. Measured performances of the terrestrial DMB receiver.

Parameters		수정 전 보드	수정 후 보드
Selectivity	196.736 MHz	-97.5	-99
	213.008 MHz	-98.5	-100.5
ACS(1) [dB]	Channel N+1	40	40
	Channel N-1	40	40
Far-off rejection [dB]	+5 MHz	50	50
	-5 MHz	50	50
Fading [dB]	Multipath fading(6 taps)	-92	-92

(1) Adjacent Channel Selectivity

을 요약한 것이다. 감도를 제외한 타 항목에서 두 경우 모두 동등한 성능을 보였다. 하지만 클락 고조파의 영향을 받는 197.736 MHz(16.384 MHz의 12차 고조파)와 213.008 MHz(16.384 MHz의 13차 고조파)에서는 PCB 수정 후 1.5~2 dB 가량 감도 특성이 개선되었음을 확인하였다.

IV. 결 론

지상파 DMB 수신기에서 클락 고조파 결합으로

인한 감도 열화를 개선하기 위해 스트립 라인 형태의 배선과 인덕터를 이용한 접지면의 분리 기법을 적용한 새로운 클락 배선 기법을 제안하고 이를 실험적으로 증명하였다. 제안된 클락 배선을 적용한 DMB 수신기는 다른 성능 변수에 별다른 영향 없이 감도를 1.5~2 dB 개선시킬 수 있었다. 이는 본 논문에서 제시한 클락 배선 구조가 T-DMB RF 수신기 감도 개선에 매우 효과적임을 의미하는 것이다.

참 고 문 헌

[1] T. Harada, N. Kobayashi, "Equivalent inductance of power-distribution planes in multilayer printed circuit boards and capacitor allocation for decoupling", *Electronics and Communications in Japan*, Part 2, vol. 89, no. 10, 2006.

[2] J. Pak, G. Kim, F. Hong, A. Kim, and J. Kim, "Slots on ground fillings of multi-layer printed circuit board for suppressing indirect crosstalk between digital clock line and RF signal line in mixed mode mobile systems", *IEEE International Symposium, Electromagnetic Compatibility*, vol. 39, pp. 1-6, Aug. 2008.

[3] <http://www.ansoft.co.kr/html/pro/sl.php>

김 현



2004년 2월: 중부대학교 정보통신 공학과 (공학사)
2006년 8월: 광운대학교 전파공학과 (공학석사)
2006년 9월~현재: 광운대학교 전파공학과 박사과정
[주 관심분야] RF/Analog Circuits

권 순 영



2007년 2월: 한국교육개발원 정보통신공학과 (공학사)
2009년 2월: 광운대학교 정보통신대학원 (공학석사)
2003년 10월~2009년 7월: 아날로그 디바이스
2009년 8월~현재: 아이엔씨 테크놀로지

[주 관심분야] RF System Application

신 현 철



1991년 2월: 한국과학기술원 전기
및 전자공학과 (공학사)

1993년 2월: 한국과학기술원 전기
및 전자공학과 (공학석사)

1998년 2월: 한국과학기술원 전기
및 전자공학과 (공학박사)

1997년 4월~1997년 10월: 독일 Da-
imierBenz Research Center 연구원

1998년 1월~2000년 3월: 삼성전자 System LSI 선임연구원

2000년 4월~2002년 4월: 미국 UCLA 박사후 연구원

2002년 5월~2003년 8월: 미국 Qualcomm RF/Analog IC
Design 선임연구원

2003년 9월~현재: 광운대학교 전자공학과 부교수

[주 관심분야] CMOS RF/Analog Integrated Circuits