

**특집 : SiC 전력반도체 소자의 기술동향**

# SiC 전력반도체 기술 및 제품동향

Roland Rupp\*, Deboy Gerald\*, 서 범 석\*\*  
 (Infineon Technologies \*Principal Engineer, \*\*상무)

2001년 1세대 SiC 쇼트키 다이오드의 상용화는 고압 다이오드의 Zero 스위칭손실을 가능하게 하여 기존의 CCM (continuous-current mode) PFC의 효율한계를 극복 시킬 수 있었다. 2005년 서지전류 와 애벌런치 내량을 향상시킨 2세대 SiC 쇼트키 다이오드는 적용의 범용성을 확대 시켰다. 2009년 전력내량이 증대된 3세대 다이오드는 이상적인 다이오드의 현실화를 위해 한발 더 나아가게 하고 있다. 본고에서는 이러한 노력을 경주해온 인피니언의 SiC 전력반도체 소자의 기술 및 개발 현황을 소개한다.

## 1. 서론

SiC는 높은 진성화 온도, 높은 절연파괴 전계강도(Si의 약 10배), 3eV의 넓은 밴드갭(Si의 약 3배) 등의 물성치가 우수하다는 본질적인 이유로 인해, 전력전자용 전력반도체 소자를 위해 차세대의 반도체 재료로서 잘 알려져 있다<sup>[1]</sup>. 그러나 많은 기대와 개발노력에도 불구하고, 기관공정 기술의 어려움으로 인해 2001년이 되어서야 SiC 쇼트키 다이오드를 처음으로 상용화 시킬 수 있었다<sup>[2]</sup>. 초기에 상용화가 되었던 SiC 다이오드도 2인치 웨이퍼상에서만 구현이 가능 하였으며, 7년여가 지난 지금 4인치 직경의 웨이퍼로 양산을 진행하고 있다. 이러한 대구경화 기술의 진보로 초기에는 특별한 응용분야에서만 사용이 가능하였던 고가의 SiC 다이오드 제품이 향후 보편적인 상용화로의 움직임이 지속적으로 진행 될 것으로 예견된다. 이와 더불어 과전류정격 한계 개선, 과도상태 열특성한계 개선 등의 개발성과에 따른 2세대, 3세대 SiC 다이오드의 상용화는 응용의 범용성을 확대 시키고 있다.

본고에서는 초저손실 전력 소자 기술개발을 위하여 노력하

여 온 인피니언의 SiC 쇼트키 다이오드 실현 결과들에 대하여 설명하며, 또한 전력전자 여러 분야에서 많은 기대와 관심을 갖고 있는 SiC 전력반도체 스위칭 소자의 개발노력 현황에 대하여도 논의한다.

## 2. SiC 쇼트키 다이오드

PN-다이오드와 비교하여 쇼트키 다이오드는 순방향 바이어스 동작시 축적 되어지는 전하 캐리어 밀도에 어떠한 동적 변화가 발생하지 않기 때문에, 역방향 바이어스 인가시 “역회복 전류”가 발생하지 않는다. 따라서 SiC 쇼트키 다이오드의 등가모델은 온도에 따라 변화하는 접합전위와 차동저항을 갖는 이상적인 다이오드 그리고 병렬 구조의 공핍층 캐패시터로서 간단히 표현할 수 있다. 스위칭시 유니폴라 다이오드는 오프되고, 병렬 캐패시터에 의한 변위전류만이 회로상의 “역회복 전류”로서 작용하게 된다. 변위전류를 발생시키는 용량성 “회복 전하(Qc)는 온도, 순방향 도통 전류의 크기 그리고 di/dt에 의해 변화하지 않는 독립적인 파라메타 이다<sup>[3]-[5]</sup>. 이러한 쇼트키의 장점은 실리콘(Si) 다이오드에서도 쉽게 구현이 될 수 있지만, 온-저항에서의 증가와 과도한 누설전류의 특성으로 인해 기술적으로 150V 정도 이하의 작은 전압 응용분야에서만 적용이 가능하다<sup>[2]</sup>.

### 2.1 인피니언 SiC 쇼트키 다이오드

그림 1(a)는 간단한 SiC 쇼트키 다이오드의 구조를 보여준다. 이러한 구조의 다이오드는 서지 전류도통능력이 매우 작아 전력전자 응용에 있어 매우 제한적인 요소로서 작용하였다. 순방향 바이어스 동작시 저항특성은 축적전하의 이동도

(Mobility) 에 의해서만 결정이 되는데 이는  $1/T^2$  ( $T$ =온도) 에 비례한다. 따라서 전류증가에 의한 positive feedback 메카니즘을 야기 시킨다. 이는 전류증가 - 손실증가 - 저항증가 -  $V_f$  증가 - 다시 손실증가로 이어지는 메카니즘으로 나타나, 기본 구조의 SiC 쇼트키 다이오드는 서지전류가 10ms 의 시간내에서 정격전류의 약3배 이내라는 동작에서의 한계를 지닌다. 기술개발의 목표방향은 쇼트키 다이오드가 지니는 가장 큰 장점인 오프-스위칭 특성을 그대로 유지하면서 서지 전류 내량을 증가 시키는 것이었다. 개발성공은 그림 1(b)에 서와 같이 P Islands를 병용한 구조를 갖는 것이었다. 이하 Merged-PN-Schottky 라 명명한다<sup>[6]-[7]</sup>. 이러한 개념은 SiC 가 지니는 넓은 밴드갭의 물질 특성을 이용한 것이다. Normal 동작조건 하에서는 SiC 의 높은 pn 접합 전위 (~3V) 때문에 pn 구조를 통한 도통전류가 발생하지 않는다. 서지 전류 조건이 발생하면 순방향 전압강하가 3V 이상으로 올라가고, pn 구조를 통해 추가적인 캐리어 주입이 발생하고 이로인해 드리프트 영역에서는 conductivity modulation이 발생하게 된다. 쇼트키 장벽(Schottky Barrier) 과 낮은 저항 접촉을 갖는 P 영역으로 인해 차단모드 동작시 더 높고 일정한 최대 절연과파 전계 강도를 이용할 수 있는 부가적인 장점을 갖을 수 있다.

그림 1(b)에서 P 영역이 일정한 영역을 차지하고 있지만, 향상된 도전을 갖는 쉘구조에 의해 순방향 동작 저항 기율은 증가하지 않는다. 따라서 기존 구조가 갖는 특성 저하 없이 서지 전류내량을 크게 개선시킬 수 있는 결과를 성취할 수 있었다. SiC 는 매우 높은 절연과파 전계강도 특성을 지니고 있어, SiC 쇼트키 다이오드에서 요구되는 차단층의 두께는 5um 이하로 매우 작다(Si의 경우 40-60um). 이로 인해 서지 전류 모드 스위칭 동작시에도, 저전류 동작과 마찬가지로 오프시 캐패시터 변위전류만을 갖는 역회복 스위칭특성이 나타난다. 그림 2는 이를 보여주고 있는 스위칭 파형이다. 상온 정격전류 동작과 고온 서지전류(150도, 정격전류의 10배) 동작 파형을 비교하고 있다. 전류크기, 온도,  $dv/dt$ , 그리고  $di/dt$  에 무관하게 일정한 역회복 전류동작을 확인할 수 있다.

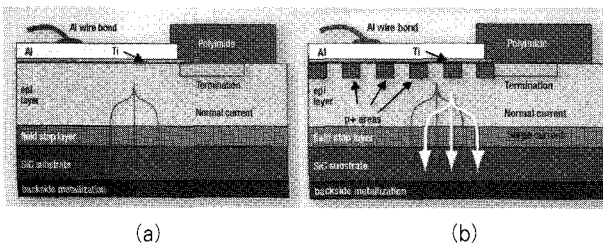


그림 1 1세대 SiC 다이오드 (a) 와 2세대 다이오드 (b) 의 단면도 비교. (a) plain Schottky diode, (b) P+ Islands 가 있는 Merged-PN-Schottkey diode

SiC 쇼트키 다이오드는 스위칭시 다이오드의 면적과 관련된 매우 작은 커패시터 손실만이 발생한다. 즉 역회복 전류에 의한 스위칭 손실은 온도나 전류크기에 상관없이 다이오드의 active 면적에 비례하여 증가한다. 이는 역회복 스위칭 손실이 전류밀도와 온도 등에 의하여 증가하게 되는 기존의 Si 다이오드와 상이한 특성이다. 따라서 SiC 소자를 사용하는 경우 Trade-Off(도통손실대 스위칭손실)를 재정립 하여야 한다. 아직은 많은 전력전자 설계 엔지니어들이 Si 소자에 익숙해 있어 설계시 주의를 요하는 부분이다.

### 2.2 인피니언 SiC 쇼트키 다이오드 - 3세대

보다 광범위한 범용성을 목표로 SiC 다이오드의 전력 (Power) 정격의 한계를 개선시키고자 하는 기술개발 노력을 진행하였다. 다이오드는 저항특성 때문에 전류의 증가에 따라 도통손실이 증가하게 된다. 전력 정격은 발생손실에 의해 소자가 열폭주(Thermal runaway) 모드로 들어가거나, 접합 온도가 허용가능한 최대 온도 범위를 넘어서게 되는 경우로 규정할 수 있다. 2세대 SiC 다이오드의 Merged-PN-Schottky 개념은 높은 전류동작 조건에서 온도변화에 무관한 순방향 동작조건(그림 3(b)에서 5.5V 이상의  $V_f$  조건)을 성취하여 열폭주 문제를 근본적으로 해결 하였다.

접합온도를 낮추기 위한 노력으로 새로운 마운팅 기술을 적용한 3세대 SiC 쇼트키 다이오드를 개발 하였다. 3세대 소자에서는 기존의 디스크리트 소자에 일반적으로 적용되고 있는 60-80um의 두꺼운 솔더층(Thermal barrier)을 제거하였다. 이로인해 SiC의 우수한 열 전도도가 패키지의 copper leadframe 과 직접적으로 커플링 되어지는 효과를 얻는다. 그림 4에서 두꺼운 솔더(그림 4(a))가 2um 두께의 매우 얇은 확산 영역(그림 4(b))으로 대체 된 것을 볼 수 있다. 이러한 결과는 그림 4(c)에서 알수 있듯이, 정상상태 열저항

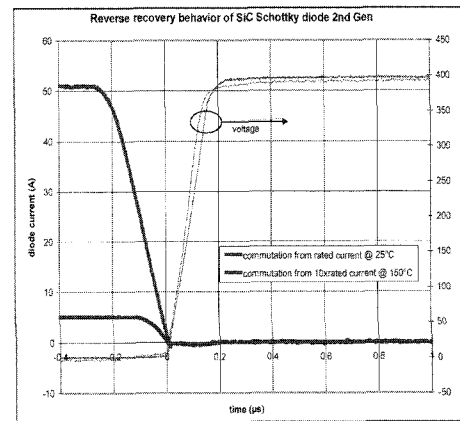
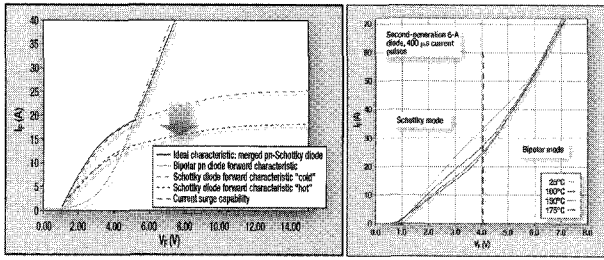


그림 2 2세대 SiC 다이오드의 상온 정격전류와 10배의 고온 서지전류(50A) 동작특성



(a) 이상적 특성 및 설계치 (b) 실측치

그림 3 2세대 SiC 다이오드의 순방향 특성

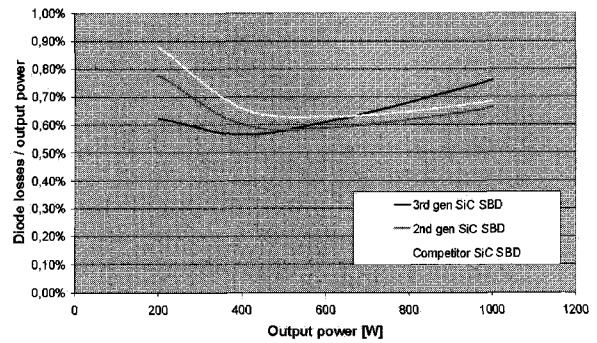
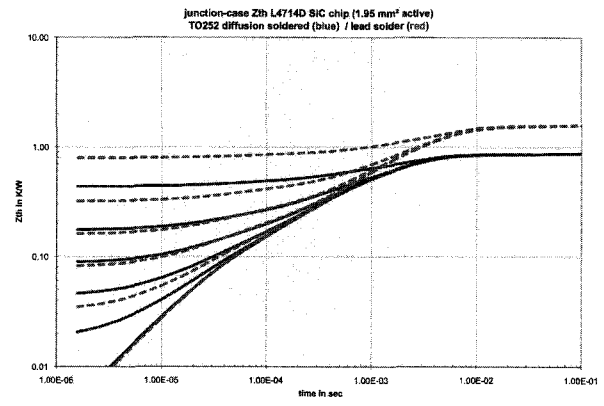
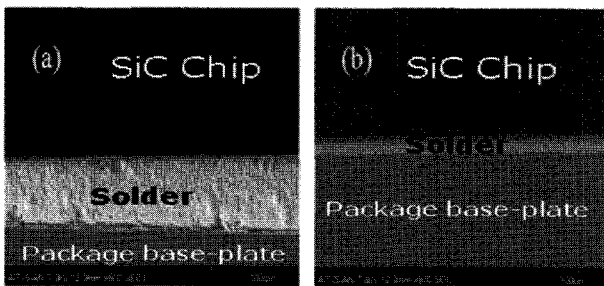


그림 5 PFC 응용에서 다이오드 손실에 의한 효율 비교



(c)

그림 4 Soldering 두께 (a)(b) 및 열저항 (C) 비교

(Rth)은 물론 과도상태 열 임피던스(Zth)에 상당한 개선 효과로 나타났다. 그림 4(c)는 1.95 mm<sup>2</sup>의 SiC 칩사이즈를 적용하여 측정된 접합에서 케이스까지의 열 저항 및 임피던스 비교 결과이다. 새로운 칩 접합공정에 의해 Rth 를 50% 감소시킬 수 있었다.

### 2.3 3세대 SiC 쇼트키 다이오드 PFC 응용에

PFC(power factor correction) 응용에 있어 전력반도체의 최적 설계 (선택)를 위한 주요 고려 항목은 다음과 같다.

- 효율 : full load and light load 각 조건
- 서지 전류 능력 : start up and cycle drop out 동작

### - 열 특성

효율 측면에서 Si 다이오드와 비교하는 것은 무의미 하기 때문에 Si 다이오드 적용 경우와 비교는 생략한다. 앞절에서 3세대 소자의 출현까지 자세한 과정 및 비교부분을 설명하였기에 서지 전류 실험 및 열 특성 비교 부분도 생략한다. 메인 스위치에 대한 상세한 설계부분도(최적의 MOSFET 선택과 정) 생략한다. 75mOhm의 CoolMOS CP 소자와 8A의 SiC 쇼트키 다이오드를 실험에 적용하였다.

PFC 실험 스펙은 다음과 같다.

- 1000W 정격 출력의 CCM 응용
- 20% - 100% 까지의 부하 가변
- 입력 전압: 90V
- 스위칭 주파수: 130kHz

그림 5는 동급 전류정격을 갖는 3종류의 SiC 다이오드에 대한 비교 실험 결과이다. 3세대 SiC 소자의 경우 개발 목표와 부합하여(경부하 조건에서의 효율개선, 칩사이즈 최적화) 응용상에서 보다 최적의 특성 결과를 보여주고 있다. 경부하 동작에서 비교소자에 비해 0.26%의 효율 개선효과를 보여주고 있다. full load 조건에서 다소 효율이 감소하고 있으나, 개선된 thermal coupling 효과 때문에 접합온도에서의 증가는 없다. 입력 전압 조건이 높은 경우 이러한 최적화의 장점은 더욱 증가할 것이다.

### 2.4 1200V SiC 쇼트키 다이오드

SiC 쇼트키 다이오드는 1200V와 1700V 영역에서도 Si 다이오드에 비해 매우 우수한 특성을 갖는다. 고압 다이오드는 드리프트층이 더 낮은 도핑농도를 갖기 때문에, 역회복 변위 전류를 야기시키는 커패시터 용량이 감소하게 되는 장점을 지닌다. 따라서 고속의 Si-IGBT와 결합하여 이상적인 FRD (Freewheeling diodes)로서 기능을 발휘할 수 있다. 단품 및 모듈 솔루션용으로 이용 가능한 고압 SiC 다이오드가 [8]에 자세히 소개되어져 있다.

그림 6은 인버터 회로의 FRD로서 1200V SiC 다이오드를 적용한 예이다. 최신의 1200V IGBT를 사용 하였으며 IGBT

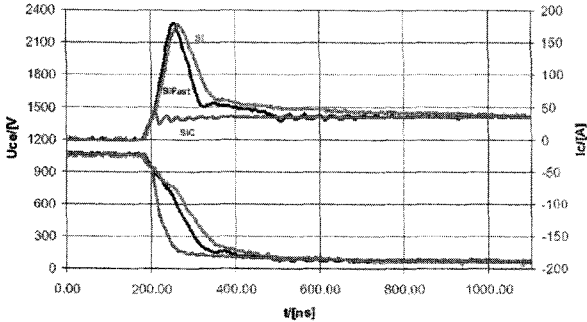


그림 6 1200V 인버터 응용에서의 턴-온 스위칭 비교

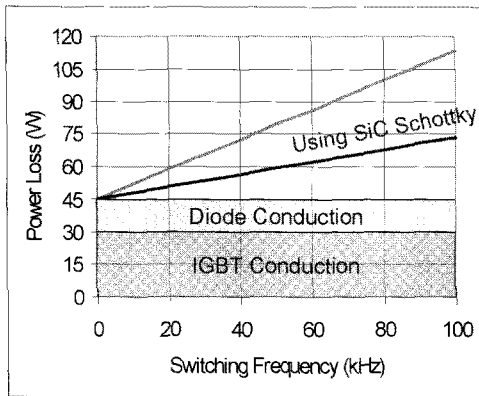


그림 7 인버터 회로 FRD 로서 SiC 다이오드 적용시 손실 비교 (분홍: 고성능 Si FRD, 파란: SiC 쇼트키 FRD)

의 턴-온 스위칭시 전류(위), 전압(아래) 파형이다. 동일조건으로 적용된 2 종류의 Si 다이오드와 비교 하여 Irr 노이즈 감소는 물론 IGBT의 턴-온 손실이 대폭적으로 감소되고 있음을 알 수 있다.

FRD 로서 SiC 쇼트키 다이오드를 적용하였을 경우, 그림 7에 전체적인 전력소자 손실을 최신의 Si 다이오드 사용 경우와 비교 정리 하였다. 도통손실 부분은 유사하며 스위칭 손실에서 차이가 나타난다. 동일한 손실 조건하에서 SiC 다이오드 적용시 스위칭 주파수를 약 2.5배 증가시킬 수 있으며, 40kHz 의 동일한 스위칭 주파수 동작 조건시 전체손실에서 약 20%의 저감 효과를 얻을 수 있다. Irr 노이즈 개선 효과 부분은 고려하지 않았다. 이러한 장점은 1700V 등의 더 높은 전압응용 부분으로 갈수록 커지게 된다.

### 2.5 인피니언 SiC 다이오드 제품 구성

인피니언에서 출시하고 있는 SiC 쇼트키 다이오드의 제품 라인업을 표 1에 정리 하였다. 2009년 2월에 모든 제품에 3세대 라벨이 붙은 라인업이 구성된다.

### 3. SiC 전력반도체 스위치

설계 개발중인 SiC 전력반도체 스위치 특성을 포함한 전력반도체 스위치들(IGBT, MOSFET, Thyristor)의 V-I 성능비교를 그림 8에서 보여주고 있다. 저전류 높은 스위칭 주파수를 필요로 하는 응용에서는 MOSFET 계열의 다수캐리어 소자를, 적당한 스위칭 주파수와 대전류(대전력응용)를 필요로 하는 응용분야 에서는 IGBT를 중심으로하는 소수캐리어소자를 선택하는 이유를 알 수 있다. 물론 비용(동일 웨이퍼시 칩

표 1 인피니언의 SiC 쇼트키 다이오드 라인업

		TO-220-2-2	TO-220-2-1	TO-263	TO-263-2	TO-252-3	
Voltage <b>600V</b>	Current	Gen 2	Gen 3	Gen 2	Gen 3	Gen 2	
		3A	IDT03S60C	IDH03SG60C		IDK03SG60C	IDD03SG60C
		4A	IDT04S60C	IDH04SG60C		IDK04SG60C	IDD04SG60C
		5A	IDT05S60C	IDH05SG60C		IDK05SG60C	IDD05SG60C
		6A	IDT06S60C	IDH06SG60C	IDB06S60C	IDK06SG60C	IDD06SG60C
		8A	IDT08S60C	IDH08SG60C		IDK08SG60C	IDD08SG60C
		9A		IDH09SG60C		IDK09SG60C	IDD09SG60C
		10A	IDT10S60C	IDH10SG60C	IDB10S60C	IDK10SG60C	IDD10SG60C
12A	IDT12S60C	IDH12SG60C		IDK12SG60C	IDD12SG60C		
16A	IDT16S60C						
Voltage <b>1200V</b>	Current		IDH02SG120		IDK02SG120		
		2A		IDH05S120			
		5A		IDH08S120			
		8A		IDH10S120			
		15A		IDH15S120			

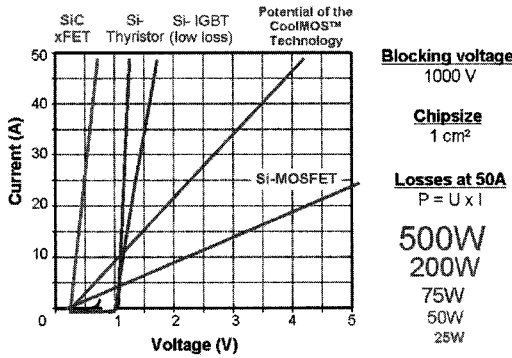


그림 8 Unipolar SiC 스위치를 포함한 전력반도체 스위치 소자들의 V-I 특성 및 손실 비교

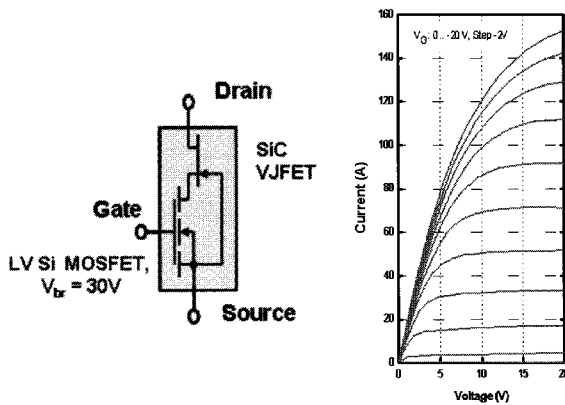


그림 9 1200V-50A SiC-JFET/Si-MOSFET cascade 구조 및 V-I 특성 그래프

사이즈에 비해) 대 성능 지표에 대한 고려는 또다른 중요한 선택 항목이다. SiC 전력반도체 스위치의 개발은 그림 8에서 알 수 있듯이, FET 소자를 기반으로, Si 계열의 어떠한 스위치 보다 탁월한 효율(가장 작은 사이즈)을 성취하는 것이다. SiC 다이오드의 상용화 이후 7년이 지나고, SiC 스위치 기술 개발 성취에 대한 많은 보고/발표가 되고 있지만<sup>(9)-(10)</sup>, 아직도 SiC 스위치는 상용화 되지 못하고 있다. 원인중의 하나는 기존소자(Si-MOSFET/IGBT)에 대한 대체수요 요구와 새로운 응용/마켓 분야 창출 확실성에서의 미약함 이었다. Si-MOSFET 계열이 IGBT 영역을 대체하는데 현실적인 한계가 있는것도 좋은 일이다. 그러나 최근에 태양광 PCS를 포함한 신재생 에너지 분야, UPS, HEV(Hybrid Electric Vehicle), 고정밀 드라이브, 고효율 드라이브 등에서의 요구와, 에너지 효율 증대 측면에서 초고효율화를 위한 전력전자분야의 새로운 도전은 SiC 스위치 상용화를 가속화 시킬 것으로 생각된다.

물론 근본적인 원인은 기술 부재 측면에 있다. 낮은 채널 이동도에 기인한 SiC의 물리적 장점 저감 및 Oxide Interface에 대한 확실한 신뢰성을 확보하지 못하고 있는 기술적 측면이다

(11)-(14). 이러한 점을 극복하기 위하여 인피니언에서는 Gate Oxide를 필요로 하지 않는 SiC JFET(Junction Field Effect) 스위치에 초점을 두고 개발을 진행하고 있다. JFET 구조에서는 ESD, Avalanche, 단락내량 등에서 최고의 성능을 구현할 수 있는 부가적인 장점이 있다. 그러나 JFET은 근본적으로 Normally 턴-온 스위치이기 때문에 전력전자 응용상에 한계가 있는 소자 구조이다. 이러한 단점은 그림 9에서 보여주고 있는 Cascade 하이브리드 구조에 의해 해결될 수 있다.

차단 및 도통을 위한 고압의 SiC-JFET와 게이트 구동을 위한 저압의 Si-MOSFET이 조합 구성된 구조이다. SiC-JFET은 1200V 차단전압 내량에서 6 mOhm(cm<sup>2</sup>) 이하의 턴-온 저항 특성을 갖는다. Cascade 구조의 또 다른 장점은 저압 Si-MOSFET의 body diode를 FRD로서 활용할 수 있다는 것이다. 문턱전압과 Qrr에 관련한 다이오드 특성을 갖기 때문에 우수한 FRD 성능을 지닐 수 있다. SiC JFET Cascade 스위치에 대한 보다 자세한 설명은 [15]와 [16]을 참조하기 바란다.

#### 4. 결론

SiC 전력반도체 소자는 전력전자 응용분야에 있어

- Higher switching frequency operation
- Filter size reduction
- Noise reduction
- Higher efficiency
- Higher temperature operation
- System Miniaturization

등을 가능하게 할 수 있어 차세대 솔루션으로 많은 기대를 모으고 있다. 가격 측면에서도 4인치 이상의 대규격화 진행을 포함하여, SiC 생산 비용에서의 하락폭은 실리콘에서 보다 빠르게 이루어 질 것으로 생각된다. 인피니언에서는 지난 2001년 고성능 Server Power Supply 용 PFC 응용 목적으로 SiC 쇼트키 다이오드를 상용화 시킨 이후 지속적인 기술 개발을 진행하고 있다. 금번 3세대 SiC 다이오드의 출시도 또 하나의 단계를 뛰어넘는 계기가 될 것으로 생각된다. SiC 전력반도체 스위치의 경우 SiC-MOSFET의 성능 및 신뢰성 확보에 대한 기술적인 문제 때문에 상용화에 큰 어려움이 있어 왔다. 인피니언에서는 2010년도 SiC 전력반도체 스위치의 상용화를 목표로 결정적인 단점으로 여겨지고 있는 SiC Gate Oxide를 제거한 SiC JFET Cascade 스위치에 대한 개발 노력을 진행하고 있다.

#### 참고 문헌

[1] Baliga B.J., J. Appl. Phys. 53, pp. 1759-1764,

- 1982.
- [2] Kapels, H.; Rupp, R.; Lorenz, L.; and Zverev, I., "SiC Schottky Diodes: A Milestone in Hard Switching Applications," Proc. of PCIM, 2001.
- [3] Zverev, I.; Kapels, H.; Rupp, R.; and Herfurth, M. "Silicon Carbide Schottky: Novel Devices Require Novel Design Rules," Proc. of PCIM, 2002.
- [4] Hancock, J. Lorenz, L. "Comparison of Circuit Design Approaches in High Frequency PFC Converters for SiC Schottky Diode and High Performance Silicon Diodes," Proceedings of PCIM, pp. 192-200, 2001.
- [5] I. Zverev, M. Treu, H. Kapels, O. Hellmund, R. Rupp, J. Weiss, Proceedings of EPE Graz, 2001.
- [6] Bjoerk, F. Hancock, J. Treu, M.; Rupp, R. and Reimann, T. "2nd Generation 600V SiC Schottky Diodes used Merged PN/Schottky Structure for Surge Overload Protection," Proceedings of APEC, 2006.
- [7] Rupp, R. Treu, M. Voss, S. Bjoerk, F.; Reimann, T. "2nd Generation SiC Schottky Diodes: A New Benchmark in SiC Device Ruggedness," Proceedings of ISPSD, 2006.
- [8] <http://www.infineon.com/> see FF600R12IS4F datasheet
- [9] <http://www.rohm.com/news/060310.html> (2006)
- [10] [http://global.mitsubishielectric.com/pdf/advance/vol105/08\\_RD1.pdf](http://global.mitsubishielectric.com/pdf/advance/vol105/08_RD1.pdf) (2004)
- [11] Senzaki J, Shimozato A, Okamoto M, Kojima K, Fukuda K, Okumura H, Kazuo Arai K, "Gate-area Dependence of SiC Thermal Oxides Reliability," Proceedings of ICSCRM, 2008.
- [12] Agarwal A, "Technical challenges in commercial SiC power MOSFETs," Proceedings of International Semiconductor Device Research Symposium, 2007.
- [13] Matocha, K. "Challenges in SiC power MOSFET design," Proceedings of International Semiconductor Device Research Symposium, 2007.
- [14] Treu M., Rupp R., Blaschitz P., Rschenschmidt K., Sekinger Th., Friedrichs P., Elpelt R., Peters D., "Strategic considerations for unipolar SiC switch options: JFET vs. MOSFET," Proceedings of IAS, 2007.
- [15] Rueschenschmidt K., Treu M., Rupp R.,

Friedrichs P., Elpelt R., Peters D., Blaschitz P., "SiC JFET: The Currently Best Solution for an Unipolar SiC High Power Switch," Proceedings of ICSCRM, 2007.

- [16] Mino, K., Herold, S., Kolar, J.W., "A gate drive circuit for silicon carbide JFET," Proceedings of 29th Annual Conference of the IEEE Industrial Electronics Society, 2003.

## 〈 필 자 소 개 〉



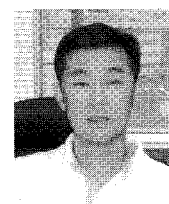
### **Roland Rupp**

He received the M.S. degree from University Erlangen, Germany, in 1984, and the Ph.D. degrees in Material Science again from University Erlangen, Germany, in 1990. He started working on SiC power device development at Siemens AG in 1991. He is currently Principal SiC Technology and Program Manager SiC device development of Infineon Technologies, Germany.



### **Deboy Gerald**

Dr. Gerald Deboy received the M.S. and Ph.D. degree from the Technical University Munich in 1991 and 1996 respectively. He joined Siemens Corporate Research and Development in 1992 and the Semiconductor Division of Siemens in 1995. His research interests were focused on the development of new device concepts for power electronics, especially the revolutionary COOLMOS technology. Since 2004 he is heading the Technical marketing department for power semiconductors and ICs within the Infineon Technologies Austria AG. He is a Sr. member of IEEE and has authored or coauthored more than 50 papers in national and international journals including contributions to three student text books. He holds more than 35 granted international patents and has more applications pending.



### **서범석(徐範錫)**

1989년 한양대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공학박사). 1996년~1998년 미국 위스콘신-메디슨대 Research Associate. 1998년~2007년 페어차일드 반도체. 2007년~현재 Infineon Technologies 상무.