비행모델을 위한 Ku-Band 선형화 채널증폭기 구현

홍상표*1, 이건준**2, 장재웅*3

A Implementation of the Linearized Channel Amplifier for Flight Model at Ku-Band

Sang-Pyo Hong*1, Kun-Joon Lee**2 , Jae-Woong Jang*3

요 약

본 논문에서는 통신위성시스템 탑재를 위한 Ku-Band 선형화 채널증폭기 비행모델의 설계와 제작된 결과를 고찰하였다. 정착된 모든 서브모듈, 즉 가변이득증폭기, 가변전압감쇠기, 그리고 전치왜곡 보상회로를 위한 브랜치 라인 결합기와 검출기는 Thin-Film Hybrid 작업으로 제작되었다. 제작된 모듈의 성능은 초고주파 회로분석 시뮬레이션 툴과 우주환경에서의 전기적인 성능시험을 통하여 검증하였다.

Key Words: 선형화기, 채널 증폭기, FG/ALC 모드, 온도보상 회로

ABSTRACT

This Paper studied the design and measured results of a flight model for Ku-Band Linearized Channel Amplifier (LCAMP) for communication satellite onboard system. All MMICs, i.e. Variable Gain Amplifier (VGA), Variable Voltage Attenuator (VVA) with analog/digital attenuator, Branch line Hybrid Coupler and Detector for Pre-distorter are fabricated using Thin-Film Hybrid process. The performance of the fabricated module is verified through Radio Frequency circuit simulations and electrical function test in space environment for flight model at 12.25 to 12.75 GHz.

Key Words : Linearizer, Channel Amplifier, FGM, ALC, Temperature-Compensated Circuit

1. 서 론

위성 탑재체(Payload)는 안테나(Antenna), 수신기(Receiver), 입출력 체배기(In/Output Multiplexer), 스위치 (Switch), 선형화 채널증폭기(Linearized Channel Amplifier; LCAMP) 그리고 TWTA(Traveling Wave Tube Amplifier)으로 구성된다. 그림 1은 Ku-Band 탑재체의 구성도이다.

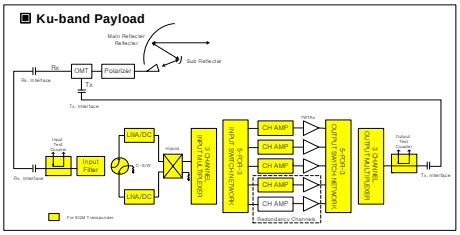


그림 1. Ku-Band 위성 탑재체 구성도

채널 증폭기는 안테나로부터 송수신파의 넓은 대역의 신호를 개별 채널로 선형 증폭시키는 핵심 역할을 수행한다. 즉 주 증폭기의 비선형성을 선형화시키는 기능과 ALC(Auto Level Control) 기능을 하는 증폭기이다.

위성 탑재체 내에서 TWTA 앞 단에 위치하며, 각 채널 별로 TWTA에 적합한 출력 전력을 조절하는 역할을 한다. 채널 증폭기는 동작 상태에 따라 FG 모드 (Fixed Gain Mode)와 ALC 모드로 동작한다. FG 모드에서 채널 증폭기는 지상명령 (Tele-Command)에 의해 정해지는 이득을 갖는 증폭기로 동작하며, ALC 모드에서는 입력 전력의 변화에 상관없이 일정한 출력 레벨을 만들게 된다. 따라서 채널 증폭기는 지상명령을 해석하고, 응답하는 제어회로와 이득을 정밀하게 제어하기 위한 감쇄기 회로, 입력 전력의 변화에 상관없이 일정한 전력

* * 한국항공우주연구원 위성기술사업단 우주환경시험팀 Email: hisangpyo@kari.re.kr, jiw0302@kari.re.kr
* ** 코스페이스 위성통신연구소 Email: lkunj21@kospace.com
* 본 연구는 지식경제부에서 시행한 항공우주기술개발사업 (과제명 : Ku-Band 선형화 채널증폭기)의 일환으로 수행되었다.

을 출력하기 위한 ALC Loop회로 등이 포함된다.

본 논문에서는 이러한 Ku-Band 선형화 채널 증폭기의 기본 블럭을 정의하고, 우주환경에 적합한 규격을 설정하여 최적화를 이루는 적합한 설계를 하였다.

2. 본 론

그림 2는 Ku-Band 선형화 채널 증폭기의 구성도이고, 그림 3은 채널 증폭기의 RF부를 나타내었다. 블럭의 구성은 채널 증폭기, 선형화기 그리고 전원-제어부로 구성된다.

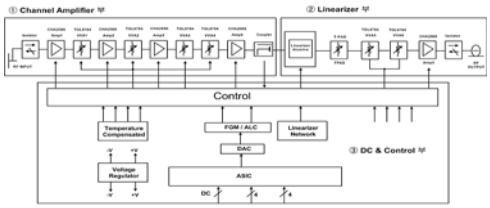


그림 2. Ku-Band 선형화 채널 증폭기 구성도

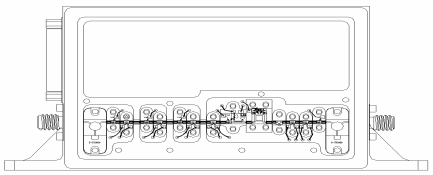


그림 3. 제작된 RF부 구성도

채널 증폭기

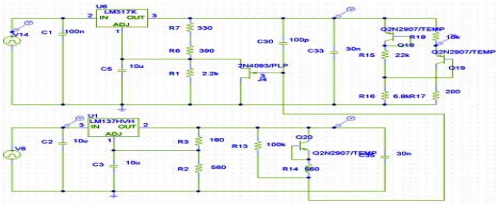
채널 증폭기는 RF 부분의 핵심이며, 두 개의 주요 부분으로 나누어진다. 그 하나는 RF 신호를 나타내고, 또 다른 하나는 전원-제어 인터페이스를 나타낸다. RF 부분은 GaAs MMICs와 Alumina 기판으로 구성되고, 전원-제어 부분은 Silicon Dies와 Resistor Bridge로 구성된다. 그리고 결합기와 검출기 다이오드를 이용한 RF 검출기가 포함된다. 이는 ALC 모드와 FG 모드에서 일정한 전력을 유지하면서 각각의 명령을 수행하게 되는데 아날로그 감쇄기와 디지털 감쇄기를 조절하여 전력 레벨을 제어하기 위해서다.

선형화기

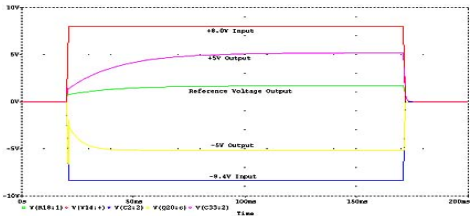
선형화기는 채널 증폭기와 쉽게 비교될 수 있다. 선형화기는 2 개의 RF 경로로 되어 있다. 즉 선형화와 비선형화 부분이다. 이 2 개의 경로는 정확한 이득과 위상 확장을 제공하기 위해 합쳐지며, 이는 아날로그 전압에 의해 제어된다. 온도에 따른 선형화기의 보정은 Thermistor 네트워크에 의해 아날로그 감쇄기를 조절하도록 설계하였다. 또한 디지털 감쇄기는 TWTA의 입력 전력 움직임을 보상하도록 하였다.

전원부

전원부는 크게 2 개의 기능을 가지고 있으며, 전원 생성과 ALC Loop 기능이 가능하도록 설계했다. 즉 RF부에 사용되는 양 전원, TM/TC에 사용될 양 전원 그리고 RF와 TM/TC 모두에 사용될 음 전원으로 구성되며, 전자파 적합성(EMC: Electro Magnetic Compatibility)를 만족하기 위해 여파기를 삽입하였다. 그리고 입력 전력의 변화에도 일정한 출력 전력을 유지하기 위해 ALC 루프를 추가하였다.



(a) 정전압 회로



(b) 시뮬레이션 결과

그림 4. 정전압 회로 시뮬레이션 & 결과

그림 4는 각 서브 모듈에 안정적인 전원을 공급하기 위한 정전압 회로이다. 시뮬레이션 결과에서 알 수 있듯이 +5 V, -5 V의 출력 전압을 확인할 수 있다. 아래 식으로부터 레귤레이터의 출력 전압은 레귤레이터의 Adjustable Voltage, Current와 R6, 7의 저항 값을 조절하여 +5 V, -5 V의 출력 전압을 얻을 수 있다.

$$Vout = Vref\left(1+\frac{R1}{R7+R6}\right)+IadjR1$$

$$Vout = 1.25\left(1+\frac{60}{720}\right)=1.353V \qquad Vref=1.25V, Iadj=50uA \quad (1)$$

제어부

제어부는 TM/TC 인터페이스, Digital ASIC, 그

리고 Linearizer Bias Network 기능을 한다. TM/TC Interface는 Bus Control로 32 비트로 구성된 Serial Data Format인 Tele-Command와 Bus Control을 위해 21 비트로 구성된 Serial Data Format인 Telemetry로 구성된다. 이는 각각의 Address와 Data Command로 구성된다. 그리고 Serial Data Command에 포함된 기능을 수행하도록 디지털 회로를 Integration한 칩으로서, 기능으로는 ALC 모드와 FG 모드 제어 그리고 각 모드에서의 상태를 수행한다. 즉 TriQuint사의 TGL8784-SCC 소자의 특성을 이용하여 제어 회로의 FGM과 ALC 회로를 구성하였다. 아래 식은 차동 증폭기의 아날로그 출력 전압을 조정하여 감쇄기를 선형적으로 동작시키기 위한 식이다. DA 변환기로부터 출력된 전압을 비반전 증폭기의 부귀환을 사용하여 전압 이득을 안정화하며, 입력 임피던스를 증가시키고, 출력 임피던스를 감소시킨다. 결국 저항 R1 양단전압이 반전 단자에 가해짐으로써 귀환 전압은 입력 전압과 거의 같아지며, 개방 루프 전압이득이 아주 크게 되어 전압 V1 과 V2는 매우 작아지는 특성을 갖게 된다.

$$V_{out} = \frac{R_2}{R_1}(V_2 - V_1) \quad (2)$$

그림 5는 차동 증폭기의 회로도이며, FGM에서의 차동 증폭기의 출력 전압은 그림 6에서 나타낸 것처럼 총 31 Gain Step에서 1.223~1.476 V의 출력 전압을 가진다. 또한 ALC에서의 차동 증폭기의 출력 전압은 그림 7에 나타낸 것처럼 총 16 Level Step에서 0.67~0.795 V의 출력 전압을 갖는다.

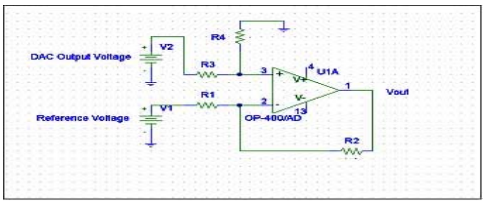


그림 5. 차동 증폭기 회로

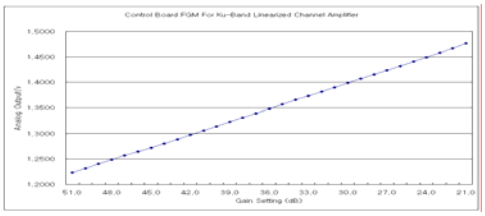


그림 6. FGM 제어 전압

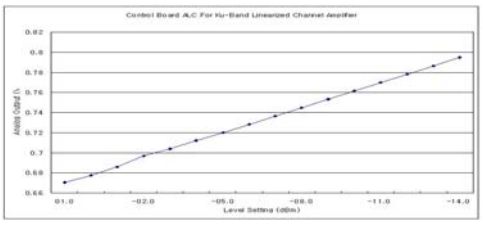


그림 7. ALC 제어 전압

2.1 증폭기 설계

Amplifier Carrier의 규격은 표 1에 나타냈으며, CHA2066 소자의 S-Parameter를 기본으로 설계하였다. 그림 8은 실제 제작된 사진이고, 그림 9에 측정 결과를 나타내었다. 증폭기의 측정은 벡터 네트워크분석기 (8722ES)를 사용하였다. 측정 결과 중심 주파수 12.5 GHz에서 약 16 dB의 이득을 가지며, 약 20 dB의 입출력 반사손실과 10 dBm의 1-dB 억압점 (Compression Point) 특성을 보였다.

표 1. 증폭기 설계 규격

Carrier	Gold Coated Kovar
Substrate	Alumina (15 mil)
Device	CHA2066
Frequency Band	10 ~ 16 GHz
Noise Figure	2.0
Gain	19 dB
Gain Flatness (Any 36 MHz)	± 0.02 dB
P1dB	10 dBm
In/Out Return Loss	15 dB

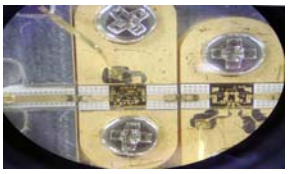
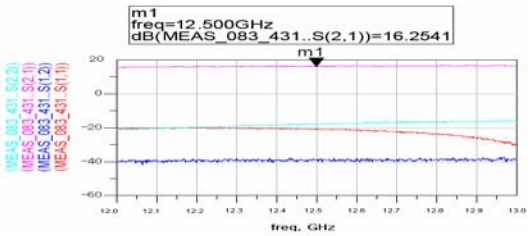
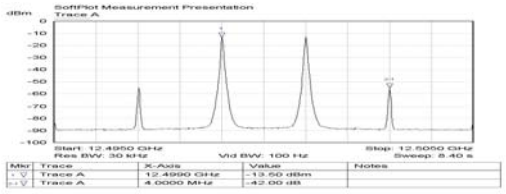


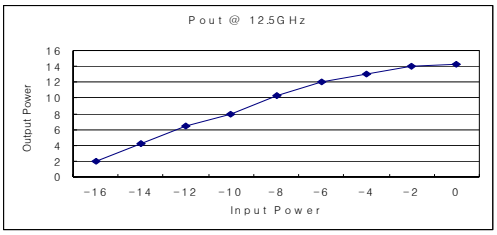
그림 8. 증폭기 실물 사진



(a) Amplifier Carrier Gain



(b) IMD @ offset 4 MHz



(C) P1dB @ 12.5 GHz

그림 9. 제작된 증폭기 측정결과

2.2 전압 가변 감쇄기 설계

전압 가변 감쇄기 (VVA) 설계는 표 2에 언급된 TGL8784-SCC 소자의 S-Parameter를 기본으로 설계하였다. 구동 주파수 대역폭은 2~20 GHz이며, 삽입손실 (Insertion Loss)는 2 dB이다. 반면 전압 감쇄 범위는 0~5 V 가변 했을 때 약 13 dB의 범위를 가진다. 아래의 표 2는 VVA의 사양을 나타내었으며, 그림 10은 VVA의 실물 사진이고, 그림 11은 VVA 구성도, 그림 12는 감쇄기의 운영 범위를 나타내고 있다. 감쇄기의 총 가변 범위 (5~15 dB) 중 선형적으로 동작하는 범위는 7~13.5 dB이고, 제어 전압은 0.7~0.83 V이다.

표 2. 전압 가변 감쇄기 규격

Carrier	Gold Coated Kovar
Substrate	Alumina (15 mil)
Device	TGL8784-SCC
Frequency Band	2~20 GHz
Attenuation Range	13
Insertion Loss	2 dB
P1dB	20 dBm
In/Out Return Loss	15 dB
In/Out Return Loss	15 dB

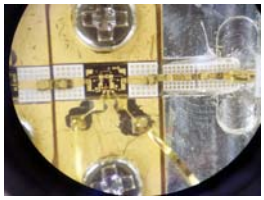


그림 10. 전압 가변 감쇄기 실물 사진

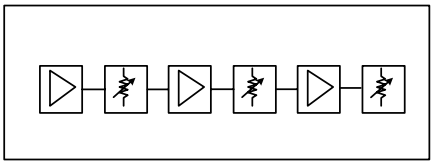


그림 11. 증폭기와 감쇄기 시험 구성도

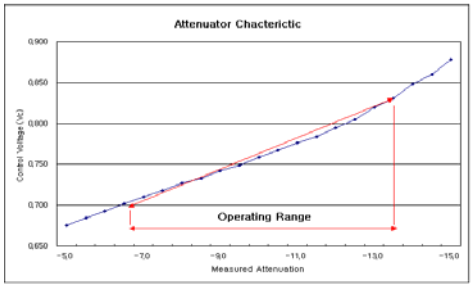
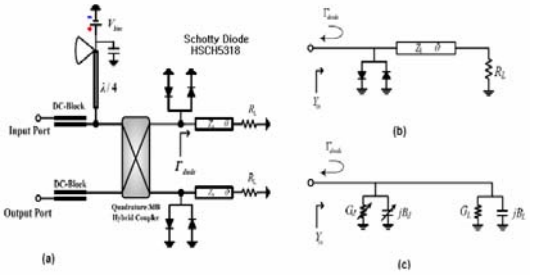


그림 12. 감쇄기 작동 범위

2.3 선형화기 설계

본 논문에서 제시한 선형화기 모델은 입력 레벨에 따른 Beam-Lead 다이오드의 동적 저항 값의 변화를 이용한 반사형 회로이며, 그 구성도는 그림 13과 같다. 그림 13처럼 3-dB 방향성 결합기의 상호 분리 단자에 동일한 다이오드를 Anti-Parallel로 접지하고, 특성 임피던스가 Z_0이고, 전기적 길이가 Θ인 마이크로스트립 선로의 끝에 부하저항 R_L을 연결한다.



(a) 제안된 선형화기 (b) 회로도
(3) 등가회로
그림 13. 전치왜곡기 구성도

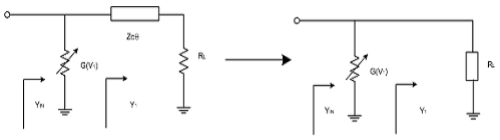


그림 14. 반사계수 (Γ_{diode})

아래 식으로부터 다이오드 전압의 변화, 즉 입력 레벨의 변화에 따라 역의 왜곡 성분을 발생시키는 반사계수 (Γ_{diode})의 변화량을 유도할 수 있다. 이때 다

이오드의 캐패시턴스나 다른 기생 성분들은 무시한다.

$$Y_{IN} = G_d(V_1) + G_L + JB$$

$$Mag(\Gamma_{diode}) = \sqrt{\frac{(G_0 - G_d(v1) - G_L)^2 + B^2}{G_0 + G_d(V1) + G_L)^2 + B^2}}$$

$$Ang(\Gamma_{diode}) = tan^{-1}\left(\frac{G_0 - G_d(V1) + G_L}{-B}\right) - tan^{-1}\left(\frac{G_0 G_d(V1) + G_L}{B}\right) \quad (3)$$

표 3. 선형화기 규격

Carrier	Gold Coated Kovar
Substrate	Alumina (15 mil)
Device	HSCH-5318
Frequency Band	12.25~12.75 GHz
Insertion Loss	4.5 dB
Gain Flatness (Any 36 MHz)	±0.02 dB
In/Out Return Loss	15 dB

표 3은 선형화기의 규격을 나타내었으며, 그림 15는 브랜치 라인 결합기를 이용한 시뮬레이션 결과이다. 시뮬레이션 결과 λ/4의 위상차를 나타내었고, 3-dB의 결합도를 나타내었다. 그리고 그림 16은 설계를 바탕으로 제작한 사진이며, 그림 17은 그 결과이다.

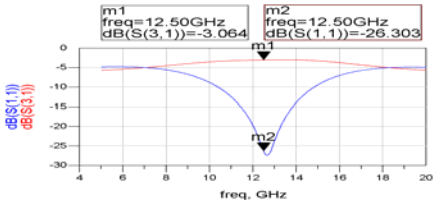


그림 15. 브랜치 라인 결합기 시뮬레이션 결과

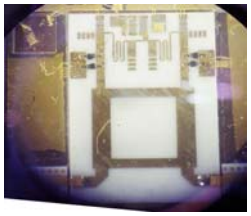


그림 16. 전치왜곡기 실물 사진

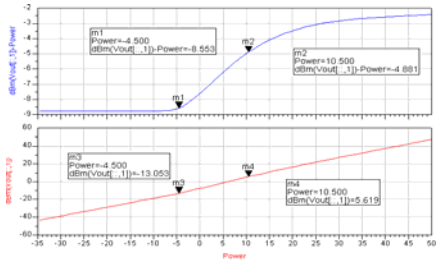


그림 17. 전치왜곡기 측정결과

2.4 결합기/검출기 설계

ALC 회로는 출력 전력을 입력 전력에 관계없이 일정하게 유지시켜 주기 위한 회로로서 회로의 동작에 필요한 구성 부품으로는 LCAMP의 출력을 감지하는 검출기, 감지된 검출기 신호를 기준치와 비교하여 주는 비교기 등이 있다.

표 4. 결합기/검출기 규격

Device	HSCH-5314
Frequency Band	12.25~12.75 GHz
Coupling Factor	15 dB
In/Out Return Loss	15 dB

결합기/검출기는 출력에는 영향을 미치지 않으면서, 정확하게 출력 신호를 감지하는 역할을 한다. 이것은 쇼트키 다이오드(Schottky Diode)를 사용하여 구현이 가능하며, 실제 모듈에 장착되기 위해서 쉽게 조립될 수 있도록 설계가 되어야 한다. 표 4와 5는 실제 요구사항과 시험 조건을 나타내었다. 그림 18은 시험을 위한 블럭도를 나타내었으며, 그림 19와 20에 제작된 사진과 그 결과 값을 나타내었다. 주파수 범위는 12.25~12.75 GHz, 이득 평탄도는 ±0.02 dB, 입출력 반사손실은 15 dB이다.

RF Input Power	Amplifier	Attenuator	Coupler	Remark
	-2 dB	+16 dB	-15 dB	Budget
-26 dBm	-28 dBm	-12 dBm	-27 dBm	Detector Output Power

표5. 시험 구성도

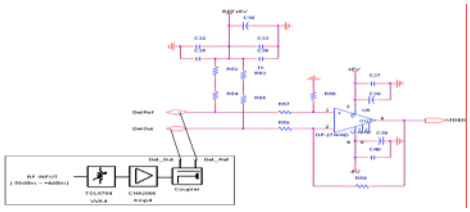


그림 18. 결합기/검출기 회로 & 구성도

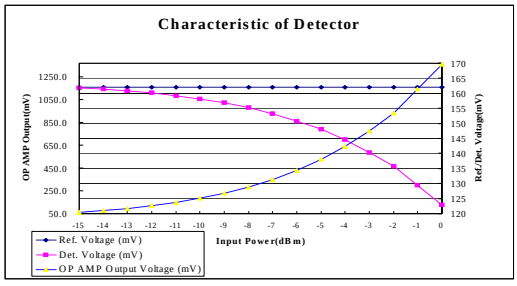


그림 19. Input Power Vs OP Amp Output Power

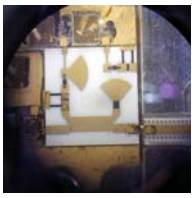


그림 20. 결합기/검출기 실물 사진

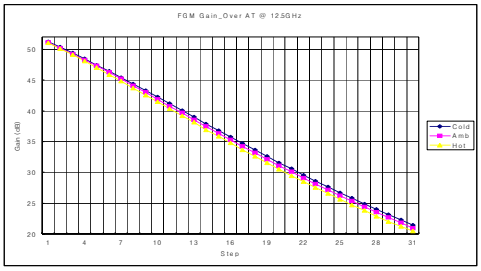


그림 22. FGM 이득 변화 (-10 ℃ ~ +60 ℃)

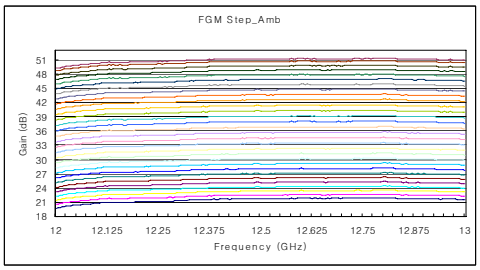


그림 23. FGM Gain Step (51~31dB)

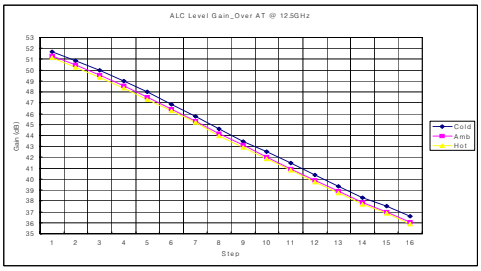


그림 24. ALC Level 이득 변화 (-10 ℃ ~ +60 ℃)

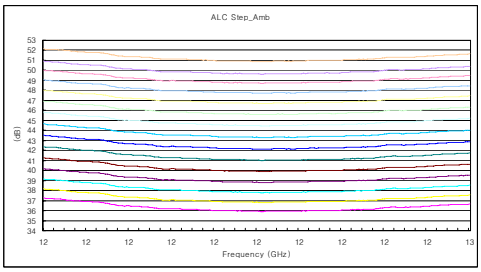


그림 25. ALC Step (1 ~ 15 dB)

그림 21은 제작된 Ku-Band 선형화 채널 증폭기의 실물 사진을 나타내었고, 그림 22는 온도 변화 (-10 ℃~+60 ℃)에 따라 측정된 FGM 이득 변화를 나타내었고, 그림 23은 FGM 모드에서 1 dB 단위로 51~31 dB까지의 범위를 측정한 결과이다. 그리고 그림 24와 25는 온도 변화에 따른 ALC 레벨 (1~15 dB)을 나타내었다.

3. 결 론

Ku-Band 선형화 채널 증폭기의 Carrier 및 Module을 제작과 개별적 시험을 통한 성능 및 기능 검증을 통하여 비행모델을 위한 환경시험을 완료하였다. 또한 제작된 Module을 이용하여 RF부와 종합적 성능 검증을 위한 Test Bed를 구축하였다. 본 논문에서 제작된 Module은 안테나로부터 송수신파의 넓은 대역의 신호를 개별 채널로 증폭 시키는 핵심 역할을 수행 가능할 수 있도록 모든 사양을 만족하였다. 이러한 기술은 구현상의 어려움으로 전량 해외 부품 구매로 대체되어 온 것이 현 실정이었으나, 본 논문을 통하여 정밀한 Hybrid Assembly 공정이 가능해졌다. 또한 EUT와의 접속을 위한 RS422 통신 시험을 통하여 프로토콜 검증 시험을 완료하여 경량화 및 정확한 제어가 가능해졌다. 우주 환경에 적합한 고 신뢰성 제품 개발 기술을 습득하였으며 우주 환경 시험을 실시하여 우주 환경에 적합한 비행 모델 제작을 완료함으로써 향후 국내 정보통신 산업의 경쟁력 강화와 세계 위성 통신 시장 개척을 위한 통신 방송 위성 기술 개발 능력 향상을 기대할 수 있게 되었다.

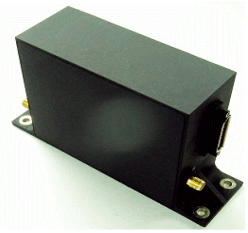


그림 21. Fabricated Ku-Band Linearized Channel Amplifier

그림 21은 제작된 Ku-Band 선형화 채널 증폭기의 실물 사진을 나타내었고, 그림 22는 온도 변화 (-10 ℃~+60 ℃)에 따라 측정된 FGM 이득 변화를 나타내었고, 그림 23은 FGM 모드에서 1 dB 단위로 51~31 dB까지의 범위를 측정한 결과

이다. 그리고 그림 24와 25는 온도 변화에 따른 ALC 레벨 (1~15 dB)을 나타내었다.

4. 참고문헌

[1] A. Suriani, M. C. Comparini and M. Feudale, “Application of MMIC and ASIC technology to a new generation of satellite repeater equipment”, proc. of the 25th European Microwave Conference, Bologna, pp. 677, 1995.

[2] M. Feudale, A. Suriani et al., “MMICs for Satellite Ku Band TLC Repeaters”, IEEE GAAS 94, Torino, April 1994.

[3] R. Gupta, J. Upshur, R mott and L. Pryor, “A High performance miniaturized satellite receiver using MMIC technology”, IEEE MTT-S Int. Microwave Symp. Dig., vol.2, pp. 1059-1062, June 1999.

[4] P. B. Kenington., "High Linearity RF Amplifier Design", Artech House Inc., Norwood, MA, pp. 341-420, 2000.

[5] P. B. Kenington, "Methods Linearizer RF Transmitters and Power Amps (Part 1)", Microwaves & RF, vol. 37, no. 13, pp. 102-116, December 1998.

[6] M. Moazzam, R. and C. S. Aitchison,, "A Low Third Order Intermodulation Amplifier with Harmonic Feedback Circuitry", IEEE MTT-S Digest, pp. 827-830, June 1996.

저 자

홍 상 표 (Sang-Pyo Hong)

2003년 2월: 경동대학교 정보통신공학 학사
2005년 2월: 광운대학교 전자공학과 석사
2007년 3월: 코스페이스 위성통신연구소
2007년 10월~ 현재: 한국항공우주연구원

<관심분야> 초고주파 능동 회로, EMC

이 건 준 (Kun-Joon Lee)

1997년 2월: 원광대학교 반도체공공학 학사
1999년 2월: 광운대학교 전파공학과 석사
2004년 2월: 고려대학교 전파공학과 박사 수료
2006년 1월~ 현재: 코스페이스 위성통신연구소

<관심분야> 초고주파 능동 회로, 안테나 설계

장 재 웅 (Jae-Woon Jang)

2000년 2월: 연세대학교 전자공학과 학사
2002년 2월: 광주과기원 메카트로닉스공학 석사
2007년 7월 국방과학연구소
2007년 8월~ 현재 : 한국항공우주연구원

<관심분야> 초고주파 능동 회로, EMC, 안테나