

논문 2008-45SD-10-5

# 유선 센서 네트워크 인터페이스 시스템 구현

## ( Implementation of Wired Sensor Network Interface Systems )

김 동 혁\*, 금 민 하\*\*, 오 세 문\*, 이 상 훈\*\*,  
모하마드 라키불 이슬람\*, 김 진 상\*, 조 원 경\*

( Dong Hyeok Kim, Min Ha Keum, Se Moon Oh, Sang Hoon Lee,  
Mohammad Rakibul Islam, Jin Sang Kim, and Won Kyung Cho )

### 요 약

본 논문은 유선으로 연결된 다양한 센서들의 제어와 센서들 간의 호환성을 보장하는 IEEE 1451.2 표준을 적용한 센서 네트워크 시스템 구현에 대한 연구이다. 제안된 시스템은 IEEE 1451.0에서 기술된 네트워크 수용 가능한 응용 프로세서(NCAP-Network Capable Application Processor)와 IEEE 1451.2에서 기술된 변환기 독립 인터페이스(TII-Transducer Independent Interface), 변환기 전자 데이터 시트(TEDS-Transducer Electronic Data Sheet)와 아날로그 디지털 변환기를 포함한 송수신기 부분으로 구성된다. 본 시스템은 추후 반도체 집적회로 설계에 용이할 수 있도록 시스템의 소형화와 최적화를 목표로 구현되었다. 네트워크 수용 가능한 응용 프로세서는 개인용 컴퓨터상에서 C언어로 구현하였고 변환기 독립 인터페이스는 개인용 컴퓨터의 병렬포트와 FPGA(Field-Programmable Gate Array) 응용보드의 확장포트를 이용하였고, 송수신기는 FPGA 응용보드를 이용하여 Verilog로 구현하였다. 표준에 근거한 실험을 수행하여 제안된 구조의 검증을 수행하였다.

### Abstract

This paper describes sensor network system implementation for the IEEE 1451.2 standard which guarantees compatibilities between various wired sensors. The proposed system consists of the Network Capable Application Processor(NCAP) in the IEEE 1451.0, the Transducer Independent Interface(TII) in the IEEE 1451.2, the Transducer Electronic Data Sheet(TEDS) and sensors. The research goal of this study is to minimize and optimize system complexity for IC design. The NCAP is implemented using C language in personal computer environment. TII is used in the parallel port between PC and an FPGA application board. Transducer is implemented using Verilog on the FPGA application board. We verified the proposed system architecture based on the standards.

**Keywords :** IEEE 1451.2 , 네트워크 수용 가능한 응용 프로세서(NCAP-Network Capable Application Processor), 스마트 변환기 인터페이스 모듈(STIM-Smart Transducer Interface Module), 변환기 전자 데이터 시트(TEDS-Transducer Electronic Data Sheet), FPGA(Field-Programmable Gate Array)

### I. 서 론

유비쿼터스 헬스 케어는 IT 산업기술이 발달하고 사

회구성원의 노령화가 가속화 되며 인간의 질병 극복 의지가 점차 강해짐에 따라 대두되기 시작했다. 인간의 심장 박동, 맥박, 혈압 또는 온도 등의 정보를 이용해 병을 진단하는 일이 의사에게서 시스템으로 옮겨지는 것이 이미 가능해졌고, 실제적으로 센서를 이용한 이러한 해결책은 시장에서 많이 찾아 볼 수 있다. 하지만 한 가지 시스템에 고정된 센서는 유연성이 없고 확장하기 어렵고 개발의 어려움이 있다. 이러한 문제를 해결하고자 1990년대 후반부터 센서 네트워크에 대한 표준을 제정하는 작업을 시행하고 있다. IEEE 1451은 센서와 센

\* 학생회원, 경희대학교 전자·전파공학과  
(Department of Electronics and Radio Engineering,  
Kyung Hee University)

\*\* 정회원, 삼성전자  
(Samsung Electronics)

※ 이 연구는 학술진흥재단과(2008년 D00337) 지식 경제부 및 정보통신연구진흥원의 대학 IT연구센터 지원사업(IITA-2008-(C1090-0801-0002))으로 수행되었습니다.

접수일자: 2008년2월23일, 수정완료일: 2008년10월7일

서의 정보를 변환하고 송수신하는 변환기, 그리고 정보를 받고 데이터를 처리하는 프로세서에 관한 표준화 작업을 하고 있다. 표준화 작업 내용을 살펴보면 IEEE 1451.0에서 네트워크 수용 가능한 응용 프로세서에서 사용될 기능<sup>[1]</sup>과 통신 프로토콜과 변환기 전자 데이터 시트 구조를 정의해 놓음으로 IEEE 1451.x에 공통적으로 포함되는 부분에 대해 기술해 놓고 있으며, IEEE 1451.1에서 센서 데이터를 처리하거나 변환기를 제어하는 네트워크 수용 가능한 응용 프로세서<sup>[2]</sup>에 대해 기술해 놓고 있다. 1451.x 표준은 공통적으로 IEEE 1451.0과 1451.1을 포함하고 있으며 각각의 네트워크 연결방식에 따라 정의되었다.

IEEE 1451.2에서 각각 네트워크 기능을 갖고 있는 센서 모듈은 네트워크 수용 가능한 응용 프로세서를 중심으로 네트워크를 형성하여 센서 정보를 수집하거나 액추에이터를 작동시킨다<sup>[3]</sup>. 각 센서모듈과 네트워크 수용 가능한 응용 프로세서는 포인트 투 포인트의 유선으로 연결되며, 사용자의 임의대로 추가 또는 제거가 가능하다. 지속적인 센서의 동작은 배터리의 수명을 단축시키기 때문에 사용자가 원하는 시간에만 데이터를 전송하고 나머지 시간을 휴면 상태로 둔다면 전력소모를 감소시킬 수 있도록 표준화가 되었다.

최근 관련연구를 살펴보면 IEEE 1451에 대한 구현에 대해 시스템 구현을 목표로 한 상용 센서 모듈을 이용한 구현<sup>[4]</sup>, 마이크로프로세서를 이용한 스마트 변환기 인터페이스 모듈<sup>[5]</sup> 등이 있다. 관련 연구동향을 종합해보면 소형화를 통한 저전력화에 주안점을 두고 있음을 알 수 있다.

본 논문은 IEEE 1451.2의 변환기 전자 데이터 시트 메모리, 스마트 변환기 인터페이스 모듈의 제어, 물리 연결을 위한 인터페이스를 포함한 디지털 부분과 아날로그 센서 및 아날로그 디지털 변환기를 포함한 아날로그 부분을 마이크로프로세서 없이 향후 집적회로 설계에 용이하도록 FPGA (Field-Programmable Gate Array) 응용 보드에 집적시켜 구현하였으며, 표준에 근거한 프로토콜을 따라 스마트 변환기 인터페이스 모듈의 제어 블록에 구현하였다는데 특징이 있다. IEEE 1451.2의 기능 검증을 위해 네트워크 수용 가능한 응용 프로세서를 그래픽 사용자 인터페이스로 구현하여 실시간으로 데이터 처리과정과 전자데이터 전송을 표준에 근거하여 검증하였다.

## II. IEEE 1451.2의 표준의 주요기능

그림 1은 IEEE 1451.2 표준의 블록 도를 나타내고 있다. IEEE P1451.0은 변환기 전자 데이터 시트 및 네트워크 수용 가능한 응용 프로세서의 핵심기능에 대한 표준화를 진행하고 있으며, IEEE 1451.1은 네트워크 수용 가능한 응용 프로세서에 대한 상세 기능 및 하부구조와의 관계를 명시하고 있다. IEEE 1451.2는 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 물리구조가 유선인 형태에 대해 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 기능, 변환기 전자 데이터 시트의 세부 내역 및 통신 규약에 대해 정의해 놓고 있다. 스마트 변환기 인터페이스 모듈 블록은 계측을 하는 센서, 센서의 신호 조정, 수집된 정보의 디지털 변환을 담당하는 변환기 (Transducer), 센서와 변환기의 정보를 담고 있는 스마트 변환기 인터페이스 모듈의 변환기 전자 데이터 시트, 네트워크 수용 가능한 응용 프로세서와의 통신을 위한 인터페이스인 변환기 독립 인터페이스, 위의 모듈을 제어하는 스마트 변환기 인터페이스 모듈 제어 블록으로 구성되어 있다. 네트워크 수용 가능한 응용 프로세서 블록은 스마트 변환기 인터페이스 모듈과의 통신을 위한 인터페이스인 변환기 독립 인터페이스, 스마트 변환기 인터페이스 모듈로부터 변환기 전자 데이터 시트를 수신하고 데이터를 응용계층에 제공하는 네트워크 수용 가능한 응용 프로세서 제어부분, 유용한 형태로 변환된 정보를 사용자가 편리하게 사용할 수 있는 응용 부분으로 나누어진다.

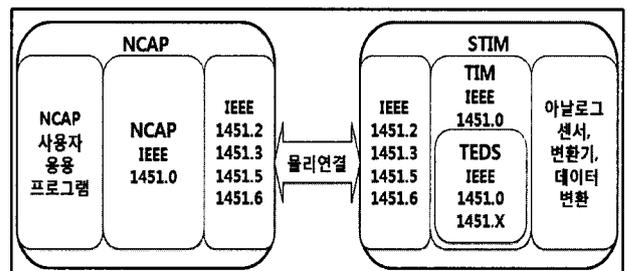


그림 1. IEEE 1451 표준  
Fig. 1. IEEE 1451 Standard.

### 1. 변환기 전자 데이터 시트

센서로부터 들어오는 값은 전압, 저항 또는 전류가 될 수 있다. 각 센서는 고유의 특성이 있고 측정하는 대상이 다르고 보정 곡선이 각각 다르기 때문에, 표준을 정하여 다양한 제품의 센서와 호환할 수 있도록 전자

데이터 시트를 이용하면 편리하다. 센서 데이터와 변환기 전자 데이터 시트만 있으면 데이터를 분석 할 수 있게 된다. 변환기 전자 데이터 시트는 tm마트 변환기 인터페이스 모듈의 ROM이나 RAM에 저장하여 네트워크 수용 가능한 응용 프로세서에서 센서의 데이터 통신 이전에 변환기로부터 읽어 들인 후 들어오는 센서 값의 분석에 사용한다. 변환기 전자 데이터 시트의 구체적인 정보는 다음과 같다; 각 채널로 접근하고자 하는 스마트 변환기 인터페이스 모듈의 인터페이스를 연결하게 해주고 전 채널에 대한 총괄적인 정보를 담고 있는 종합-변환기 전자 데이터 시트(Meta-TEDS), 접근하는 각 채널의 주소를 할당하여 연결이 이루어지게 하고 그 채널이 갖고 있는 고유정보를 갖고 있는 채널-변환기 전자 데이터 시트(Channel- TEDS), 센서의 비선형적 기울기를 보정하기 위한 보정-변환기 전자 데이터 시트(Calibration - TEDS), 사용자 응용 소프트웨어의 정보를 담은 End-User's Application-Specific 변환기 전자 데이터 시트. 위의 네 가지에 해당하는 변환기 전자 데이터 시트에 각기 문자열의 데이터 형식으로 이루어져 내부 변환기 전자 데이터 시트의 정보의 가독성을 높여 준 동일-변환기 전자 데이터 시트(Identification - TEDS)들이 존재한다.

표 1에서와 같이 변환기 전자 데이터 시트는 변환기가 갖고 있는 물리적 정보에 대해 기술하고 있다. 각 정보에 대해 미리 데이터 형과 길이를 표준화 하였으며, 변환기 전자 데이터 시트에는 변환기의 채널 정보, 제조 회사, 변환기 전자 데이터 시트 자체에 대한 정보,

표 1. 메타 변환기 전자 데이터 시트의 예  
Table 1. Examples of Meta-TEDS.

Field No.	Description	Type	No. of bytes
Data structure related data sub block			
1	Channel TEDS Length	U32L	4
4	Channel Industry Nonvolatile Data Fields Extension Key	USE	1
...			
Transducer related data sub block			
8	Channel Type Key	USE	1
9	Physical Units	UNITS	10
...			
Data converter related data sub block			
14	Channel Data Model	USE	1
...			
Timing related data sub block			
21	Channel Update Time( $t_{u}$ )	FBZ	4
22	Channel Write Setup Time( $t_{w,s}$ )	FBZ	4
23	Channel Read Setup Time( $t_{r,s}$ )	FBZ	4

타이밍 정보, 센서의 단위 등 센서 데이터만으로는 알 수 없는 정보를 담고 있다. 이를 이용하여 사용자 응용 계층에서 사용된 센서가 무엇인지 인지하지 않아도 센서의 정보를 유용하게 사용할 수 있다.

## 2. 스마트 변환기 인터페이스 모듈의 기능

### 가. 변환기 독립 인터페이스

스마트 변환기 인터페이스 모듈과 네트워크 수용 가능한 응용 프로세서사이의 연결은 변환기 독립 인터페이스라고 불리는 물리 인터페이스를 통해 데이터를 전송한다. 데이터 전송에 필요한 DIN, DOUT 포트, 스마트 변환기 인터페이스 모듈에 클럭을 공급하는 DCLK, 스마트 변환기 인터페이스 모듈의 저 전력 동작을 위한 NIOE, 스마트 변환기 인터페이스 모듈의 센서 구동을 위한 트리거에 필요한 NTRIG, 네트워크 수용 가능한 응용 프로세서에 데이터 전송을 요청하는 NACK, 스마트 변환기 인터페이스 모듈의 존재를 알리는 NSDET, 저 전력 스마트 변환기 인터페이스 모듈에 전원을 제어할 필요가 있을 때 사용하는 POWER, 신호의 접지인 COMMON 등이 있다.

### 나. 프로토콜

IEEE 1451.2에서 프로토콜을 제정한 이유는 호환성과 전력소모를 줄이기 위한 것이다. 가지이다. 첫째는 센서네트워크의 호환성 때문이다. 스마트 변환기 인터페이스 모듈의 동작 과정 중에서 가장 많은 시간을 차지하는 부분이 휴면시간이다. 네트워크 수용 가능한 응용 프로세서가 휴면하고 있을 때, 스마트 변환기 인터페이스 모듈의 일부분만 활성화 시키고 대부분의 시스템을 휴면 시켜놓음으로써 불필요한 전력소비를 줄이는 것이다.

IEEE 1451.2 프로토콜은 네트워크 수용 가능한 응용 프로세서가 명령어를 스마트 변환기 인터페이스 모듈로 전달하는 Write Frame Protocol과 스마트 변환기 인터페이스 모듈에서 센서로부터 얻은 데이터를 스마트 변환기 인터페이스 모듈로 보내는 Read Frame Protocol 이 있다. Read Frame Protocol과 Write Frame Protocol은 데이터를 보내는 방향의 차이만 있을 뿐 거의 유사하다. Read Frame Protocol은 다음과 같은 순서에 의해 데이터 전송이 이루어진다. 먼저 네트워크 수용 가능한 응용 프로세서는 NIOE 신호를 보낸다. 스마트 변환기 인터페이스 모듈에서 이를 감지하고

NACK를 네트워크 수용 가능한 응용 프로세서로 보내게 되면 네트워크 수용 가능한 응용 프로세서는 DCLK를 보내 실질적 데이터 통신을 준비하게 된다. DCLK에 동기 되어 데이터가 전송된다. 각 데이터가 DIN이나 DOUT을 통해 한 프레임의 데이터가 전송이 되면 NACK를 toggle시켜 다음의 데이터 전송을 기다린다. 모든 데이터 전송이 끝나면 NIOE는 초기화 상태가 된다. 이때, 스마트 변환기 인터페이스 모듈에서는 NIOE의 상태를 감지하여 NACK를 논리 '1'로 복귀하여 다음의 네트워크 수용 가능한 응용 프로세서에서의 NIOE 신호를 기다리게 된다. 만약 NACK가 논리 '1'에서 통신이 끝나게 되면 논리 '1' 상태가 유지하게 된다.

### III. 제안된 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 구조

IEEE 1451.2의 구현과 검증에 필요한 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 제안된 구조는 그림 2와 같다. 스마트 변환기 인터페이스 모듈의 구현은 아날로그 센서와 아날로그 디지털 변환기로 구성된 변환기로부터 전송받은 데이터와 변환기 전자 데이터 시트를 네트워크 수용 가능한 응용 프로세서로부터 받은 패킷에 담긴 명령어를 분석하여 보내는 것이 목적이다. 네트워크 수용 가능한 응용 프로세서는 사용자의 의도에 따라 스마트 변환기 인터페이스 모듈로부터 원하는 데이터를 수집하고 분석하여 사용자가 가독성과 응용성이 높도록 개인용 컴퓨터상에서 소프트웨어로 구현하도록 한다. 스마트 변환기 인터페이스 모듈의 제어는 FPGA 응용 보드 상에서 구현이 가능하고, 네트워크 수용 가능한 응용 프로세서의 구현은 개인용 컴퓨터의 외부 병렬 포트를 이용하여 변환기 독립 인터페이스를 구현하도록 한다.

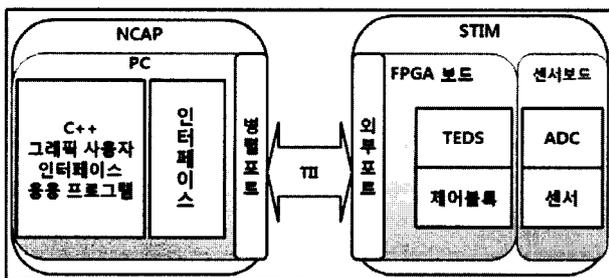


그림 2. 제안된 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 구조  
Fig. 2. Proposed NCAP and STIM Architectures.

#### 1. 네트워크 수용 가능한 응용 프로세서의 구조

네트워크 수용 가능한 응용 프로세서는 응용 소프트웨어와 IEEE 1451.0에서 기술된 기능과 IEEE 1451.2의 변환기 독립 인터페이스 물리 인터페이스를 포함하게 된다. 구현될 네트워크 수용 가능한 응용 프로세서의 핵심 기능은 스마트 변환기 인터페이스 모듈이 전력 소모가 효율적으로 될 수 있도록 스마트 변환기 인터페이스 모듈의 상태머신의 가동 유도과 스마트 변환기 인터페이스 모듈의 제어와 변환기 전자 데이터 시트 데이터의 수집이다.

네트워크 수용 가능한 응용 프로세서의 응용 소프트웨어는 스마트 변환기 인터페이스 모듈의 물리적 제어 신호를 보내기 위해 변환기 독립 인터페이스를 병렬포트를 이용하며 그림 3과 같이 화면에 센서데이터를 표시하도록 설계되었다. 디버깅이 가능하도록 화면의 오른쪽 하단의 버튼들은 프로토콜 관련 신호제어를 수동으로 할 수 있도록 하였으며 신호의 흐름을 중간에 관찰할 수 있도록 “병렬포트 상태” 버튼을 추가하였다. 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 동작은 읽기와 쓰기 두 가지로 나누어지므로 이 상태에 따라 스마트 변환기 인터페이스 모듈정보를 화면에 나타내 줄 수 있도록 “스마트 변환기 인터페이스 모듈 (STIM) 정보 창”을 구성해 스마트 변환기 인터페이스 모듈의 동작이나 변환기 전자 데이터 시트의 데이터 수신 상황을 실시간으로 알 수 있도록 하였다. “현재 TEDS 정보” 창에서는 수집된 변환기 전자 데이터 시트를 표시한다. 센서로부터 데이터가 입력되면 실시간 그래프로 확인할 수 있도록 “센서데이터 플롯 창”을 구성하였다.

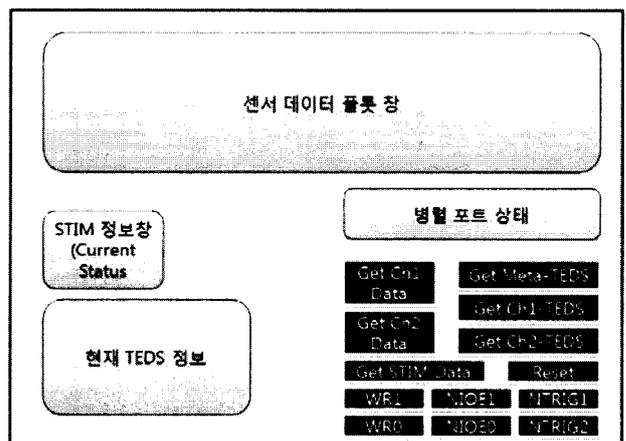


그림 3. 네트워크 수용 가능한 응용 프로세서의 응용 소프트웨어  
Fig. 3. NCAP Application Software.

2. 스마트 변환기 인터페이스 모듈의 구조

스마트 변환기 인터페이스 모듈은 IEEE 1451.2에서 규정된 프로토콜을 준수하도록 설계하였다. 그림 4를 보면 스마트 변환기 인터페이스 모듈은 아날로그 디지털 변환기로부터 받은 센서 정보를 네트워크 수용 가능한 응용 프로세서로 전송하거나 네트워크 수용 가능한 응용 프로세서의 명령을 기다리게 된다. 네트워크 수용 가능한 응용 프로세서와 연결되는 변환기 독립 인터페이스는 외부 커넥터와 구현될 개인용 컴퓨터의 병렬포트와 연결된다. 그리고 다른 하나의 외부 커넥터는 센서보드에 연결하여 센서의 데이터 수집을 한다. 변환기 전자 데이터 시트는 FPGA에 저장하여 네트워크 수용 가능한 응용 프로세서로부터 변환기 전자 데이터 시트 수신 명령에 대응한다. 스마트 변환기 인터페이스 모듈의 제어 부분도 FPGA에서 구현하도록 하고, FPGA에서 디버깅이 가능하도록 LED를 통해 상태머신을 확인한다. 8비트 디지털 값을 출력하는 아날로그-디지털 변환기를 사용하였으며 변환된 센서 데이터는 NCAP으로 전송되는 동시에 FPGA 보드에도 동시에 8개의 LED로 표시할 수 있도록 하였다. 실험에 사용된 센서는 온도 센서와 기울기 센서이다. 각 센서는 아날로그 디지털 변환기 칩을 통해 디지털 값으로 환산하고 이 값을 외부 커넥터를 통해 FPGA로 전송한다. 센서의 출력형태는 전압이며 센서보드 내에서 센서의 오프셋 값을 조절할 수 있다.

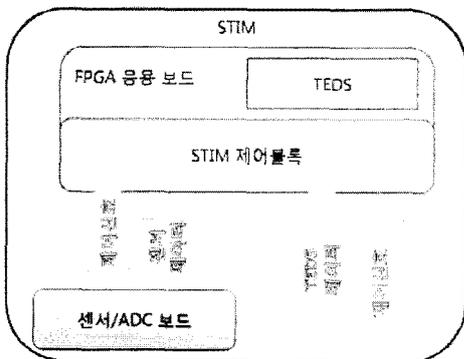


그림 4. 스마트 변환기 인터페이스 모듈 구현 구조  
Fig. 4. Architecture of STIM Implementation.

IV. 구현 및 기능 검증

IEEE 1451.2의 구현은 네트워크 수용 가능한 응용 프로세서의 응용 소프트웨어 구현, 스마트 변환기 인터페이스 모듈의 FPGA 구현, 센서와 아날로그 디지털 변

환기의 물리적 구현으로 나누어진다. 아날로그 디지털 변환기를 위한 센서/ADC 보드부는 향후 집적회로를 제작할 때 통합하여 구현할 예정이다.

스마트 변환기 인터페이스 모듈은 센서 보드, 제어부, 변환기 전자 데이터 시트로 구성되어 있다. 그림 4와 같이 STIM 제어 블록이 변환기 전자 데이터 시트와 센서를 제어하여 네트워크 수용 가능한 응용 프로세서와 변환기 독립 인터페이스를 통해 통신하게 된다. 센서 부분은 2개의 채널로 제어 블록이 네트워크 수용 가능한 응용 프로세서로부터 선택된 채널을 제어하게 된다. 표준에서 언급한 프로토콜은 저전력을 고려하여 STIM의 상태에 따라 전원을 제어하기 때문에 그림 5와 같이 상태머신으로 설계하였다. 그림 5를 보면, 모두 10개의 상태가 있으며 초기화를 위한 INIT 상태, 초기화가 끝난 후 스마트 변환기 인터페이스 모듈을 휴면 상태로 만드는 IDLE 상태, 센서의 작동을 위한 TRIG 상태, 기능에 맞는 주소를 할당하는 FUNC ADDR 상태, 기능 주소에 의해 선택된 기능을 선택하는 FUNC SEL 상태, TEDS의 정보 전송을 전달하는 TEDS 상태, 센서 데이터의 정보를 보내는 TC 상태, NCAP의 명령을 수행하는 OPERATION 상태, 프레임의 전송을 마치는 END FRAME 상태, 다음의 명령어의 수행을 하는 CONT COMMAND 상태가 있다.

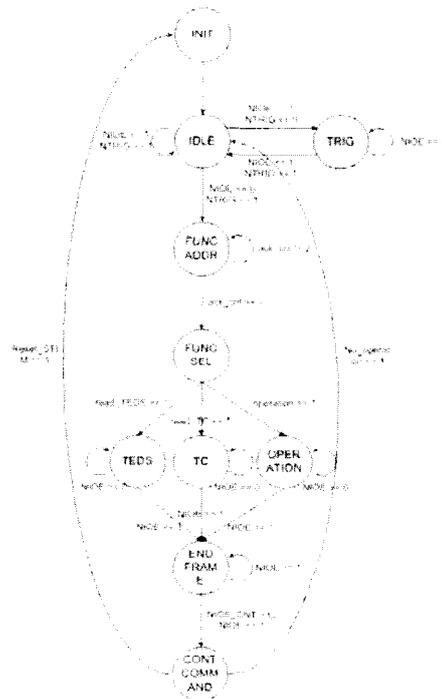


그림 5. 제어부의 상태 머신  
Fig. 5. State Machine of Control Block.

초기화가 되면 휴면상태에 있다가 트리거를 감지하면 IDLE 상태에서 FUNCTION ADDR 상태로 천이하고, NCAP 명령어를 해독하여 FUNCTION SEL 상태에서 어떠한 기능을 수행할지 선택하게 된다. TEDS 상태에서는 TEDS의 데이터 전송을, TC에서는 센서의 데이터 전송을 OPERATION에서는 명령어를 수행한다. 한 번의 전송이 끝나면 END FRAME 상태로 가서 한 번의 데이터 전송을 끝내고 다음의 전송이 계속되는지의 여부를 CONT COMMAND 상태에서 결정하게 된다.

스마트 변환기 인터페이스 모듈은 Cyclone II FPGA 칩을 사용하는 DE-II 보드에 구현하였다. 외부 확장 커넥터 두 개를 가지고 있어서 하나에 네트워크 수용 가능한 응용 프로세서, 다른 하나에 센서 부분을 연결할 수 있다. 각 상태로 옮길 때마다 LED를 통해 확인할 수 있게 설계하였고, 데이터의 전송 및 전송 단계를 LED를 통해 확인할 수 있었다. 그림 6은 스마트 변환기 인터페이스 모듈의 구현된 모습이다. 스마트 변환기 인터페이스 모듈의 제어부분과 변환기 전자 데이터 시트부분은 FPGA보드를 이용하여 CycloneII FPGA칩에 프로그래밍 시켰고, 센서 보드는 ADC0804칩과 센서를 연결하여 아날로그신호를 디지털 신호로 변환시켰다.

네트워크 수용 가능한 응용 프로세서는 개인용 컴퓨터로 구현하였다. 개발 환경은 Boland C++이고, 그래픽 유저 인터페이스로 구성하여 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 제어와 네트워크 수용 가능한 응용 프로세서와 스마트 변환기 인터페이스 모듈의 상태를 알기 쉽게 구성하였다. 센서를 선택하고 센서로부터 얻어진 값을 그래프로 표

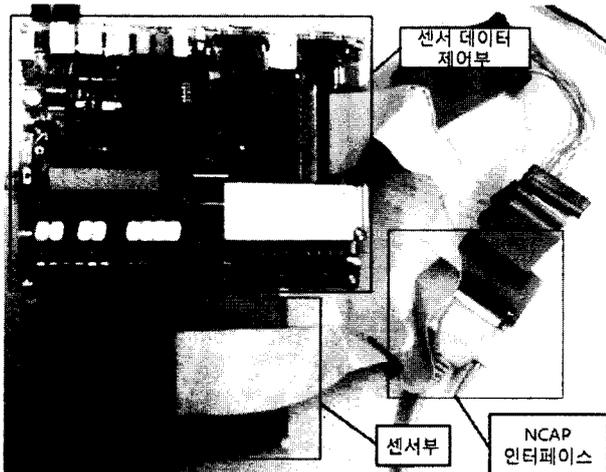


그림 6. 스마트 변환기 인터페이스 모듈, 센서보드  
Fig. 6. STIM, Sensor Board.

현하고, 변환기 전자 데이터 시트의 전송은 그림 7과 같이 16진수로 모니터에 출력할 수 있도록 하였다

네트워크 수용 가능한 응용 프로세서는 사용자가 스마트 변환기 인터페이스 모듈을 제어하고 스마트 변환기 인터페이스 모듈로부터 정보를 받아들이는 역할을 수행한다. 사용자가 네트워크 수용 가능한 응용 프로세서 프로그램을 구동시키면 시스템의 초기화가 이루어진다. 네트워크 수용 가능한 응용 프로세서로부터 받은 제어 신호로 인해 스마트 변환기 인터페이스 모듈이 초기화가 이루어지고 메타 변환기 전자 데이터 시트를 읽어오는 명령어를 수행하고 채널 변환기 전자 데이터 시

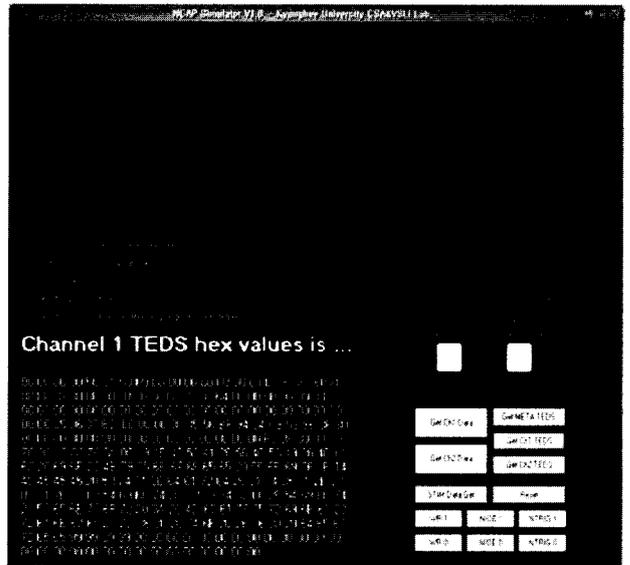


그림 7. 네트워크 수용 가능한 응용 프로세서의 변환기 전자 데이터 시트의 읽기 기능  
Fig. 7. NCAP Read TEDS Function.

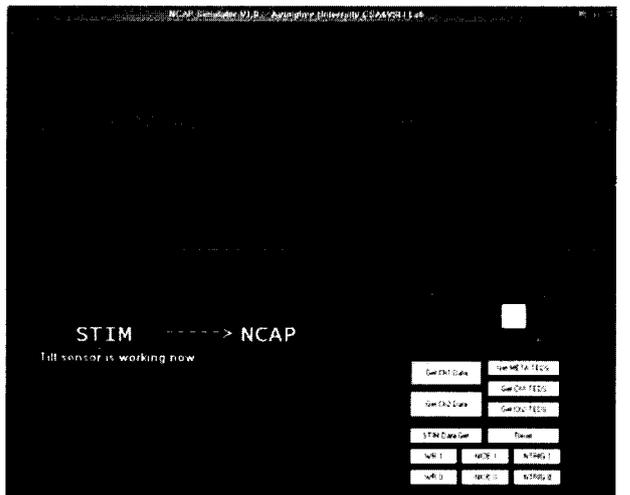


그림 8. 네트워크 수용 가능한 응용 프로세서의 센서의 TC 읽기 기능  
Fig. 8. TC read function of NCAP.

트를 읽어오는 명령어를 수행하게 된다.

변환기 독립 인터페이스는 컨트롤 포트와 데이터 버스를 구성하는데 사용되기 때문에 개인용 컴퓨터와 FPGA 응용 보드와 연결하려면 많은 포트가 사용된다. Data를 주고받을 수 있는 8개의 핀과 제어 신호를 위해 5개의 포트를 25핀 병렬포트를 이용하여 변환기 독립 인터페이스를 구성하였다.

그림 7과 같이 변환기 전자 데이터 시트의 정보를 네트워크 수용 가능한 응용 프로세서에서 읽기 기능을 수행하는 것을 16진수의 데이터 값의 모니터 출력으로 확인할 수 있다.

그림 8은 표준의 데이터 읽기 동작을 수행한 기울기 센서의 출력 값의 예이다.

#### IV. 결 론

본 논문에서는 향후 집적회로 설계를 목적으로 유선 스마트 센서 인터페이스부와 NCAP 부분을 IEEE 1451.2에 의거하여 설계하고 기능을 검증하였다. 본 논문에서는 이를 위하여 FPGA 보드 상에서 STIM의 핵심기능을 모델링하여 설계하였으며 설계된 시스템은 마이크로프로세서를 이용하여 구현했을 때 보다 소형화를 이룰 수 있다는 장점이 있다. 향후, 아날로그 센서 인터페이스부를 포함하는 STIM의 모든 기능을 집적회로로 구현할 예정이다.

#### 참 고 문 헌

- [1] IEEE P1451.0/D8.00, 2007 "Draft Standard for a Smart Transducer Interface for Sensors and Actuators - Common Functions, Communication Protocols, and Transducer Electronic Data Sheet(TEDS) Formats", IEEE Standard Board, January 2007.
- [2] IEEE 1451.1, 1999 "IEEE Standard for a Smart Transducer Interface for Sensors and Actuators -Network Capable Application Processor (NCAP) Information Model" IEEE Standard Board, June 26 1999.
- [3] IEEE 1451.2, 1997 "IEEE Standard for a Smart Transducer Interface for Sensors and Actuators - Transducer to Microprocessor Communication Protocols and Transducer Electronic Data Sheet (TEDS) Formats" IEEE Standard Board, September 16 1997.
- [4] 허정일 외 4명, "IEEE 1451 기반의 Smart Sensor

에 관한 연구" 電子工學會論文誌 第44卷 CI編 第5號, 388-397쪽, 2007. 9

- [5] 이경창 외 2명, "TVN 시스템을 위한 IEEE 1451 기반 스마트 모듈의 개발" 한국자동차공학회논문집 제11권 제1호, 155-163쪽, 2003. 11
- [6] IEEE 1451 Standard working group homepage: <http://grouper.ieee.org/groups/1451/>

저 자 소 개



김 동 혁(학생회원)  
 2007년 경희대학교 전자정보학부  
 학사졸업.  
 2007년~현재 경희대학교  
 전자전파공학과 석사과정  
 <주관심분야 : 무선통신 SoC설  
 계>



금 민 하(학생회원)  
 2006년 경희대학교 전자정보학부  
 학사졸업.  
 2008년 경희대학교 전자공학과  
 석사졸업  
 <주관심분야 : 무선통신 SoC설  
 계>



오 세 문(학생회원)  
 2007년 경희대학교 전자정보학부  
 학사졸업.  
 2007년~현재 경희대학교  
 전자전파공학과 석사과정  
 <주관심분야 : 저전력 VLSI설  
 계>



Mohammad Rakibul Islam(학생회원)  
 2006년 경희대학교 전자정보학부  
 학사졸업.  
 2008년 경희대학교 전자공학과  
 석사졸업  
 <주관심분야 : 무선통신 SoC설  
 계, 센서 네트워크>



이 상 훈(학생회원)  
 2006년 경희대학교 전자정보학부  
 학사졸업.  
 2008년 경희대학교 전자공학과  
 석사졸업  
 <주관심분야 : 무선통신 SoC설  
 계, VLSI설계>



김 진 상(평생회원)  
 2000년 미국 콜로라도 주립대  
 전자공학 박사졸업.  
 1990년 2월~2001년 8월  
 KT연구소.  
 2001년~현재 경희대학교  
 전자정보학부 부교수  
 <주관심분야 : 영상처리 및 이동통신용 SoC설  
 계>



조 원 경(정회원)  
 1986년 한양대학교 전자공학과  
 공학박사 졸업.  
 1980년~현재 경희대학교  
 전자정보학부 정교수.  
 <주관심분야 : 컴퓨터 시스템 구  
 조, VLSI 설계>