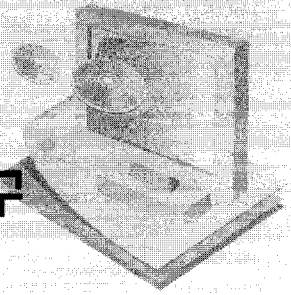


저항스위칭 비휘발성 메모리 개발 연구



김동욱 교수 (이화여대 나노과학부/물리학과)

1. 차세대 비휘발성 메모리 연구 배경

반도체 소자의 집적도는 무어의 법칙 (Moore's Law)에서 묘사된 바와 같이 해마다 급격한 증가를 거듭해 오고 있다. 지속적인 소자 크기의 감소는 새로운 소재의 개발, 소자 구조의 개선, 노광 (Lithography) 기술을 중심으로 한 공정 기술의 발달 등 다양한 기술적 발전이 있었기에 가능한 것이다. 최근에는 무선 (Wireless) 및 이동 (Mobile) 제품에 대한 수요가 급증함에 따라 고집적, 저전력 비휘발성 메모리 (Nonvolatile Memory)에 대한 요구가 가속화되고 있다. 대표적 비휘발성 메모리인 Flash의 경우, 임의의 주소 접근 (Random Access)이 불가능하고, 느린 쓰기 속도와 제한된 읽고 쓰기 횟수와 같은 단점으로 컴퓨터의 메인 메모리로 사용되기에는 어려움이 있다 [고속 동작이나 많은 횟수의 읽고 쓰기가 필요치 않은 고체 하드 디스크 (Solid-state Hard Disk), 디지털 카메라나 휴대폰의 저장 매체 등으로

이용]. 국제반도체기술로드맵 (ITRS, International Technology Roadmap for Semiconductors)에 따르면 32 nm급 소자까지는 기존의 소자 구조를 바탕으로 공정 기술을 개선해가는 수준에서 실현이 가능할 것으로 전망된다 [1]. 하지만, 2016년 경 필요할 것으로 예상되는 22 nm 크기의 소자는 기존 소재와 소자 구조의 물리적 한계에 근접해 있어, 기존의 틀을 뛰어넘는 혁신적 진보가 필요할 것으로 예상된다 [1]. 요약하면, 새로운 비휘발성 메모리 소자는 고속의 동작 속도와 읽고 쓰기 특성의 내구성 (Endurance) 확보를 통하여 Flash 메모리의 한정적 용도를 극복함과 아울러, 20 nm급의 고집적화 구현이라는 목적을 달성해야 하는 도전적 과제를 부여 받은 상황이다.

차세대 비휘발성 메모리 소자는 DRAM이나 Flash와 같은 전하 저장용 축전기를 이용하는 메모리 소자 (Capacitance-based Memory Device)가 아니라, 두 가지 안정적 저장 상태를 갖는 저항체를 기반으로 하는 소자 (Resistance-based Memory

Device)가 될 것으로 예상되고 있다. 전자의 경우는 셀(Cell)당 면적이 줄어들어 따라 면적에 비례하는 축전 용량(Capacitance) 값을 확보하기 위한 방편으로, Trench나 Stack 형태의 3차원 구조를 제작함에 따른 공정상의 어려움이 따른다. 저항 기반 소자는 고집적화 측면에서 이점이 있으며, 켈코게나이드(Chalcogenide)계열 물질을 이용한 '상변화 메모리(PRAM : Phase-change Random Access Memory)'와 절연체 물질을 이용한 '저항스위칭 메모리(ReRAM : Resistive-switching Random Access Memory)' 등의 소자가 그 예이다. PRAM의 경우는 이미 1960년대에 Ovonic社의 창업주, Ovshinsky가 결정 및 비정질 상이 갖는 저항값 차이를 메모리로 이용하고자 하는 개념을 제한한 바 있었다 [2]. 최근에서야 반도체 공정 기술의 발달로 제안된 개념이 성공적인 집적화된 메모리 소자로 구현되었다. Flash와 비교하면 월등한 동작 속도를 갖는 장점이 있어 세계 유수의 반도체 업체들이 활발한 개발 경쟁을 벌이고 있으며, 우리나라의 삼성전자도 양산 기술을 주도하며 PRAM 상용화를 선도하고 있다 [3].

ReRAM은 "개념 정립 (Proof-of-concept)" 단계의 소자라 볼 수 있어, PRAM에 비하면 그 기술적 성숙도는 미흡한 실정이다. 특히, 명쾌한 저항 스위칭 메커니즘이 밝혀져 있지 않은 상황이고, 고집적화나 신뢰성 등 주요 기술적 이슈도 해결되어야 한다 [4-21]. 주목할 점은 '이원계(Binary) 산화물 박막'을 이용한 ReRAM 소자는 삼성종합기술원을 위시한 국내 연구진들이 처음으로 상용화 가능한 소자 개념을 정립하고 그 원천 특허를 확보하고 있다는 점이다 [4]. DRAM과 Flash 등의 경우, 미국과 일본 등이 보유한 원천 특허를 바탕으로 하되 국내 기업들의 소자 공정 기술의 우위를 통하여 경쟁력을 확보하여 왔지만 ReRAM 소자에 있어서는 기술 종주국으로서 차세대 비휘발성 메모리 경쟁에서 당당히 기여할 수 있는 기반을 마련한 셈이다. 또한, 삼성종합기술원과 건국대학교 연구진들은 지속적인 연구 개발을 통하여 고집적화, 고속 동작, 전력소모 등 주요 특성에 있어서 ReRAM이 여타 비휘발성 메모리를 능가할 가능성이 충분함을 확인함으로써 세계 우수 반도체

업체들의 적극적 연구 참여를 이끌어 내고 있다 [5,6]. 이러한 노력의 결과, ReRAM은 PRAM의 주요 경쟁자로 확실히 자리매김함과 동시에 전자재료, 소재물리, 소자물리 등 관련 학계로부터도 큰 관심의 대상으로 부상하게 되었다 [7-9]. 본 논문에서는 ReRAM의 주요 특성과 분류 그리고 집적화 소자 구조를 살펴봄으로써 관련 연구의 현황을 개략적으로 살펴보고자 한다.

2. 저항 스위칭 현상의 특성과 분류

금속/절연체/금속(MIM, Metal/Insulator/Metal) 구조가 보이는 '저항 스위칭' 현상의 전형적 전류-전압 특성 곡선은 그림 1과 같다. 하나의 전압 하에서 두 가지 상이한 저항 상태를 가질 수 있음을 알 수 있는데, 이러한 저항 상태는 외부 전원이 공급되지 않는 상태에서도 남아 있게 된다. 따라서 저항이 작은 상태를 'ON', 큰 상태를 'OFF'라 부르면 각각이 '1'과 '0'에 해당하는 2비트(Bit) 정보를 저장할 수 있게 되어 메모리 기능을 가질 수 있는 것이다. 그림 1(a), (b)를 비교해 보면, ON-OFF 상태 변화를 일으키는 과정의 인가전압 조건에 차이가 있음을 알 수 있다. 즉, 그림 1(a)는 크기의 차이를 필요로 하는 반면, 그림 1(b)는 극성변화가 요구된다. 이처럼 '저항 스위칭'이라 통칭하는 현상은, 실상 매우 다양한 양상을 가지고 있음을 알게 된다. 따라서 저항 스위칭 특성에 따라 세분화된 분류와 체계적인 이해가 필요로 함을 의미한다. 먼저 인가 전압의 극성 변화 유무와 같이 스위칭 양상의 차이에 따라 'Bipolar'와 'Unipolar' 스위칭으로 구분 지었다(그림 1). 후자의 경우는, 인가전압의 극성을 바꾸지 않더라도 저항 스위칭을 일으킨다는 점에서 'Nonpolar'로 일컫는 것이 마땅하다는 주장도 있다. MIM 구조가 보이는 저항스위칭의 메커니즘은 여러 가지 물리적, 화학적 효과가 결합되어 있는 것으로 보인다. 어떠한 메커니즘이 더 우세하게 작용하는가는 사용되는 물질에 따라거나 동작 방법에 따라서 달라질 수 있는 것으로 파악되고 있다. 2007년판 ITRS에서는 지금까지 연구된 바를 바탕으로, ReRAM을 'Fuse/Antifuse'

메모리, 'Tonic' 메모리, 'Electronic Effect' 메모리와 같이 분류하였다 [1,7].

2.1 Unipolar Fuse/Anti-fuse Memory

그림 1(a)와 같이 인가전압의 극성이 바뀌지 않더라도 저항 스위칭을 일으킬 수 있는 경우를 'Unipolar Fuse/Antifuse' 메모리로 부른다. 균일한

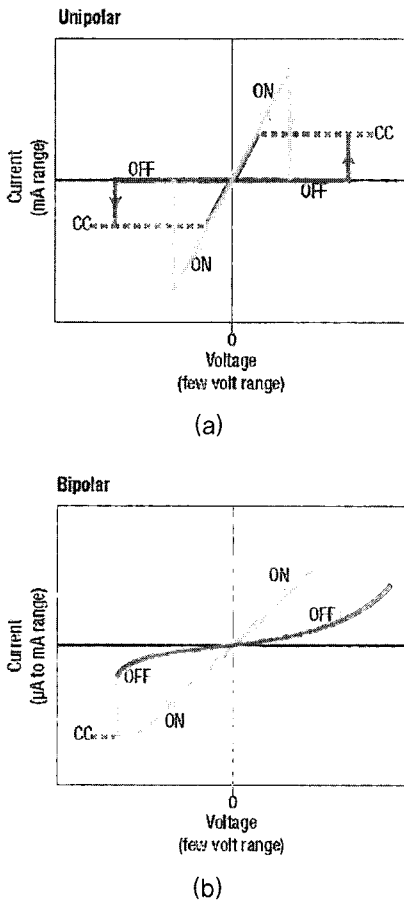


그림 1. 저항이 높은 상태 (OFF에 해당)에서 낮은 상태 (ON에 해당)로 또, 반대로 변화하는 과정의 전류-전압 특성의 모식도. 저항 스위칭을 일으키기 위한 인가 전압의 극성 조건에 따라 (a) Unipolar와 (b) Bipolar 저항스위칭으로 구분된다. CC (Compliance Current)는 절연체의 Breakdown을 막기 위해 설정하는 최대 허용 전류를 뜻한다 [7].

전류 분포를 보이는 절연체 층에 전압이 인가되면 절연 파괴 (Dielectric Breakdown) 현상과 유사한 'SET' 과정을 통해 국소적인 전도성 경로인 필라멘트 (Filament)가 생성되어 낮은 저항상태 (LRS, Low Resistance State)가 나타난다. LRS는 임계 전압에 도달하면, 높은 저항상태 (HRS, High Resistance State)로 돌아가게 되는데 이는 곧 필라멘트가 끊어짐을 의미한다. 이러한 저항 스위칭과정이 재현성 있게 반복될 수 있어, 마치 퓨즈가 끊어지고 다시 이어지는 것처럼 보인다 하여 명명한 이름으로 생각된다. 필라멘트는 수십 nm 혹은 그 이하 수준의 작은 직경을 가지고 있는 것으로 보이는데, 전류를 흘리면 높은 Joule 열이 발생되고 이 과정에서 수반되는 전기적 혹은 화학적 반응을 통하여 저항 변화가 일어나는 것으로 이해되고 있다 [10,11]. 서울대를 주축으로 한 연구진은 Percolation 모델에 기반을 둔 전산 모델링 연구를 통하여 실험적 전류-전압 특성을 성공적으로 재현해냄으로써, 필라멘트 생성 및 소멸 모델을 확인한 바 있다 [12]. 최근에는 음극 (Anode) 전극 계면에서의 산화-환원 (Redox)과정이 저항 스위칭 과정에서 중요한 역할을 함을 제안하는 발표들이 이어지고 있는데 [13], 본 연구진은 절연체의 미세 구조와 전극 물질의 역할에 대해서 체계적인 연구 결과를 발표한 바 있다 [14].

Unipolar Fuse/Anti-fuse 메모리는 특정 셀을 선택하는 스위칭 소자의 극성이 바뀌지 않아도 되기 때문에, 회로가 단순해져서 집적 회로 제작 시에 이점이 있다. 이를 활용하고자 삼성, 일본 후지쯔, 등 국내외 많은 기업과 대학의 연구진들이 활발한 연구 개발을 해오고 있다. 지금까지는 스위칭 전압의 산포가 크고, 리셋 시간이 너무 길고 (us 수준), 리셋 전류값이 너무 크다는 점 등에서 Flash를 대체할 차세대 비휘발성 메모리 소자로서의 가능성에 대한 부정적 시각이 많았다. 하지만, 최근 획기적 성능 개선을 보고하는 결과들이 속속 발표되고 있다. 그림 2에서 보는 데로 Ti-도핑된 NiO 박막에서는 10 ns 수준의 고속 동작이 가능하고, 스위칭 전압의 변화는 줄었으며, 리셋 전류치도 크게 감소하였다 [6]. 특히, 최근의 개선된 결과들은 저항 변화를 일으키는 MIM 구조와 셀 선택을 위한 스위칭 트랜지스터가 집적된

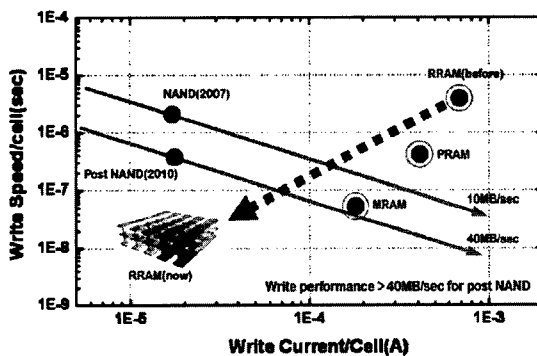
소자에서 얻어지고 있다는 점에서 양산형 소자 개발에 대한 전망을 밝게 하고 있다 [15]. 집적 회로를 통한 구동은 외부 계측기를 이용하는 방식보다 스위칭 전류와 그 인가 시간을 더욱 정교하게 제어할 수 있게 되고 또 기생 축전 용량 (Parastic Capacitance) 값도 크게 감소한다는 점 등에 기인한 결과로 이해되고 있다. 스위칭 메커니즘과 관련하여 더욱 명확한 물리적 이해를 필요로 하고 있고, 값비싼 Pt을 대체할 전극 개발이나 3차원 고밀도 소자 개발을 위한 기술적 과제들이 산적해 있지만 지속적인 기술적 진보가 기대되는 상황이다.

2.2 Ionic Memory

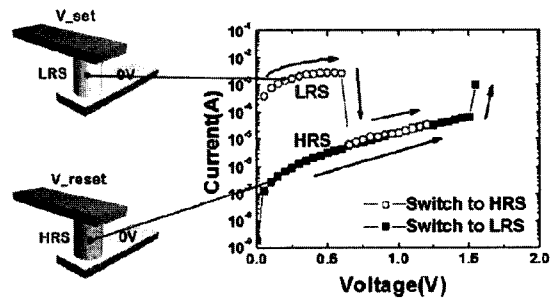
Ionic 메모리와 관련해서는 2007년 Nature Materials에서 Waser와 Aono가 제반 현상에 대한 기본 개념과 향후 전망을 소개하는 글을 기고한 바 있다 [7]. 이 메모리의 동작 원리는 전극 물질이나 절연체 물질의 또는 두 물질 모두의 산화-환원 (Redox) 반응에 기반을 두고 있다. 절연체 층은 산화물 계열, 칼코게나이드, 반도체, 폴리머를 포함한 유기물 화합물 등 이온의 전도가 이루어질 수 있는 물질이어야 한다. 이 메모리는 이동하는 이온의 종류에 따라 두 종류로 대별되는데, 하나는 Ag나 Cu와 같이 산화

가능한 금속의 양이온 (Cation)이 이동하여 반대쪽 전극으로 이어지는 전도성 필라멘트를 형성하여 낮은 저항 상태를 나타내게 하는 경우이다. 이렇게 형성된 필라멘트는 반대 극성의 전압을 인가하면, 산화 과정을 통해 끊어지게 되어 다시 높은 저항 상태로 돌아가는 식으로 두 가지 저항 상태를 나타내게 된다. 다른 경우는 음이온 (주로, 산소)이 이동하여 산화-환원 반응을 일으킴으로써 절연체 물질의 저항 변화를 일으키게 된다. 대부분 경우 저항 스위칭이 나타나기 위해서는 포밍 (Forming)이라 불리는 과정을 거치게 되는데, 스위칭 전압보다 높은 전압을 인가하여 국소적인 필라멘트 생성이 가능하게 되는 과정을 일컫는다. 지금까지의 연구에 따르면, 100 nm 미만 크기의 메모리 소자 제작이 가능함이 확인되었고 그 스위칭 속도도 10 ns 수준으로 매우 빠름이 알려져 있다 [17].

그림 3에서 보는 데로 최근 미국 미시간대학교 하버드대학의 연구진들이 비정질 실리콘/실리콘의 Core/Shell 구조 나노선을 이용하여, Ionic 메모리의 가능성을 확인하였다 [16]. 실리콘은 기존의 CMOS나 디스플레이 소자 제작을 통하여 제반 공정 기술이 충분히 확립되어 있다는 점에서 주목할 만하며, 나노선이나 비정질 실리콘은 저온 공정이 가능하여



(a)



(b)

그림 2. Ti가 도핑된 NiO 박막에서 Reset 전류치가 크게 줄어든 결과를 보고한 논문. 현재 널리 쓰이는 Flash는 물론, 차세대 비휘발성 메모리 후보인 MRAM, PRAM보다 월등한 결과. 이로부터 저전력 소자 개발에 대한 기대를 가지게 된다 [6].

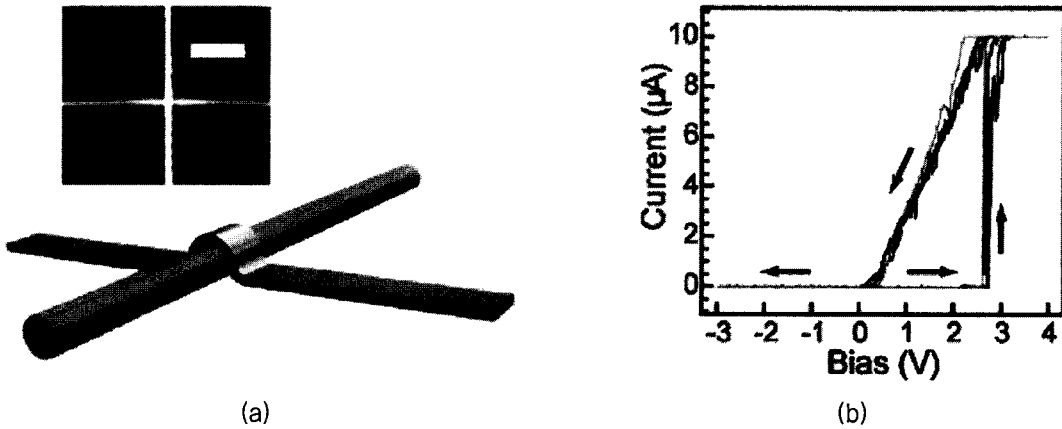


그림 3. (a) 금속 나노선 (회색)과 a-Si/Si Core Shell 나노선으로 이루어진 나노선 소자의 모식도와 전자 현미경 사진 [스케일 바 : 1 μm], (b) Ag 전극을 이용하여 제작된 소자의 전류-전압 특성의 한 예 [16].

플렉시블 (Flexible) 소자에도 응용될 수 있으리라는 기대를 갖게 한다. 엄밀한 메커니즘 연구를 통하여, 궁극적으로 구현 가능한 소자 특성을 예측하려는 노력이 지속적으로 이루어지게 될 전망이다.

2.3 Electronic Effects Memory

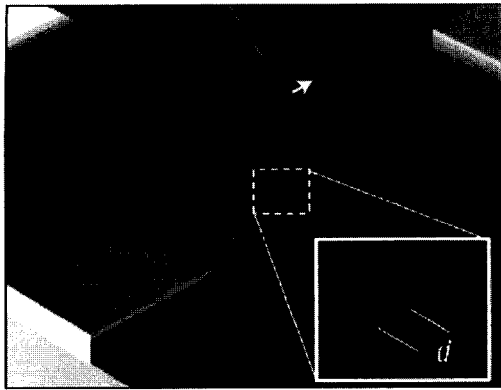
전기적 효과에 의한 메모리는 전하 주입 및 포획 (Trapping), Mott 전이, 강유전 분극 효과 등 내재한 주요 메커니즘에 따라 다시 분류될 수 있다.

전하 주입은 인가된 전기장에 의해 Poole-Frenkel 또는 Fowler-Nordheim 터널링 전도 과정에 의해 절연체 내의 결함에 포획된다. 이렇게 되면 MIM 구조의 전하 전도 과정에 있어서 에너지 장벽 값이 변화하여 저항 스위칭이 일어나게 된다. 집적화된 소자 구현을 통한 검증 연구에서는 미국의 Spansion이라는 회사가 주목할 만 성과를 보고해오고 있다 [17]. 또한, 전극-절연체 계면의 Schottky 장벽 값이 바뀌어 저항 스위칭이 일어나는 경우도 가능하다. 금속/단결정 접합을 이용한 본 연구진의 최근 연구 결과는 금속 전극의 역할을 명확히 보고한 바 있다 [18].

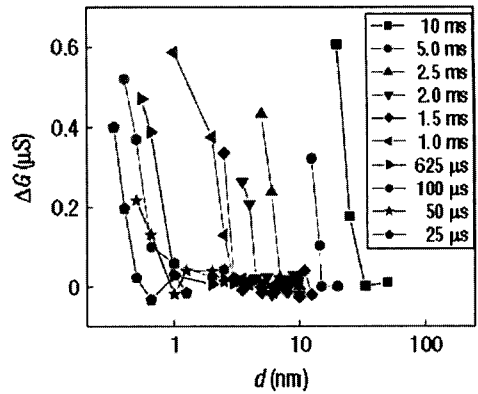
Mott 전이에 의한 저항 스위칭은 강한상관관계를 갖는 물질에서 절연체-금속 전이를 일으키는 과정에 따른 것으로 생각되는 경우이다. 최근 SPM 팁을 이

용하여 나노 수준의 국소적 영역에서 절연체-금속 전이를 통한 메모리 가능성을 보고한 사례도 있다 (그림 4) [19]. 초거대자기저항 (CMR, Colossal Magnetoresistance) 현상을 보이는 페로브스카이트 구조의 망간산화물에서 관련된 실험 결과들이 보고된 바 있다. 강한상관관계를 보이는 물질은 전하 밀도, 응력 (Strain), Disorder, 국소적 화학적 조성 변화 등 다양한 요인의 미묘한 차이에 의해서도 그 전기적 물성은 큰 변화를 겪을 수 있다. 이들 물질에 있어서 엄밀한 물리적, 화학적 구조의 제어가 기술적 이슈로 대두되는 것이다.

강유전체 분극은 외부 전기장이 없이도 그 상태를 유지하기 때문에 정보 저장 매체로서 이용될 수 있다. 강유전체 축전기를 이용하는 FeRAM은 정보를 읽는 과정에서 분극 상태를 잃게 되고, 고집적화에 어려움이 있어 상용화는 큰 난관에 봉착해 있다. 대신, 강유전체/반도체 접합의 저항 변화를 읽는 방식은 기존 FeRAM의 단점을 극복할 수 있다. 그 원리는 강유전 분극에 의해 쇼트키 (Schottky) 에너지 장벽 값의 변화를 유도하여 저항 변화를 일으키게 된다는데 있다 [20]. 최근, 폴리머를 이용한 저항 스위칭 소자에서 흥미로운 결과가 보고된 바도 있듯이 새로이 관심의 대상이 되고 있다 [21].



(a)



(b)

그림 4. SrTiO₃/LaAlO₃ 계면의 산소 결핍을 SPM팁으로 제어함으로써 국소적 저항 변화를 일으키는 소자를 구현하는 실험의 모식도 [19].

2.4 Memristor

휴렛-패커드 (HP, Hewlett-Packard) 연구진들은 Pt/TiO_{2-x}/Pt으로 이루어진 MIM 구조의 저항 스위칭 현상을 연구하고, 그 메커니즘을 제시하였다 [8]. 그 내용을 살펴보면, 이온의 이동에 의한 금속/반도체 계면의 공핍층의 폭 변화와 그에 따른 전기 전도도 차이가 주된 이유로 나타나 있다. 결국, Ionic 메모리에서 보이는 '이온'의 기여와 Electronic Effects 메모리에서 나타나는 '전자' 관점이 결합된 아이디어

임을 알 수 있다. 특히, 1970년대 메모리 특성을 갖는 저항 소자를 'Memristor'로 명명한 바 있었는데, Pt/TiO_{2-x}/Pt 소자가 그 예가 될 수 있음을 제시하였다. 이 연구의 사례에서 볼 수 있듯이 각각의 저항 스위칭 메모리 메커니즘은 몇 개의 효과가 혼재하는 일도 충분히 가능하다고 보인다. 휴렛-패커드 연구진들이 상당히 단순화되면서도 폭넓은 현상에 적용 가능한 메커니즘을 제시함에 따라 ReRAM 연구는 더욱 활성화되는 계기가 될 것으로 보인다.

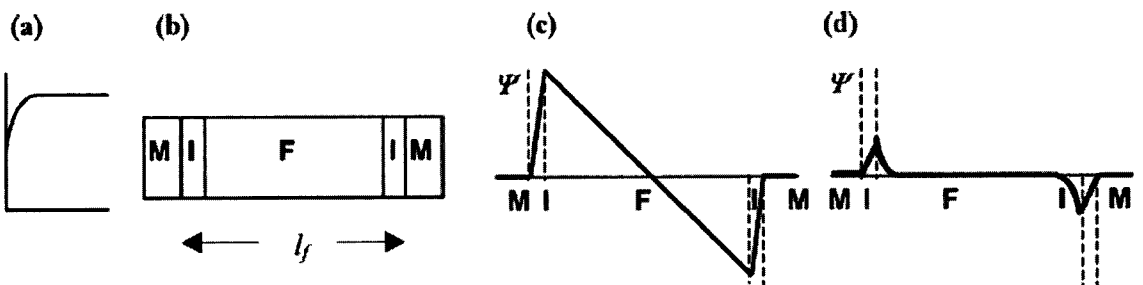
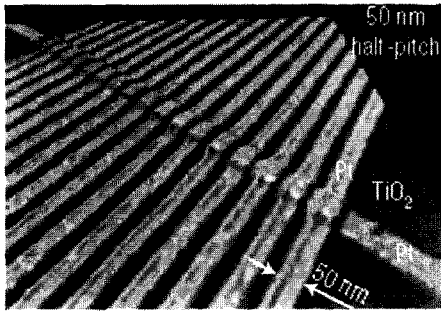


그림 5. 금속/강유전체/금속 구조에서의 포텐셜과 전하 분포를 묘사한 개략도. 계면의 에너지 장벽값이 분극 상태에 따라 달라질 수 있어 저항 스위칭을 일으킬 수 있음을 묘사 [20].

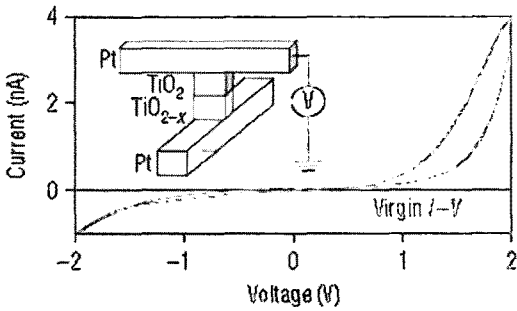


3. 고집적 비휘발성 메모리 구조

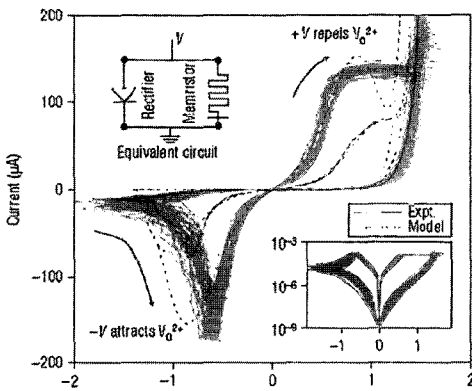
메모리 소자의 구현에는 저항스위칭 소자뿐만 아니라 특정 주소의 셀을 선택하게 하는 스위칭 소자도 필요하다. 여기에 구동 회로를 집적한 전체적 소자 구조 (Architecture)에 대한 고려까지 이루어져야만 비로소, 새로운 메모리로서의 가능성을 가늠할 수 있게 된다. DRAM의 경우를 예로 들면, 하나의 축전기 (C, Capacitor)에 하나의 스위칭 트랜지스터 (T, Transistor)가 직렬로 연결된 구조가 하나의 셀 (Cell)을 이루는 1T-1C 구조를 단위로 한다. 리소그래피로 구현 가능한 최소 선폭을 F로 표현하면, 1T-1C 구조는 $8F^2$ 의 면적을 필요로 한다. 반면, ReRAM 구조에서는 저항 스위칭을 일으키는 저항체 소자 (R, Resistor)에 트랜지스터 대신 다이오드 (D, Diode)를 스위칭 소자로 채택하는 1D-1R 구조를 이용하면 하나의 단위 셀이 $4F^2$ 의 면적만 차지하게 할 수 있다. 즉, 동일한 선폭의 리소그래피 기술로도 2배에 가까운 집적도 향상의 효과를 기대할 수 있게 되는 것이다. 특히, 저온 공정이 가능한 다이오드 구조를 제작할 수 있다면, 1D-1R 구조를 차례로 적용하는 방식으로 비교적 손쉽게 고집적화 소자 구현이 가능하게 된다. 이러한 구조를 개략적으로 나타내면 그림 7과 같은데, 이러한 메모리 구조를 Cross-point Memory



(a)



(b)



(c)

그림 6. Pt/TiOx/Pt 소자의 bipolar 스위칭 특성을 연구하여 새로운 메커니즘을 제시한 HP 연구진의 결과. (a) 50 nm 선폭의 소자의 AFM 사진, (b) 처음 상태의 전류-전압 특성과 소자의 모식도, (c) 포밍 (Forming) 후, 반복적 스위칭 과정에서 얻은 전류-전압 특성 (저항 차이 : $\sim 10^3$ 배). 'Memristor'와 다이오드로 이루어진 등가 회로로 묘사하고 있으며, 모델링 결과와 실험 결과를 비교해 보이고 있다 [8].

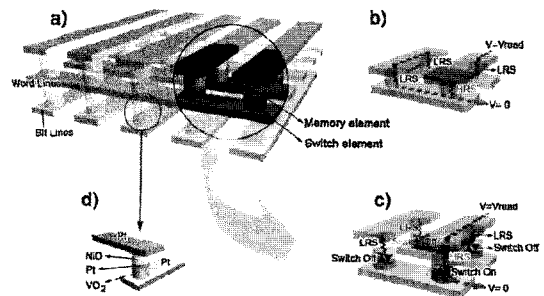


그림 7. 저항 스위칭 소자 (Pt/NiO/Pt)와 스위칭 다이오드 소자 (Pt/VO₂)를 적용한 Cross-point Memory와 Cell 선택 원리를 도시한 모식도 [5].

라 부른다. 이러한 구조를 16 nm 선폭으로 구현하고 8번 적층하는 일이 가능하다면 1 Tb/cm²이라는 엄청난 고집적 소자 구현이 가능하게 된다.

이와 같은 고집적 메모리 구조 구현을 위해서는 기존의 CMOS를 대체하는 스위칭 소자의 개발이 선행되어야 한다. 삼성 연구진들이 이 부분에 있어서는, 특히 저온 공정을 위하여 산화물 다이오드 개발에 주력해 오고 있다. p-n 접합형 혹은 Schottky 접합을 통한 방법 등 다양한 소자 구조를 연구하고 있다. 지금까지는 구동 전류값이 충분치 않은 문제점을 겪어 왔으나, 최근 ReRAM 소자의 Reset 전류치는 줄어들고 있고, 반대로 산화물 다이오드의 전류치는 개선되는 경향이 있어 큰 성과를 거두고 있다. 고집적화를 위한 미세 공정이나 장기적 동작 안정성에 대한 검증 등 본격적 양산 공정에 대비하는 노력들이 이어질 것으로 예상된다.

4. 결론

산화물을 이용한 ReRAM 소자는 차세대 비휘발성 메모리로서 크게 주목을 받고 있다. 하지만, 이들 소자의 동작 원리가 원자(이온)의 이동을 기반으로 하고 있으며 결함의 역할이 크다고 여겨지기 때문에 그 신뢰성에 대한 우려가 커지는 것도 사실이다. 이로 인해 읽고 쓰기 반복 내구성(Endurance)이나 피로 현상(Fatigue) 등 신뢰성과 고온 동작 여부에 대한 이슈가 제기되고 있다. 또, 국소적 Joule 열 발생에 따른 열적 효과와 관련해서는 고집적화에 따른 소자간 간섭(Thermal Cross-talk) 영향들을 어떻게 배제할 수 있는가에 대한 연구도 필요할 것이다. 소자 크기를 줄여감에 따라 피할 수 없는 양자역학적 터널링 현상에 대한 문제도 고려되어야 한다. 이러한 이슈들은 이온 확산도, 열전도도, 밴드갭 등을 고려한, 적절한 물질 선정과 결함을 제어하는 공정 개발과 같은 다각적 연구 노력이 필요로 하게 된다.

최근 문헌을 보면, ReRAM의 소재는 금속 산화물 외에도 Si 등 반도체와 유기 또는 Polymer 박막 등 매우 다양화됨을 알 수 있다. 각 소재의 특성에 따른 특화된 소자 구현이 가능하리라는 점에서 긍정적인 측

면이 크다고 판단이 된다. 한편, 다른 소재와 대별되는 금속산화물의 차이는 다양한 물성과 전기적 특성을 보인다는데 있다. 이는, 산소 결핍(Oxygen Vacancy)과 같은 결함에 따른 저항 스위칭 메커니즘 이외에 새로운 가능성을 제시한다고 볼 수 있다. 즉, 강유전성을 매개로 한 저항 변화 현상이라든지 강한 상호작용을 하는 전자(Strongly Correlated Electron)의 속성에 의한 금속-절연체 전이(Metal-insulator Transition) 등의 효과에 기반을 둔 메모리 가능성을 탐색하는 일은 매우 흥미롭고 도전적인 과제가 될 수 있을 것으로 여겨진다. 이는 곧, 고속 동작, 저전력 소모, 그리고 뛰어난 읽고 쓰기 내구성(Endurance)을 갖는 “꿈의 비휘발성 메모리”가 구현되리라는 기대를 갖게 한다.

참고 문헌

- [1] International Technology Roadmap for Semiconductors, 2007 Edition, <http://www.itrs.net>
- [2] S. R. Ovshinsky, "Amorphous semiconductor switches," Am. Cer. Soc. Bull. 47, 383, 1968; <http://www.ovonyx.com>
- [3] J. H. Oh, J. H. Park, H. S. Lim, Y. T. Oh, J. S. Kim, J. M. Shim, Y. J. Song, K. C. Ryoo, D. W. Lim, S. S. Park, J. I. Kim, J. H. Kim, J. Yu, F. Yeung, C. W. Jeong, J. H. Kong, D. H. Kang, G. H. Koh, G. T. Jeong, H. S. Jeong, and K. Kim, "Full integration of highly manufacturable 512Mb PRAM based on 90nm technology", IEEE IEDM Tech. Dig., 1, 2006.
- [4] I. G. Baek, M. S. Lee, S. Seo, M. J. Lee, D. H. Seo, D.-S. Suh, J. C. Park, S. O. Park, H. S. Kim, I. K. Yoo, U.-I. Chung, and J. T. Moon, "Highly scalable non-volatile resistive Memory using simple binary oxide driven by asymmetric unipolar voltage pulses," IEEE IEDM Tech. Dig., 578, 2004.
- [5] M.-J. Lee, Y. Park, D.-S. Suh, E.-H. Lee, S. Seo, D.-C. Kim, R. Jung, B.-S. Kang, S.-E. Ahn, C. B. Lee, D. H. Seo, Y.-K. Cha, I.-K. Yoo, J.-S. Kim, and B. H. Park, "Two series oxide resistors applicable to high speed and high density nonvolatile Memory", Adv. Mater. Vol. 19, 3919, 2007.
- [6] S.-E. Ahn, M.-J. Lee, Y. Park, B. S. Kang, C. B. Lee,



- K. H. Kim, S. Seo, D.-S. Suh, D.-C. Kim, J. Hur, X. Xianyu, G. Stefanovich, H. Yin, I.-K. Yoo, J.-H. Lee, J.-B. Park, I.-G. Baek, and B. H. Park, "Write current reduction in transition metal oxide based resistance-change Memory", *Adv. Mater.* Vol. 20, 924, 2008.
- [7] R. Waser and M. Aono, "Nanoionics-based resistive switching memories", *Nature Materials*, Vol. 6, 833, 2007.
- [8] D. B. Strukov, G. S. Snider, D. R. Stewart, and S. Williams, "The missing memristor found", *Nature*, Vol. 453, 80, 2008; J. J. Yang, M. D. Pickett, X. Li, D. A. A. Ohlberg, D. R. Stewart, and R. S. Williams "Memristive switching mechanism for metal/oxide/metal nanoDevices", *Nature Nanotech.*, 2008.
- [9] A. Sawa, "Resistive switching in transition metal oxides," *Materialstoday* 11, 28, 2008.
- [10] Y. Sato, K. Kinoshita, M. Aoki, and Y. Sugiyama, "Consideration of switching mechanism of binary metal oxide resistive junctions using a thermal reaction model", *Appl. Phys. Lett.* Vol. 90, 033503, 2007.
- [11] K. Jung, H. Seo, Y. Kim, H. Im, J. Hong, J.-W. Park, and J.-K. Lee, "Temperature dependence of high- and low-resistance bistable states in polycrystalline NiO films", *Appl. Phys. Lett.* Vol. 90, 052104, 2008.
- [12] S. C. Chae, J. S. Lee, S. Kim, S. B. Lee, S. H. Chang, C. Liu, B. Kahng, H. Shin, D.-W. Kim, C. U. Jung, S. Seo, M.-J. Lee, and T. W. Noh, "Random circuit breaker network model for unipolar resistance switching", *Adv. Mater.* Vol. 20, 1159, 2008.
- [13] K. M. Kim, B. J. Choi, Y. C. Shin, S. Choi, and C. S. Hwang, "Anode-interface localized filamentary mechanism in resistive switching of TiO₂ thin films", *Appl. Phys. Lett.* Vol. 91, 012907, 2007.
- [14] C. Park, S. H. Jeon, S. C. Chae, S. Han, B. H. Park, S. Seo, and D.-W. Kim, "Role of structural defects in the unipolar resistive switching characteristics of Pt/NiO/Pt structures", *Appl. Phys. Lett.* 93, 042102, 2008.
- [15] K. Tsunoda, K. Kinoshita, H. Noshiro, Y. Yamazaki, T. Iisuka, Y. Ito, A. Takahashi, A. Okano, Y. Sato, T. Fukano, M. Aoki, and Y. Sugiyama, "Low power and high speed switching of Ti-doped NiO ReRAM under the unipolar voltage source of less than 3 V", *IEEE IEDM Tech. Dig.*, 767, 2007.
- [16] Y. Dong, G. Yu, M. C. McAlpine, W. Lu, and C. M. Lieber, "Si/a-Si core/shell nanowires as nonvolatile crossbar switches", *Nano. Lett.* Vol. 8, 386, 2008.
- [17] A. Chen, S. Haddad, and Y.-C. Wu, "A temperature-accelerated method to evaluate data retention of resistive switching nonvolatile Memory", *IEEE Electron. Dev. Lett.* Vol. 29, 38, 2008.
- [18] C. Park, Y. Seo, J. Jung, and D.-W. Kim, "Electrode-dependent electrical properties of metal/Nb-doped SrTiO₃ junctions", *J. Appl. Phys.* Vol. 103, 054106, 2008.
- [19] C. Cen, S. Thiel, G. Hammerl, C. W. Schneider, K. E. Andersen, C. S. Hellberg, J. Mannhart, and J. Levy, "Nanoscale control of an interfacial metal-insulator transition at room temperature", *Nat. Mater.* Vol. 7, 298, 2008.
- [20] Y. Watanabe, "Review of resistance switching of ferroelectrics and oxides in quest for unconventional electronic mechanisms", *Ferroelectrics* Vol. 349, 190, 2007.
- [21] K. Asadi, D. M. de Leeuw, B de Boer, and P. W. M. Blom, "Organic non-volatile memories from ferroelectric phase-separated blends", *Nat. Mater.* Vol. 7, 547, 2008.

저|자|약|력



성 명 : 김동욱

◆ 학 령

- 1995년 서울대 물리학과 이학사
- 1997년 서울대 대학원 물리학과 이학석사
- 2001년 서울대 대학원 물리학과 이학박사

◆ 경 령

- 2001년 - 2005년 삼성종합기술원 책임연구원
- 2003년 - 2005년 미국 UC San Diego 방문연구원
- 2005년 POSTECH 신소재공학과 연구교수
- 2005년 - 2007년 한양대(안산) 응용물리학과 교수
- 현재 이화여대 나노과학부/물리학과 교수