

RTLS DS-SS모뎀의 주파수 동기 알고리즘 설계

준회원 김 병 건*, 정회원 임 종 태**°, 박 형 래*

Design of Automatic Frequency Control Algorithm for DS-SS RTLS Modem

Byung-gun Kim* Associate Member, Jongtae Lim**°, Hyung-rae Park* Regular Members

요 약

본 논문에서는 DS-SS 방식의 ISO/IEC 24730-2 RTLS 모뎀을 위한 주파수 동기 알고리즘을 제시한다. 제시하는 주파수 동기 알고리즘은 주파수 동기 획득 모드와 주파수 동기 추적 모드로 구성되며, 주파수 동기 획득 모드는 각도 추정과 검증 과정의 두 단계 과정을 통해 이루어진다. 각도 추정에서는 타이밍 간격에 따라 세 가지 경우로 나누어 각도를 추정하고, 검증 과정에서는 추정된 세 각도간의 이론적인 연계성을 이용하여 각도의 모호성을 제거하여 효과적인 주파수 동기화가 이루어지도록 하였다. 이러한 방식으로 구성된 주파수 동기 알고리즘의 이론적 해석과 시뮬레이션을 통한 성능 분석을 토대로 제시한 주파수 동기 알고리즘의 타당성을 검증하였다.

Key Words : RTLS, DS-SS 모뎀, Frequency tracking

ABSTRACT

This paper presents an automatic frequency control algorithm for RTLS DS-SS modem based on the standard of ISO/IEC 24730-2. The presented automatic frequency control algorithm consists of frequency acquisition mode and frequency tracking mode, and the frequency acquisition mode is divided into the angle estimation step for frequency offset estimation and the verification step for removing the angle ambiguity. In the angle estimation step, three different sub-bit angles are estimated according to the timing intervals, then the estimates are used to remove the angle ambiguity in the verification step. The theoretical analysis and the simulation results of the proposed frequency control algorithm are presented.

1. 서 론

최근 많은 관심을 보이고 있는 유비쿼터스 기술은 모든 사물이 지능화되고 서로 특정 네트워크에 연결됨으로써 각각의 정보를 주고받는 기술이다. 이 유비쿼터스 기술을 실현 가능케 하는 핵심적인 기술이 바로 RFID(Radio Frequency IDentification) 기술이다^{[1]-[3]}.

RFID기술은 특정 사물에 태그를 부착하고, 그

태그를 통하여 해당 사물의 고유 아이디를 무선으로 인식, 해당 정보를 수집, 저장, 가공, 추적함으로써 사물의 위치, 원격처리, 관리 및 사물 간 정보교환 등의 서비스를 제공하는 기술이다.

이러한 RFID기술은 크게 능동형, 수동형으로 구분할 수 있다^[3]. 그 중에서 자체적인 내부 배터리 및 송신장치를 내장하고 있는 능동형 RFID는 장거리의 데이터 전송이 가능해 환경감시, 의료, 군수 등 다양한 분야에서 활용되고 있다. 이러한 능동형

* 한국항공대학교 정보통신공학과 (fguitarmania81, hrpark}@kau.ac.kr)

** 홍익대학교 전자전기공학부 (jlim@hongik.ac.kr)(°:교신저자)

논문번호 : KICS2008-07-299 접수일자 : 2008년 7월 2일, 최종논문접수일자: 2008년 9월 1일

RFID의 한 부분으로 태그가 부착된 대상의 위치를 실시간으로 확인할 수 있는 RTLS(Real Time Locating Systems)가 새로이 부각되고 있다.

RTLS는 국제 표준인 ISO/IEC 24730에서 해당 표준을 담당하며 API, 2.4GHz RTLS, 433MHz RTLS의 세 가지로 구분된다.

이 중 본 논문에서 다루게 될 ISO/IEC 24730-2 RTLS DS-SS(Direct Sequence Spread Spectrum)^[4] 표준에서는 리더의 최대 주파수 오차를 ±25ppm으로 명시하고 있다. 따라서 정상적으로 DS-SS 모뎀이 동작하기 위해선 ±25ppm이내에서 주파수 오차를 추정할 수 있는 주파수 동기 알고리즘이 필요하다. 따라서 본 논문에서는 DS-SS모뎀에 적합한 주파수 동기 알고리즘을 제안한다.

일반적으로 주파수 동기 알고리즘은 주파수 동기 획득 모드와 주파수 동기 추적 모드로 구성이 되는데, 기존의 주파수 동기 획득 알고리즘은 각도 추정만으로 주파수를 추정하였다.^[5] 이럴 경우 주파수 추정에 대한 모호성이 생기기 된다. 본 논문에서는 주파수 오프셋 추정을 위한 각도(angle)값 추정과, 추정된 각도에서 발생하는 모호성을 제거하는 검증(verification)의 두 단계의 동기 획득 알고리즘을 사용하여 RTLS 표준 규격을 만족하도록 한다.

본 논문은 I장에서 서론을, II장에서는 ISO/IEC 24730-2 표준의 RTLS 시스템의 개요 및 신호 모델링을 기술하였다. 이어서 III장에서는 주파수 오프셋 에러를 추정하기 위한 주파수 동기 알고리즘을 제시하고 IV장에서는 컴퓨터를 통한 시뮬레이션은 토대로 주파수 동기 알고리즘의 성능을 검증하며 V장에서는 결론을 기술하였다.

II. RTLS 시스템 및 신호 모델링

2.1 RTLS 시스템 개요

그림 1은 전체적인 RTLS 시스템의 기반구조를 도시화 한 것이다^[4]. RTLS 송신기는 ISO/IEC 24730에 명시된 프로토콜을 따른다. 무선 채널을 통해 전송된 신호는 RTLS 기반구조에서 처리된 후, RTLS 서버로 전달된다. 이후에 응용 프로그램 인터페이스를 통해 호스트에 서비스가 제공되는 구조로 이루어진다.

ISO/IEC 24730-2 표준에서 제시하는 RTLS 시스템의 요구조건들은 표 1에 기술하였다^[4]. 변조기법은 DBPSK(Differential Binary Phase Shift Keying)기법을 사용하며, 데이터 전송율은 59.7kbps

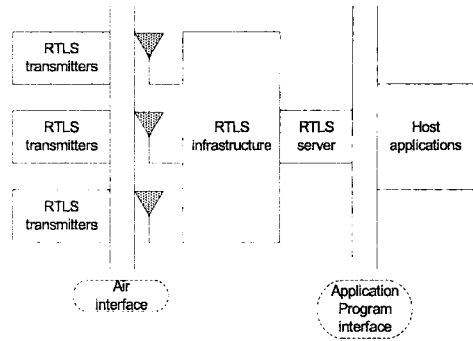


그림 1. RTLS 기반구조의 구성

표 1. ISO/IEC 24730-2 RTLS

파라미터	비 고
변조	BPSK DSSS (Direct Sequence Spread Spectrum)
데이터 부호화	Differentially encoded
데이터 비트율	59.7 kbps
비트 오차율	0.001%
PN 칩율	30,521875MHz ±25ppm
PN 코드 길이	511
PN spread code	0x1CB
데이터 패킷 길이	56, 72, 88, 152 bits
메시지 CRC 다항식	$G(x) = X^{12} + X^{11} + X^3 + X^2 + X + 1$
CRC 다항식 초기값	0x001
중심 주파수	2441,750MHz
동작 주파수 정확도	±25ppm maximum
최대 주파수 드리프트	< ±2ppm

를 지원한다. 중심주파수는 2441,750MHz이고 허용되는 최대 주파수 오차는 ±25ppm, 즉 ±61.044KHz이다.

2.2 RTLS 태그 신호 모델링

RTLS 시스템의 태그에 의한 전송신호는 다음과 같이 나타낼 수 있다.

$$s(t) = \sqrt{E_c} \sum_{m=1}^n c_m d_{m/n} \cdot h(t - mT_c) \cos(2\pi(f_c + \Delta f)t) \quad (1)$$

여기서 n 은 PN코드의 길이, m 은 칩의 번호, Δf 는 주파수 오프셋, E_c 는 칩 에너지, $h(t)$ 는 펄스 성형 필터의 임펄스 응답(impulse response), c_m 은 PN 코드, $d_{m/n}$ 은 DPSK 심볼, $\lfloor m/n \rfloor$ 은 m/n 보다 작지 않은 최소 정수를 의미한다.

주파수 비선택적 환경(frequency nonselective

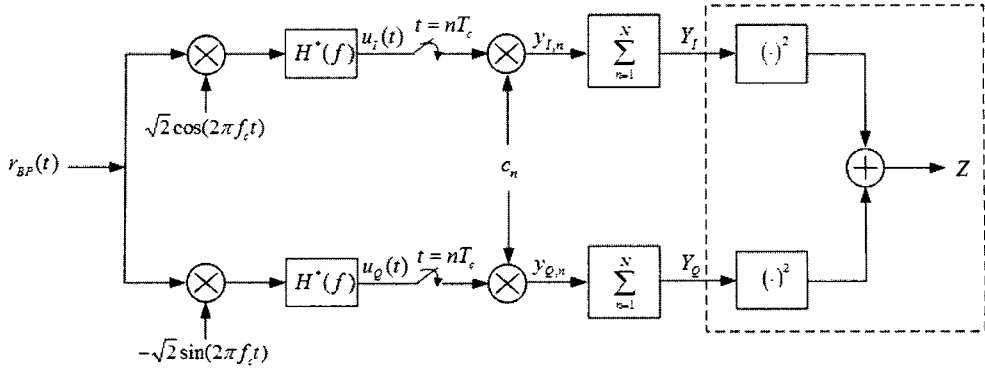


그림 2. RTLS 신호의 역확산 과정 블록 다이어그램

fading)에서 리더에 수신된 신호를 식 (2)에 나타내었다.

$$r_{BP}(t) = \alpha(t) \sqrt{2E_c} \sum_{m=-\infty}^{\infty} c_m d_{\lfloor m/n \rfloor} \quad (2)$$

- $h(t - mT_c - \tau_d) \cos(2\pi f_c t + \phi(t))$
- + $n_I(t) \cos(2\pi f_c t) - n_Q(t)$
- $\sin(2\pi f_c t)$,

여기서 $\alpha(t)$ 는 신호의 포락선, $\phi(t)$ 는 위상, τ_d 는 전파 지연, $n_I(t)$ 와 $n_Q(t)$ 는 협대역 가우시안 잡음(narrowband Gaussian noise processes)이다. 이는 식 (3)과 같은 분산을 가진다.

$$E[n_I^2(t)] = E[n_Q^2(t)] = N_0. \quad (3)$$

리더에 의해 수신된 신호 $r_{BP}(t)$ 의 역확산 과정을 그림 2에서 나타내었다. 여기서 펄스 성형 필터의 출력 $u_I(t)$ 와 $u_Q(t)$ 는 다음과 같이 주어진다.

$$u_I(t) = r_{BP}(t) \sqrt{2} \cos(2\pi(f_c + \Delta f)t) \Big|_{LPP} * h(-t) \quad (4)$$

$$= \alpha(t) \sqrt{E_c} \cos(2\pi \Delta f t + \phi(t)) \sum_{m=-\infty}^{\infty} c_m$$

- $d_{\lfloor m/n \rfloor} R(t - mT_c - \tau_d) + \frac{1}{\sqrt{2}} n_I'(t),$

$$u_Q(t) = r_{BP}(t) [-\sqrt{2} \sin(2\pi(f_c + \Delta f)t)] \Big|_{LPP} * h(-t) \quad (5)$$

$$= \alpha(t) \sqrt{E_c} \sin(2\pi \Delta f t + \phi(t)) \sum_{m=-\infty}^{\infty} c_m$$

- $d_{\lfloor m/n \rfloor} R(t - mT_c - \tau_d) + \frac{1}{\sqrt{2}} n_Q'(t),$

여기서 $h(-t)$ 는 펄스 성형 필터의 전달함수, $R(t) = h(t) * h(-t)$, $n_I'(t) = n_I(t) * h(-t)$, $n_Q'(t) = n_Q(t) * h(-t)$ 이다.

식 (4)와 (5)에서 타이밍 오차가 없고, $\alpha(t)$ 와 $\phi(t)$ 의 변화가 없다면 다음의 결과를 얻을 수 있다.

$$Y_I = \sum_{n=1}^N u_I(nT_c) c_n \quad (6)$$

$$= \alpha \sqrt{E_c} dR(\tau) \sum_{n=1}^N \cos(2\pi n \Delta f T_c + \phi) + n_I,$$

$$Y_Q = \sum_{n=1}^N u_Q(nT_c) c_n \quad (7)$$

$$= \alpha \sqrt{E_c} dR(\tau) \sum_{n=1}^N \sin(2\pi n \Delta f T_c + \phi) + n_Q,$$

위 식의 I 와 Q 채널의 잡음은 다음의 분산을 가진다^[5].

$$E[n_I^2] = E[n_Q^2] = \frac{N}{2} N_0. \quad (8)$$

III. 주파수 동기 알고리즘

주파수 동기 알고리즘은 주파수 동기 획득 모드(frequency acquisition mode)와 주파수 동기 추적 모드(frequency tracking mode)로 구성된다. 또한 주파수 동기 알고리즘은 최대 ±61.044KHz의 주파수 오프셋을 보정하는 역할을 수행한다.

그림 3은 RTLS 모델의 주파수 동기를 위한 서브 비트 프로세싱(sub-bit processing)을 도시화하였다. 1비트의 간격을 T_b 로 두고, 다음과 같이 일정한 간격을 두어 나눈 후, 각각의 소단위 간격으로 축적(accumulation)한다.

이처럼 서브 비트 프로세싱을 통해 축적된 기저대 신호를 얻을 수 있다. 이때, k 번째 축적된 기저대 신호는 식 (6)과 (7)을 일정한 간격으로 분류하여

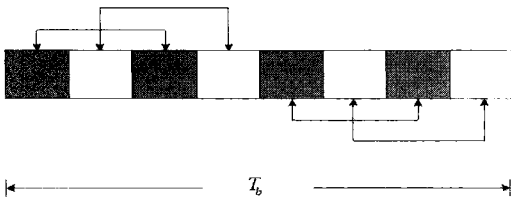


그림 3. RTLS 모형의 서브 비트 프로세싱

축적한 결과이므로 다음과 같다.

$$\begin{aligned} Y_{I,k} &\approx \alpha N_f \sqrt{E_c} \cos(2\pi \Delta f t_k + \phi) + n_{I,k}, \\ Y_{Q,k} &\approx \alpha N_f \sqrt{E_c} \sin(2\pi \Delta f t_k + \phi) + n_{Q,k}, \end{aligned} \quad (9)$$

여기서 N_f 는 축적된 칩의 수, $n_{I,k}$ 와 $n_{Q,k}$ 는 채널의 잡음을 나타낸다. 식 (8)에서부터 $n_{I,k}$ 와 $n_{Q,k}$ 의 분산은 다음과 같다.

$$E[n_{I,k}^2] = E[n_{Q,k}^2] = N_f N_c / 2. \quad (10)$$

식 (9)와 같이 ΔT 만큼 떨어진 축적된 신호의 출력은 다음과 같이 주어진다.

$$\begin{aligned} Y_{I,k}' &\approx \alpha N_f \sqrt{E_c} \cos(2\pi \Delta f (t_k + \Delta T) + \phi) + n_{I,k}', \\ Y_{Q,k}' &\approx \alpha N_f \sqrt{E_c} \sin(2\pi \Delta f (t_k + \Delta T) + \phi) + n_{Q,k}'. \end{aligned} \quad (11)$$

여기서 $n_{I,k}'$, $n_{Q,k}'$ 는 축적된 신호의 잡음을 나타낸다.

ΔT 의 간격을 둔 두 축적된 신호를 통해서 얻은 주파수 오프셋 각도 추정치 A_k 는 다음과 같은 식을 통해 유도할 수 있다.

$$\begin{aligned} A_k &= (Y_{I,k}' + jY_{Q,k}') (Y_{I,k} - jY_{Q,k}) \\ &= \alpha^2 N_f^2 E_c \exp(j2\pi \Delta f \Delta T) + n_k. \end{aligned} \quad (12)$$

식 (12)의 잡음 n_k 는 다음과 같다.

$$\begin{aligned} n_k &= \alpha N_f \sqrt{E_c} \exp(j(2\pi \Delta f (t_k + \Delta T) + \phi)) \\ &\quad \cdot (n_{I,k} - jn_{Q,k}) \\ &\quad + \alpha N_f \sqrt{E_c} \exp(-j(2\pi \Delta f t_k + \phi)) \\ &\quad \cdot (n_{I,k}' + jn_{Q,k}') \\ &\quad + (n_{I,k}' + jn_{Q,k}') \cdot (n_{I,k} - jn_{Q,k}). \end{aligned} \quad (13)$$

A_k 를 이용하여 주파수 오프셋 Δf 의 최대 우도 추정(maximum-likelihood estimation)을 통해 구한다^[6].

$$\Delta \hat{f} = \frac{1}{2\pi \Delta T} \tan^{-1} \left[\frac{\text{Im}(A_k)}{\text{Re}(A_k)} \right]. \quad (14)$$

주파수 추정 성능을 향상시키기 위해 일정 구간 동안 A_k 를 누적할 수 있으며 m 비트 구간에 대해 A_k 를 누적할 경우, 잔여 주파수 오차의 표준편차는 다음의 식으로 근사화 할 수 있다^[7].

$$\sigma_f \approx \frac{1}{2\pi \Delta T} \sqrt{\frac{2}{m E_b / N_0}}. \quad (15)$$

위 식으로부터 ΔT 가 클수록 주파수 추정 오차가 작아짐을 알 수 있다. 그러나 ΔT 를 일정한 크기 이상으로 증가 시킬 경우, 위상에 모호성(ambiguity)이 발생하게 된다. 따라서 ΔT 의 이론적인 한계는 다음의 식으로 주어진다.

$$-\pi \leq 2\pi \Delta f \Delta T \leq \pi. \quad (16)$$

3.1 주파수 동기 획득 알고리즘

그림 4는 주파수 동기 획득 알고리즘의 흐름을 도시화하였다.

주파수 동기 획득 알고리즘은 기존의 각도 추정만으로 주파수 오프셋 추정을 하던 것과는 다르게 두 단계로 나누어 동작한다. 각각의 단계는 주파수 오프셋 추정을 위한 각도(angle)값 추정과, 추정된 각도에서 발생하는 모호성을 제거하는 검증(verification)으로 구분된다. 먼저 각도 추정 단계에

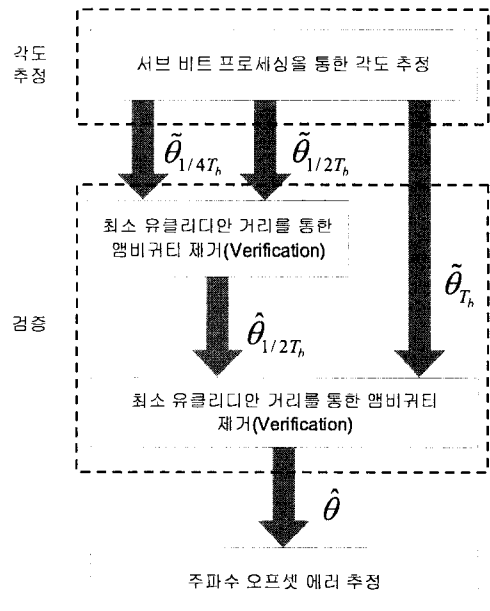


그림 4. 주파수 동기 획득 알고리즘의 동작도

서 $\tilde{\theta}_{1/4T_b}$, $\tilde{\theta}_{1/2T_b}$, $\tilde{\theta}_{T_b}$ 를 구한다. 여기서 $\tilde{\theta}_{1/4T_b}$, $\tilde{\theta}_{1/2T_b}$, $\tilde{\theta}_{T_b}$ 는 $\Delta T = 1/4T_b$, $\Delta T = 1/2T_b$, $\Delta T = T_b$ 로 두고 추정된 각도를 의미하고, $\hat{\theta}_{1/2T_b}$ 는 $\Delta T = 1/2T_b$ 로 추정된 후 검증과정을 거친 각도를, $\hat{\theta}$ 는 $\tilde{\theta}_{T_b}$ 의 검증과정을 거친, 최종적인 각도 추정치를 의미한다.

그림 5의 (a), (b), (c)는 각각 $\tilde{\theta}_{1/4T_b}$, $\tilde{\theta}_{1/2T_b}$, $\tilde{\theta}_{T_b}$ 를 구하기 위한 $\Delta T = 1/4T_b$, $\Delta T = 1/2T_b$, $\Delta T = T_b$ 의 서브 비트 프로세싱을 나타낸 그림이다.

각도 추정은 식 (15)로부터 ΔT 값이 클수록 정확한 주파수 오프셋 값을 얻을 수 있음을 알 수 있다. 따라서 가장 정확한 주파수 오프셋 값을 얻기 위해 $\Delta T = T_b$ 를 선택하였다. 그러나 이 경우 잡음으로 인해 그림 6과 같은 영역에서 각도의 모호성이 발생할 수 있다. 따라서 이론적으로 잡음이 없는 환경에서 $\Delta T = T_b$, $\Delta T = 1/4T_b$, $\Delta T = 1/2T_b$ 간의 값이

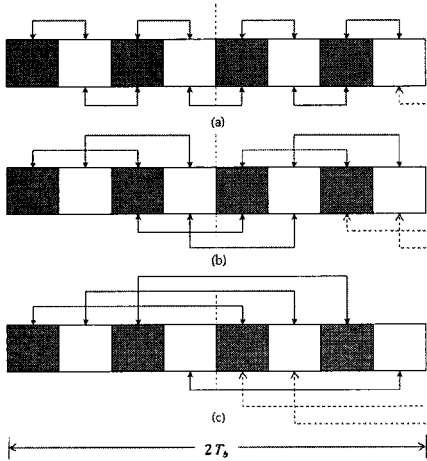


그림 5. ΔT 에 따른 서브 비트 프로세싱 (a) $\Delta T = 1/4T_b$, (b) $\Delta T = 1/2T_b$, (c) $\Delta T = T_b$

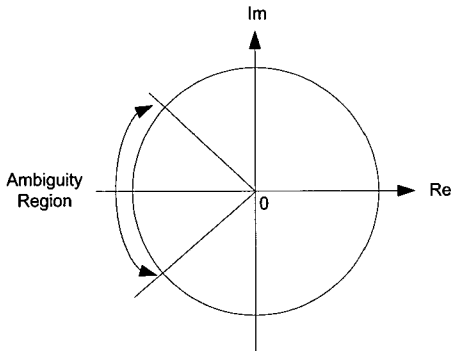


그림 6. $\Delta T = T_b$ 에서 각도의 모호성 발생 영역

배수가 되는 성질을 이용하여 $\Delta T = T_b$ 일 경우 발생하는 모호성을 없애는 검증 과정을 수행한다.

먼저 모호성을 제거한 $\hat{\theta}_{1/2T_b}$ 값을 구한다. 이론적으로 잡음이 없는 환경에선 $\theta_{1/2T_b}$ 와 $\theta_{1/4T_b}$ 는 다음과 같은 관계가 성립한다.

$$\theta_{1/2T_b} = 2\theta_{1/4T_b} \quad (17)$$

그러나 추정된 $\hat{\theta}_{1/2T_b}$ 는 $2\pi/3 \leq |\hat{\theta}_{1/2T_b}|$ 영역에 포함될 경우, 잡음으로 인해 부호가 반대로 바뀌는 경우가 생길 수 있다. 즉, 각도의 모호성이 발생할 수 있으므로 최종적인 $\hat{\theta}_{1/2T_b}$ 는 식 (17)을 토대로 $2\hat{\theta}_{1/4T_b}$ 와의 최소 유클리디안 거리(Euclidean distance)를 비교하여 다음과 같은 결과를 얻는다.

$$\hat{\theta}_{1/2T_b} = \text{sign}(\hat{\theta}_{1/4T_b}) \cdot |\tilde{\theta}_{1/2T_b}| \quad (18)$$

다음으로 추정된 $\hat{\theta}_{1/2T_b}$ 을 이용하여 $\Delta T = T_b$ 를 통해 얻은 $\tilde{\theta}_{T_b}$ 를 검증한다. 각도추정 과정을 통해 얻은 값 $\tilde{\theta}_{T_b}$ 의 범위는 다음과 같다.

$$-\pi \leq \tilde{\theta}_{T_b} \leq \pi \quad (19)$$

이론적으로 잡음이 없는 환경에서 $\theta_{1/2T_b}$ 와 θ_{T_b} 는 다음의 관계가 성립한다.

$$2\theta_{1/2T_b} = \theta_{T_b}, \quad -\pi \leq \theta_{1/2T_b} \leq \pi \quad (20)$$

여기서 θ_{T_b} 값은 $-2\pi \leq \theta_{T_b} \leq 2\pi$ 내에 존재하므로, 정확한 $\hat{\theta}$ 값은 $-2\pi \leq \hat{\theta} \leq 2\pi$ 범위 내에 존재함을 알 수 있다. 따라서 정확한 $\hat{\theta}$ 를 추정하기 위해 $\tilde{\theta}_{T_b}$ 와 식 (21)에 나타낸 $\pm 2\pi$ 범위를 고려한 $\tilde{\theta}'_{T_b}$, $\tilde{\theta}''_{T_b}$ 의 세 가지 경우를 모두 고려한다.

$$\begin{aligned} \tilde{\theta}'_{T_b} &= \tilde{\theta}_{T_b} + 2\pi \\ \tilde{\theta}''_{T_b} &= \tilde{\theta}_{T_b} - 2\pi \end{aligned} \quad (21)$$

위 식의 $\tilde{\theta}_{T_b}$, $\tilde{\theta}'_{T_b}$, $\tilde{\theta}''_{T_b}$ 세 각도와 $\hat{\theta}_{1/2T_b}$ 의 최소 유클리디안 거리를 가지는 추정치 $\hat{\theta}$ 를 선택하여 주파수 오프셋을 추정한다. 이는 다음과 같다.

$$\hat{\theta} = \arg_{\theta \in \{\tilde{\theta}_{T_b}, \tilde{\theta}'_{T_b}, \tilde{\theta}''_{T_b}\}} \min |\theta - 2\tilde{\theta}_{1/2T_b}| \quad (22)$$

3.2 주파수 동기 추적 알고리즘^{[8],[9]}

RTLS 모뎀은 주파수 동기 획득 모드를 수행한 후 존재하는 잔여 주파수 오차와 패킷 구간에 발생하는 최대 $\pm 2\text{ppm}$ 의 태그 주파수 드리프트(drift)를 제거하기 위해 주파수 동기 추적 기능을 수행한다. 본 논문에서 사용하는 주파수 동기 추적 회로는 그림 7과 같다.

그림 7에서 보듯이 주파수 동기 추적 회로는 루프 필터를 포함하지 않은 1차 추적(tracking) 회로이다. 추적 업데이트(tracking update) 주기는 T_b 이며 주파수 동기 추적을 위한 오프셋 추정은 주파수 동기 획득 모드와 동일하다. 주파수 동기 추적 회로에서의 누적(accumulated) 칩의 수는 256, $\Delta T = 1/2T_b$ 로 설정하였다.

주파수 동기 추적 회로의 정규화된 루프 대역폭은 $K_0/2$ 로 주어진다. RTLS 모뎀에서는 K_0 를 1/16, 1/32, 1/64 중 하나를 선택하도록 설계하였다.

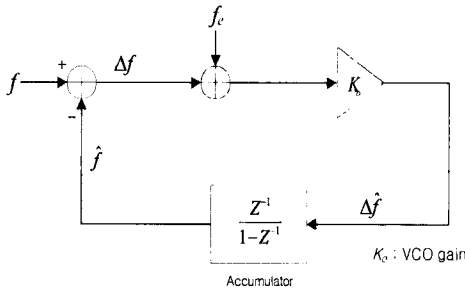


그림 7. 주파수 동기 추적 회로의 등가 회로

IV. 시뮬레이션 결과

그림 8은 주파수 동기 획득 모드에서 검증과정의 유무에 따른 주파수 오프셋 추정의 차이를 나타내었다.

초기 주파수 오차는 60KHz, 주파수 동기 획득 비트는 3비트로 설정하였다. 검증과정을 수행 하지 않을 경우 각도의 모호성으로 인해 주파수 오프셋 추정이 정확하게 이루어지지 않음을 알 수 있다. 따라서 각도의 모호성을 제거하기 위해 검증과정이 반드시 필요하다.

그림 9는 $\Delta T = 1/2T_b$, 초기 주파수 에러 30KHz, 1비트인 환경에서 이론적인 성능과 각각 32, 64, 128칩에서의 주파수 오프셋 추정 성능을 비교하였다. 128칩인 경우일 때, 10dB의 E_b/N_0 에서 이론적인 수치와 약 1dB정도의 차이를 보이며, E_b/N_0 이 증가할수록 거의 근접하는 결과를 보여준

다. 따라서 주파수 동기 알고리즘을 적용할 때, 128 칩을 최적의 경우로 설정하였다.

본 논문에서 제시한 알고리즘을 사용하여, 초기 주파수 에러와 주파수 동기 획득 비트수에 따른 주파수 추정 성능을 그림 10에서 나타내었다.

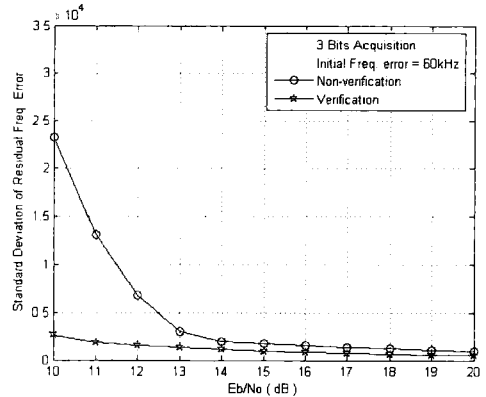


그림 8. 검증과정의 유무에 따른 주파수 오프셋 추정

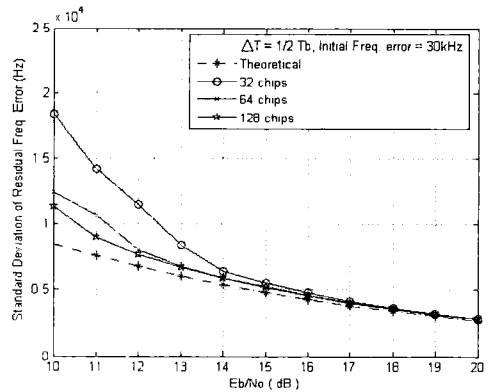


그림 9. 축적된 칩의 수에 따른 주파수 오프셋 추정 성능

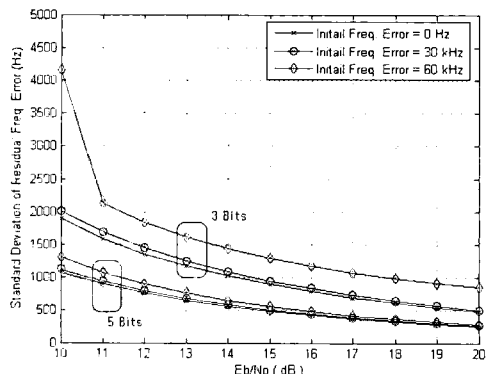


그림 10. 초기 주파수 에러에 따른 주파수 동기 알고리즘의 주파수 오프셋 추정

초기 주파수 오차는 0Hz, 30KHz, 60KHz 세 가지 경우로, 주파수 동기 획득 비트는 3비트와 5비트의 경우로 설정하였다. 그 결과, 5비트의 경우가 3비트의 경우보다 4dB에서 5dB정도의 뛰어난 성능을 보였다. 따라서 식 (15)에서 보인 바와 같이 주파수 동기 획득 비트수가 클수록 알고리즘의 성능이 더 뛰어난 것을 확인하였다.

그림 11은 주파수 동기 추적 모드에서 각각의 업데이트에 따른 주파수 추정 오프셋의 변화를 나타내었다. 초기 주파수 오프셋은 7KHz로 설정하였으며, 각 추적 업데이트에 따라 주파수 추정 오프셋이 0Hz에 가까운 값으로 수렴해 가는 것을 확인할 수 있다.

주파수 동기 획득 비트를 각각 3비트, 5비트로 설정하고 주파수 동기 알고리즘을 적용한 RTLS DSSS모뎀의 패킷오차율(PER) 성능을 그림 12에서 나타내었다. 패킷당 56비트, 초기 주파수 에러 60KHz로 설정하였다.

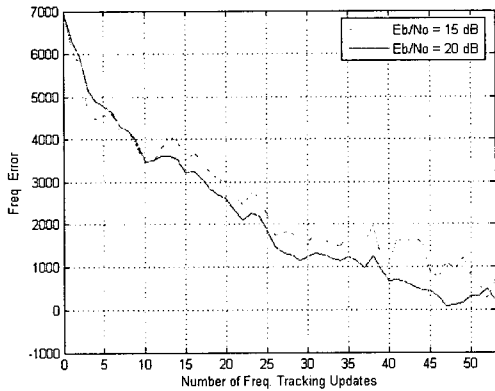


그림 11. 주파수 동기 추적 모드에서 각 주파수 업데이트에 따른 주파수 오프셋 추정

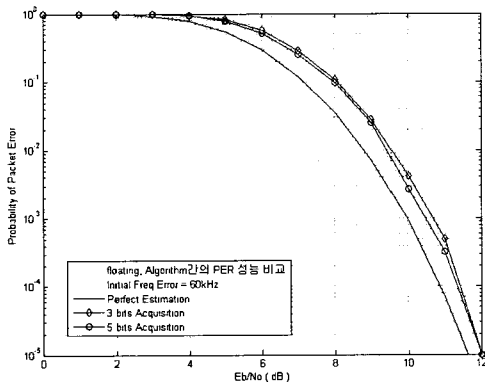


그림 12. 주파수 동기 알고리즘을 적용한 RTLS DSSS 모뎀의 PER 성능 곡선

주파수 동기 획득 비트가 3비트와 5비트인 경우를 살펴보면 5비트인 경우가 좀 더 뛰어난 성능을 보인다. 또한 이론적인 경우와 비교하면, Eb/No이 10dB인 경우까지 약 0.5dB의 차이를 보이며, Eb/No이 증가 할수록 점점 근접한 성능을 보임을 알 수 있다.

V. 결 론

본 논문에서는 ISO/IEC 24730-2 RTLS DS-SS 모뎀을 위한 주파수 동기 알고리즘을 제시하였다.

제시한 주파수 동기 알고리즘의 성능을 살펴보았다. 초기 주파수 오차를 60KHz, 누적하는 칩의 수를 128칩으로 할 경우, 15dB의 Eb/No에서 3비트의 경우엔 1.4KHz정도, 5비트의 경우는 0.5KHz정도의 표준편차를 보임을 알 수 있다.

제시한 주파수 동기 알고리즘을 적용한 RTLS리더의 PER성능을 살펴보면, 전반적으로 이론적인 경우에 비교하여 약 0.5dB의 성능 차이를 나타냄을 알 수 있다.

본 논문에서 제안하는 주파수 동기 알고리즘은 RTLS 표준을 따르는 관련 시스템에 효과적으로 적용할 수 있다.

참 고 문 헌

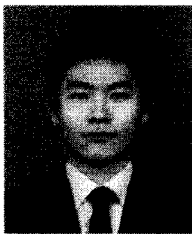
- [1] Shorey. R, Ananda. A, Chan. M. C, Ooi. W. T, *Mobile, Wireless, and Sensor Networks : Technology, Applications, and Future Directions*, Wiley-IEEE Press, Mar 2006.
- [2] Sandip Lahiri, *RFID Sourcebook*, Prentice Hall, pp.5-20. 2005.
- [3] 표철식, 채중석, “차세대 RFID/USN 기술 발전 전망”, *한국통신학회지*, Vol.24, No.8, pp.7-13, Aug, 2007.
- [4] ISO/IEC 24730-2, *Information technology - Automatic identification and data capture techniques - Real Time Locating Systems(RTLS) - Part 2: 2.4 GHz Air Interface Protocol*, 2003.
- [5] Andrew J. Viterbi, *CDMA Principles of Spread Spectrum Communication*, Addison Wesley, 1995.
- [6] Anthony D. Whalen, *Detection of Signals in Noise*, Academic Press, 1971.
- [7] Richard Van Nee, Ramjee Prasad, *OFDM f*

or *Wireless Multimedia Communications*, Art ech House, pp.83-86, 2000.

- [8] Marco Luise, ruggero Reggiannini, "Carrier Frequency Acquisition and Tracking for OFDM Systems", *IEEE Trans. on Communication s*, Vol.44, No.11, pp.1590-1598, Nov 1996.
- [9] Vipin Aggarwal, Charles Chien, "Frequency Tracking Technique for Maximum Likelihood Equalizers for High Speed Wireless Mobile Networking in a Doubly-Faded Outdoor Channel", *IEEE Global Telecommunications Conference*, Vol.3, pp.1295-1299, Nov 1997.

김 병 건 (Byung-gun Kim)

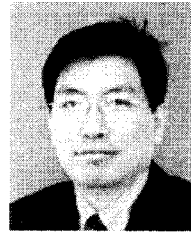
준회원



2007년 2월 한국항공대학교 정보통신공학과(공학사)
 2007년 3월~현재 한국항공대학교 대학원 정보통신공학과 석사과정
 <관심분야> 디지털 통신, 디지털 방송

임 종 태 (Jongtae Lim)

정회원



1989년 서울대학교 전자공학과 (공학사)
 1991년 서울대학교 전자공학과 (공학석사)
 2001년 The Univ. of Michigan at Ann arbor (공학박사)
 2004년~2008년 한국항공대학교

항공전자 및 정보통신공학부 조교수
 2008년~현재 홍익대학교 전자전기공학부 조교수
 <관심분야> 디지털 통신 및 방송 시스템

박 형 래 (Hyung-rae Park)

정회원



1982년 한국항공대학교 전자공학과(공학사)
 1985년 연세대학교 전자공학과 (공학석사) 1993년 미국 Syracuse Univ., 전기공학과(공학박사)
 1995년~2000년 (주)씨앤에스테크놀로지 전무이사

2001년~현재 한국항공대학교 항공전자 및 정보통신공학부 부교수
 <관심분야> Design of CDMA MODEM, Rader Signal Processing, Smart-Antenna