

수용가에 설치된 캐패시터 뱅크의 역률개선 및 고조파 저감에 관한 연구

(A Study on the Power Factor Correction and Harmonics Reduction of Capacitor Banks installed at Customers)

김경철* · 최형범

(Kyung-Chul Kim · Hyoung-Bumb Choi)

요 약

대부분의 수용가 부하와 전력 설비는 근본적으로 유도성이고 지상 역률로 운영되고 있다. 수용가에 캐패시터 뱅크를 적용하면 역률 개선과 무효전력 공급, 전압 상승, 전력 손실 저감과 전기요금 저감 등 많은 혜택이 있다. 또한 캐패시터 뱅크를 설치하면 고조파와 같은 전력 품질에 문제를 야기시킬 수 있다. 본 논문에서는 수용가에 설치된 캐패시터 뱅크의 역률 개선 및 고조파 저감을 심도 있게 분석한다. 사례연구 시스템은 EDSA 프로그램으로 시뮬레이션하였다.

Abstract

Most power system loads and delivery apparatus are inductive in nature and therefore operate at a lagging power factor. Applying capacitor banks to a customer will result in a power factor correction and other benefits such as VAR support, increased voltage, reduced power losses, and reduced billing charges. Also there can be power quality problems as a result of adding capacitor banks. The most common are harmonics. This paper provides an in depth analysis on the power factor correction and harmonics reduction of capacitor bank installed at a customer. The EDSA program was used as a simulation tool for the case study.

Key Words : Power Factor, Capacitor Bank, Harmonics, Harmonic Filter, Series Reactor

1. 서 론

대부분의 수용가는 근본적으로 유도성 부하이므로

역률은 지상으로 운영되고 있다. 지상 역률이 되면 전력회사는 무효전력을 더 공급해야 하고, 전력 계통 용량이 감소하며, 전력 소실을 증가시키고, 전압이 낮아지는 등 문제를 야기시킨다[1].

수용가에 캐패시터 뱅크를 설치하는 주 목적은 역률 개선이다. 역률을 개선함으로서 전기요금을 줄일 수 있고, 전력 손실을 저감시키고, 전압을 상승시키고, 선로 전류를 감소시키는 등 혜택을 받게 된다[2].

* 주저자 : 홍익대학교 전기공학과 교수

Tel : 041-860-2568, Fax : 041-863-7605

E-mail : yangjier@hongik.ac.kr

접수일자 : 2007년 9월 7일

1차심사 : 2007년 9월 14일

심사완료 : 2007년 10월 1일

캐패시터 뱅크를 설치하면 역률 개선은 되지만 고조파 문제를 일으킬 수 있다. 캐패시터 뱅크는 고조파를 발생하지 않지만, 전력계통의 임피던스와 공진을 일으켜 고조파를 증가시키기도 한다.

본 논문에서는 수용가에 캐패시터 뱅크를 설치할 경우의 역률개선 효과와 고조파 저감 수단을 알아보기로 한다.

2. 사례 연구 배전 시스템

그림 1은 사례연구 배전 시스템의 모선도이다. 배전 변전소는 공급 전압이 22.9[kV], 단락 용량이 281[MVA], 단락 임피던스는 100[MVA] 기준으로 $0.114+35.61\%[=]$ 이다. 전력회사의 부하는 20[MVA], 역률 90[%]으로 가정한다.

배전 선로는 22.9[kV] 전력 케이블이고, 100[MVA] 기준으로 선로 임피던스는 $9.88+j16.38\%[=]$ 이다.

수용가 변압기는 3대가 있으나 편의상 한 대로 동가 변환하여 22.9/0.38[kV], 2.75[MVA], 임피던스 $Z_t=6\%[=]$, $X/R=12$ 이라 한다. 수용가 부하는 2[MVA], 역률 80[%]으로 한다.

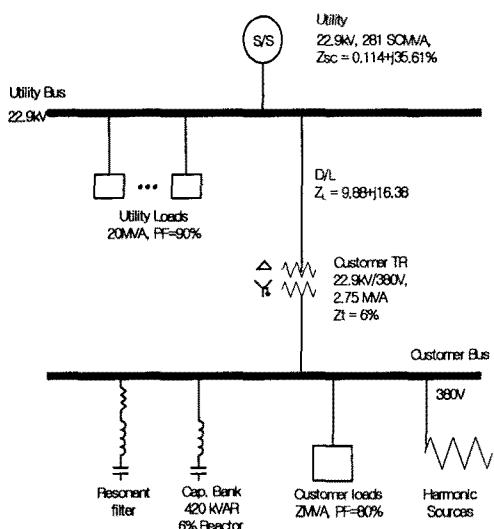


그림 1. 사례연구 배전 시스템의 단선도

Fig. 1. Single-line diagram of the distribution system under case study

3. 역률 개선 분석

수용가에 캐패시터 뱅크를 설치하는 목적으로는 역률 개선, 전압 상승, 전력 손실 저감, 부하 용량 증가, 전기 요금 절감 등이 있다. 이것들은 상호 연관이 많고, 특히 전기 사업법에서 수용가는 역률을 90[%] 이상 유지하도록 권고하고 있으며, 역률이 기준 이하일 때는 전기 요금을 추가 징수하고, 역률이 기준 이상 유지하면 전기 요금을 감면해 주고 있다.

역률 개선의 원리는 매우 간단하다. 그림 2는 전력 삼각형을 나타낸다.

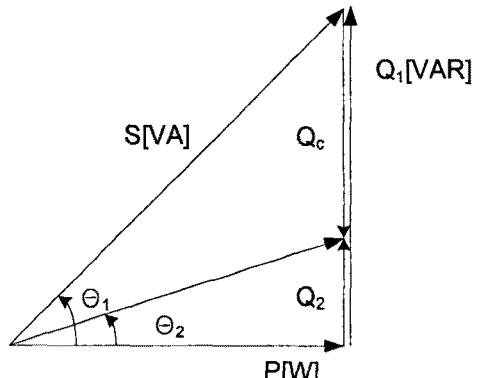


그림 2. 전력 삼각형
Fig. 2. Power triangle

수용가의 부하는 $S = P+jQ_1[VA]$ 이라 하자. S 는 피상 전력, P 는 유효 전력[W], Q_1 는 무효 전력[VAR]이다. 이 때의 역률은 $\cos\theta_1$ 이다.

현재 부하의 역률 $\cos\theta_1$ 에서 캐패시터 뱅크를 설치하여 역률을 $\cos\theta_2$ 으로 역률을 개선하려면 필요한 콘덴서 용량 $Q_c[VAR]$ 는 다음 식으로 구할 수 있다.

$$Q_1 = Q_1 - Q_2 = P(\tan\theta_1 - \tan\theta_2) [VAR] \quad (1)$$

사례 연구에서는 역률 80[%]에서 역률 90[%]으로 개선하고자 한다. 이 때 필요한 캐패시터 뱅크의 용량은

$$Q_c = 1.6 \left(\frac{0.6}{0.8} - \frac{0.44}{0.9} \right) \approx 0.42 [MVAR]$$

수용가에 설치된 캐패시터 백크의 역률개선 및 고조파 저감에 관한 연구

으로 하여 EDSA 조류계산 프로그램[3]을 사용하여 역률 개선 효과를 알아보았다.

표 1. 캐패시터 백크 적용 효과

Table 1. Effects of the capacitor bank application

	캐패시터 백크 설치 전	캐패시터 백크 설치 후
부하역률[%]	79.7	89.6
부하모션전압[V]	378.0	379.0
부하선로전류[kA]	3.06	3.05
부하전력[MVA]	1.60+j1.22	1.60+j0.79

조류 계산 결과는 표 1에 간추려 놓았다. 예상한 대로 부하 역률은 79.7[%]에서 89.6[%]으로 개선되었다. 약간의 오차는 선로 손실과 변압기 손실이 포함되었기 때문이다.

수용가 모션 전압은 378[V]에서 379[V]으로 조금 상승했다. 일반적으로 저압 상승은 전력회사의 계통 상태에 따라 결정 된다[2]. 즉, 전압 상승 $\Delta V[\%]$ 는

$$\Delta V \approx \frac{MVAR_{cap}}{MVA_{sc}} \times 100[\%] \quad (2)$$

으로 예측할 수 있다. 여기서 MVA_{sc} 는 전력회사의 단락용량[MVA]이고, $MVAR_{cap}$ 은 캐패시터 백크 용량 [MVAR]이다.

부하의 선로 전류는 3.06[kA]에서 캐패시터 백크의 영향으로 3.05[kA]으로 저감되었다. 일반적으로 선로 전류 저감 $\Delta I[\%]$ 은 역률의 함수로 나타낸다.

$$\Delta I \approx (1 - \frac{\cos \theta_1}{\cos \theta_2}) \times 100[\%] \quad (3)$$

4. 고조파 분석

캐패시터 백크는 고조파 발생원은 아니지만, 부하나 계통에 고조파가 존재하면 계통 임피던스와 연계하여 고조파를 증가시키는 역할을 할 수 있다.

또한 전력회사의 캐패시터 백크 개폐시 발생하는 전자과도전압 상승과 전력회사와 수용가 간에 병렬 임피던스 공진으로 인하여 고조파가 증가할 수 있다.

과도 전압 상승과 고조파 증가를 저감시키는 수단으로 수용가에서는 캐패시터 백크에 직렬로 인덕턴스를 연결한다.

사례 연구에서는 수용가에 고조파 부하를 실측한 데이터로 적용하였다. 부하는 2[MVA], 역률 80[%], 고조파 전류 발생원(전류 왜형률 $I_{THD} = 24.85[\%]$)으로 하여 고조파 분석을 하고자 한다.

표 2는 고조파 전류 발생원의 데이터이고, 그림 3은 EDSA 프로그램으로 모의한 고조파 전류 파형이다.

표 2. 고조파 전류 발생원

Table 2. Harmonic current source

Harmonic order[h]	Harmonic current[%]	Angle[deg]
1	100	0.0
3	22.1	8.0
5	10.1	126.0
7	4.3	-132.0
9	2.6	76.0
11	2.0	-54.0
13	0.7	-103.0
15	0.3	-171.0
THD[%]	24.85	

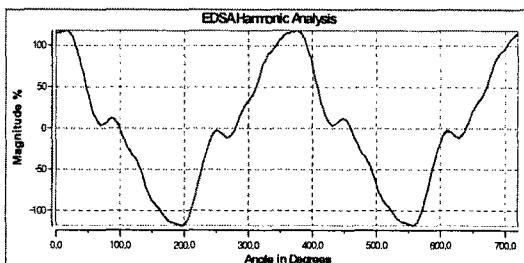


그림 3. 고조파 전류 파형

Fig. 3. Harmonic current waveform

캐패시터 백크에 직렬로 인덕턴스를 연결하면 고조파를 저감시키는 고조파 필터로 작용한다. 인덕턴스의 크기는 주로 6[%]의 캐패시터 용량으로 하고 있다.

$$X_C = \frac{0.38^2}{0.42} = 0.3438[\Omega]$$

$$X_L = 0.06 X_C = 0.02063 [\Omega]$$

$$h_r = \sqrt{\frac{1}{LC}} = \approx 4.1$$

즉, 6[%]의 인더터스를 적용하면 제 4.1차 고조파 동조 필터의 역할으로 고조파가 저감된다.

사례 연구에서는 수용가 모선에 고조파 저감 기법으로 많이 쓰이고 있는 간단한 동조 필터를 설치하여 효과를 알아보았다.

그림 1에서 동조 필터는 리액터(L_r)와 콘덴서(C_r)가 직렬로 연결되어 있다. 동조필터의 설계 값은 부하에 따라 정해진다. 즉, 제거하고자 하는 고조파 차수(h)에서 동조가 일어나도록 한다.

$$h = \frac{1}{\sqrt{L_r C_r}} \quad (4)$$

부하의 주파수가 동조 주파수와 일치하면 동조 필터의 임피던스는 저항이 작을 경우 거의 영이 된다. 따라서 동조 주파수의 전류는 동조 필터로 유입(sink)되는 원리이다.

고조파 전류 발생원을 분석해 보면, 제3차(22.1[%])와 제 5차(10.1[%])의 고조파가 주성분이므로 제거하고자 하는 고조파 차수 $h=4.1$ 으로 하면 된다. 동조 필터의 제원은, 먼저 저항 $R=0.001[\Omega]$, 리액턴스 $X_L=0.5[\Omega]$ 으로 정하고, 캐퍼시턴스 XC 를 구한다.

$$X_C = h^2 X_L \approx 8.4[\Omega]$$

동조 필터의 적용은 고조파 해석 프로그램인 EDSA [4]를 사용하여 시뮬레이션 하였다. 그림 4는 제 4.1차 동조 필터의 임피던스 응답 곡선이다.

표 3과 4는 캐퍼시터 뱅크 설치 시에 직렬리액터 효과와 동조 필터 설치 후의 고조파를 분석한 데이터이다.

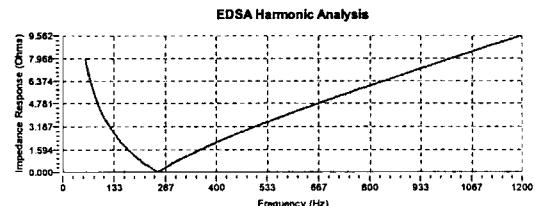


그림 4. 동조 필터의 임피던스 응답 곡선

Fig. 4. Impedance response of the resonant filter

표 3. 수용가 모선에서의 고조파 전압

Table 3. Harmonic voltages at the customer bus

Harmonic order[h]	Capacitor bank only	Capacitor bank with the reactor	Capacitor bank with the resonant filter
1	100.0	100.0	100.0
3	0.77	0.79	0.41
5	0.42	0.37	0.31
7	0.36	0.31	0.25
9	0.22	0.18	0.16
11	0.21	0.17	0.16
13	0.12	0.08	0.09
15	0.07	0.04	0.05
THD[%]	1.01	0.96	0.62

표 4. 수용가 선로에서의 고조파 전류

Table 4. Harmonic current at the customer branch

Harmonic order[h]	Capacitor bank only	Capacitor bank with the reactor	Capacitor bank with the resonant filter
1	100.0	100.0	100.0
3	25.37	26.18	1.81
5	11.84	10.55	1.17
7	5.41	4.61	0.51
9	2.70	2.17	0.26
11	2.80	2.19	0.28
13	1.14	0.77	0.11
15	0.54	0.33	0.05
THD[%]	28.81	28.78	2.25

수용가에 설치된 캐패시터 백크의 역률개선 및 고조파 저감에 관한 연구

그림 5는 수용가에 캐패시터 백크만 설치한 경우의 수용가 모선 전압 파형과 수용가 선로 전류 파형을 나타낸다.

그림 6은 동조 필터를 적용한 경우의 수용가 모선 전압 파형과 수용가 선로 전류 파형이다.

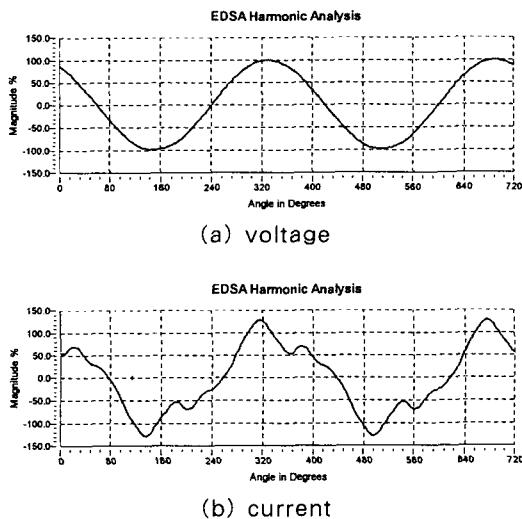


그림 5. 캐패시터 백크 설치 시 수용가의 전압 및 전류 파형

Fig. 5. Voltage and current waveforms with the capacitor bank only

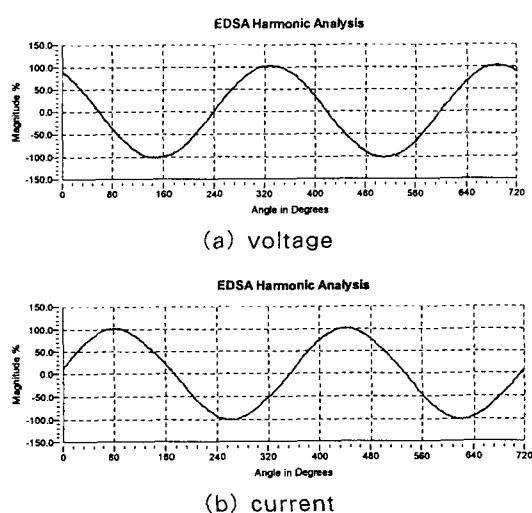


그림 6. 동조 필터 설치 시 수용가의 전압 및 전류 파형

Fig. 6. Voltage and current waveforms with the resonant filter

캐패시터 백크는 고조파를 발생하거나 증감시키지는 않지만, 계통의 임피던스 공진에 관련되어 고조파를 증가시킬 수도 있다. 수용가의 캐패시터 백크에 직렬로 리액터를 설치하면 고조파 필터로서 고조파를 저감시킬 수 있다.

사례 연구로 캐패시터 백크만 설치된 경우, 직렬 리액터를 고려한 경우, 수용가 모선에 동조 필터를 설치한 경우의 고조파 분석을 하였고, 결과는 표 3과 4에서 간추려 놓았다.

고조파 전압의 경우는 캐패시터 백크만 설치시는 전압 왜형률이 1.01[%]이었고, 직렬 리액터를 적용하면 전압 왜형률은 0.96[%]으로 다소 고조파가 저감되었다. 동조 필터를 적용하면 전압 왜형률이 0.62[%]까지 고조파가 저감됨을 알 수 있다.

5. 결 론

수용가는 유도성 부하가 많으므로 지상 역률이 된다. 역률 개선으로 가장 많이 쓰이고 있는 수단은 캐패시터 백크를 설치하는 것이다.

사례 연구 수용가는 2[MVA], 역률 80[%]이다. 역률을 90[%]으로 개선하기 위한 콘덴서 용량은 420[kVAR]이므로, 캐패시터 백크를 설치하고 개선 효과를 알아보았다.

수용가 역률은 79.7[%]에서 89.6[%]으로 개선되었다. 약간의 오차는 선로 손실과 변압기 손실이 포함되었기 때문이다. 수용가 모선 전압은 378[V]에서 379[V]으로 조금 상승되는 효과가 있었다. 수용가 부하 선로 전류는 3.06[kA]에서 캐패시터 백크의 영향으로 3.05[kA]으로 저감되었다. 수용가 부하는 $1.60+j1.22$ [MVA]에서 $1.60+j0.79$ [MVA]으로 개선되어 부하 부담이 줄었다.

수용가에 실측한 고조파 전류를 데이터로 하여 고조파 분석을 하였다. 부하는 2[MVA], 역률 80[%], 고조파 전류 발생원(전류 왜형률 24.85[%])이다.

고조파 전압은 캐패시터 백크만 설치 시는 전압 왜형률이 1.01[%]이었고, 캐패시터 백크에 직렬 리액터 6[%]를 적용하면 전압 왜형률이 0.96[%]으로 다소 고조파가 저감되었다. 동조 필터를 적용시키면 전압 왜형률을 0.62[%]까지 고조파를 낮출 수 있었

다. 고조파 전류는 캐패시터 뱅크 설치 시는 전류 왜형률이 28.81[%]이었고, 직렬 리액터를 적용하면 전류 왜형률은 28.78[%]으로 약간 고조파가 저감되었다. 마찬가지로 동조 필터를 적용시키면 전류 왜형률이 2.25[%]까지 고조파를 저감시킬 수 있었다.

본 연구는 2008학년도 홍익대학교 학술연구진흥비에
의하여 지원되었음.

References

- (1) R. C. Dugan, and et al., "Electrical Power Systems Quality", McGraw-Hill Co., 2003.
- (2) IEEE Std 1036-1992, "IEEE Guide for Application of Shunt Power Capacitors".
- (3) EDSA User's Guide, "Electrical Power System Power Flow Analysis Program", EDSA Micro co., 2007.
- (4) EDSA User's Guide, "Electrical Power System Power Flow Analysis Program", EDSA Micro co., 2007.

◇ 저자소개 ◇

김경철 (金慶哲)

1954년 1월 20일생. 1977년 홍익대학교 전기공학과 졸업. 1977~1982년 국방과학연구소연구원. 1982~1984년 NMSU 전기공학과 졸업(석사). 1984~1988년 UTA 전기공학과 졸업(박사). 1988~1991년 한국전기 연구소 선임연구원. 1991년~현재 홍익대학교 전기공학과 교수.

최형범 (崔炯範)

1970년 생 8월 6일생. 1999년 홍익대학교 전기공학과 졸업. 2007년~현재 홍익대학교 전력계통 연구실 박사과정.