Journal of the Korean Institute of Electrical and Electronic Material Engineers, Vol. 21, No. 8, p. 687, August 2008.

논 문 21-8-1

Negative-bias Temperature Instability 및 Hot-carrier Injection을 통한 중수소 주입된 게이트 산화막의 신뢰성 분석

Reliability Analysis for Deuterium Incorporated Gate Oxide Film through Negative-bias Temperature Instability and Hot-carrier Injection

이재성[1,a]
(Jae-Sung Lee[1,a])

Abstract

This paper is focused on the improvement of MOS device reliability related to deuterium process. The injection of deuterium into the gate oxide film was achieved through two kind of method, high-pressure annealing and low-energy implantation at the back-end of line, for the purpose of the passivation of dangling bonds at SiO_2/Si interface. Experimental results are presented for the degradation of 3-nm-thick gate oxide (SiO_2) under both negative-bias temperature instability (NBTI) and hot-carrier injection (HCI) stresses using P and NMOSFETs. Annealing process was rather difficult to control the concentration of deuterium. Because when the concentration of deuterium is redundant in gate oxide excess traps are generated and degrades the performance, we found annealing process did not show the improved characteristics in device reliability, compared to conventional process. However, deuterium ion implantation at the back-end process was effective method for the fabrication of the deuterated gate oxide. Device parameter variations under the electrical stresses depend on the deuterium concentration and are improved by low-energy deuterium implantation, compared to conventional process. Our result suggests the novel method to incorporate deuterium in the MOS structure for the reliability.

Key Words : Deuterium, Ion implantation, Reliability, Gate dielectric, Defect

1. 서 론

MOS 구조에서 실리콘과 게이트 산화막(실리콘 산화막 : SiO_2) 사이의 dangling bond 밀도를 줄이기 위해서 수소 이온으로 passivation하는 방법이 현재 사용되고 있다. 수소 열처리 방법에 의해 주입된 수소 이온은 Si/SiO_2 계면에 존재하는 dangling bond를 없애주는 역할을 하게 된다. 그러나 최근의 연구에 의하면 SiO_2 막내부에 존재하는 수소 이온은 oxide trap을 생성 시키는 원인을 제공하기도 한다고 알려져 있다[1,2]. 특히, MOSFET의 집적도가 증가함에 따라 새로운 신뢰성 문제가 나타나고 있는데 그 원인 또한, 게이트 산화막내에 존재하는 수소 이온의 거동이라고 알려지고 있어 이를 억제하기 위한 연구가 진행되고 있는 상황이다. 그러므로 dangling bond 밀도를 감소시키면서 수소에 의한 게이트 산화막의 열화를 억제시키는 방법이 필요하게 되었다.

게이트 산화막과 관련된 열화 현상에는 hot-carrier injection (HCI), negative bias temperature instability (NBTI), stress-induced leakage current (SILC) 및 게이트 산화막의 절연파괴(breakdown) 등이 있다. Hot-carrier injection은 MOSFET의 드레인 근처의 채널 부분에서 발생하게 되며, 게이트

1. 위덕대학교 정보통신공학부
(경북 경주시 강동면 유금리 525)
a. Corresponding Author : jaesung@uu.ac.kr
접수일자 : 2008. 3. 28
심사완료 : 2008. 6. 30

산화막내에 전자 및 정공의 포획 현상이 발생하여 소자의 구동 특성을 변화시키게 된다. NBTI는 최근 고집적화 기술동향에서 매우 중요하게 연구되고 있는 분야이여, 게이트 산화막내에 존재하는 수소 결합에 의한 양전하 결함 때문에 소자의 구동 특성 변화가 발생한다고 알려져 있다.

이러한 게이트 산화막의 열화와 막내에 포함된 수소와의 관계를 밝히기 위한 많은 연구가 진행되고 있다. 그러나 수소는 가장 작은 원소이며 대기중에도 다량이 존재하고 있어 제조되는 반도체 소자 내에 수소 양을 줄이는 것은 매우 정교한 작업일 것으로 판단된다. 수소의 이러한 단점을 보완하기 위해 수소 대신에 중수소(deuterium)를 SiO_2 막내로 주입시키는 방법이 제시되었다[3,4]. 중수소는 수소의 동위원소이며, 그 질량은 수소의 2 배이다. Scanning Tunneling Microscope으로 실리콘 표면을 분석한 결과, 실리콘과의 결합을 파괴하기 위한 해리 에너지가 중수소(D_2)의 경우가 수소(H_2) 보다 매우 높다는 것이 밝혀졌다. 즉, Si-H 결합보다 Si-D 결합을 파괴할 때 더 많은 에너지가 필요하기 때문에 $Si-SiO_2$의 계면 트랩 준위를 낮추는데 수소 대신 중수소를 응용할 수 있다.

소자 제조의 최종 단계인 금속 배선 후 대기압 조건에서 중수소(Deuterium) 열처리 공정(post-metalization anneal : PMA)을 통해 MOSFET의 신뢰성 문제를 극복하는 방법이 소개되었다[5,6]. 게이트 산화막내의 결함 생성의 원인이 산화막내의 수소 결합과 관련이 있을 경우, Si-H 결합을 Si-D 결합으로 대체함으로써 게이트 산화막의 결함 생성을 억제할 수 있다. 이러한 현상을 동위원소 효과(Isotope Effect)라 하며, hot-carrier 열화에서 그 효과를 관찰할 수 있었다[3].

Hot-carrier 외에 다른 열화 기구에서도 동위원소 효과를 연구하고 있는 상황이다. 중수소 효과를 뚜렷하게 관찰하기 위해서는 게이트 산화막내에 중수소가 충분히 주입되어 Si-H 결합보다는 Si-D 결합이 많이 존재해야 할 것으로 판단된다[1].

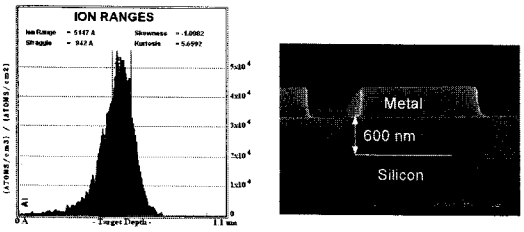
그러나 절연막내에서 중수소 이온의 확산 정도를 고려 할 경우, 수소 이온과 비교하여 실리콘 산화막에서는 빠르게 확산할 수 있으나 실리콘 질화막(SiN)에서는 확산이 어려운 특징을 갖고 있다[7]. 일반적인 MOSFET 구조에서 상층에 SiN층이 존재하고 있으므로 효과적인 중수소 효과를 얻기 위해서는 이에 대한 고려가 필요하다.

본 논문에서는 CMOS 공정에 효과적으로 적용할 수 있는 중수소 주입법을 찾고자 하였다. 기존의 표준 공정을 사용하면서 간편하게 중수소를 게이트 산화막에 주입하여, MOSFET의 신뢰성을 개선시키고자 실험을 행하였다. 게이트 산화막에 중수소를 주입하기 위해 두 가지 방법이 사용되었다. 첫 번째는 고압의 중수소 열처리 공정이며, 두 번째는 저에너지 중수소 이온 주입법이다. 중수소 열처리공정에서는 공정 압력을 조절하여 게이트 산화막내에 주입되는 중수소 양을 변화시켰으며, 중수소 이온 주입법에서는 이온 주입량 및 주입 에너지를 조절하여 게이트 산화막 내 중수소 양을 변화시켰다. 각각의 공정에서 제조된 소자를 NBTI 및 HCI 스트레스를 통해 열화 특성을 조사하였다. 이러한 결과를 수소 주입 공정 및 일반적인 표준 공정으로 제조된 소자와 비교 분석하였다. 실험에 사용된 모든 소자는 중수소 및 수소 주입 공정을 제외하고는 동일한 표준 CMOS 공정에서 제조되었다.

2. 실 험

본 논문에서는 CMOS 공정을 사용하여 게이트 산화막의 물리적 두께가 약 3 nm 이고 채널 길이가 최소 0.15 ㎛인 MOSFET 소자를 사용하였다. 게이트 산화막은 H_2-O_2 분위기에서 성장시킨 후, NO 열처리를 통해 제조되었다. 게이트 전극 물질로는 고농도 도핑된 250 nm 두께의 다결정 실리콘을 사용하였다. 중수소 및 수소의 후속 열처리는 소자 제조의 최종단계에서 450 ℃의 온도로 30분 동안 이루어졌으며, 이때 분위기압은 1-5 기압 범위를 선택하였다. 열처리 공정과 비교하기 위해 각 이온들의 저에너지 주입(implantation)을 행하였다. MOSFET 소자의 금속 배선이 완료 된 후 소자의 윗면에서 이온 주입을 행하였다. 주입된 각 이온의 양은 1×10^{10} ~ $1\times10^{14}/cm^2$ 범위를 갖으며, 이온 농도를 게이트위에 위치한 다결정 실리콘에서 최고값이 나타나도록 주입 에너지를 정하였다. 이온 주입으로 인해 발생할 수 있는 결함이 게이트 산화막내에 존재하는 것을 피하고자 하였다. 이온 주입 후 질소 분위기에서 열처리를 최종적으로 행하였다. 그림 1은 중수소 이온 주입 조건을 위해 실시한 컴퓨터 시뮬레이션 결과와 실제 소자의 단면을 나타낸다. MOSFET가 존재하는 실리콘 표면위에 약 600 nm 두께의 실리콘 산화막이 존재한다. 제조된 소자들의 신뢰성 평가는 negative-bias temperature instability (NBTI), 및 hot-carrier injection (HCI)로 이루어졌다. NBTI 스트레스는

100 ℃의 분위기 온도에서 게이트 전극에 음의 전압을 인가하여 이루어졌으며, 소자의 열화 정도는 구동 전류(I_{ds})의 백분율 변화 및 문턱전압 (V_{TH})의 변화로써 관찰하였다. HCI 스트레스에서는 상온에서 게이트 전극과 드레인 전극에 일정한 전압을 인가한 후 구동 전류(I_{ds})의 백분율 변화를 조사하였다.



(a) (b)

그림 1. (a) 중수소 이온 주입 조건 시뮬레이션 결과와 (b) 제조된 MOSFET의 단면.

Fig. 1. (a) Simulation results for the process condition of deuterium ion implantation (b) the cross-section of manufactured MOSFET.

3. 결 과

NBTI는 게이트 전극에 -2.8 V를 인가하고 다른 전극은 접지 상태에서 진행되었다. NBTI는 주로 PMOSFET에서 뚜렷한 열화 현상이 나타나므로 본 논문에서는 PMOSFET에 대해 분석하였다. 그림 2는 수소 및 중수소 5기압 분위기에서 각각 열처리를 행 한 소자에서 분석된 NBTI 결과이다. 스트레스 시간에 따른 구동 전류 변화에서 뚜렷한 중수소 효과(동이원소 효과)를 볼 수 있다. 스트레스에 따른 구동 전류의 감소는 게이트 산화막내에 양전하를 띈 결함이 생성되고 있음을 의미한다. 게이트 산화막내의 중수소 결합이 수소 결합에 비해 결함 생성을 억제하고 있음을 알 수 있다. 그러나 그림 3에서 고압 중수소 열처리 된 소자와 표준 공정으로 제조된 소자의 열화(문턱전압 변화)를 비교하였을 때 고압 중수소 열처리 된 소자의 열화 정도가 더 심하게 나타남을 보이고 있다. 그림 3의 결과로부터 열처리 압력이 대기압(1기압)일 때는 MOSFET 상층에 존재하는 SiN이나 다결정 실리콘 층이 중수소의 확산을 막아 게이트 산화막으로 중수소의 확산이 억제되었다고 판단된다. 그리고 압력이 높을 때 (5 기압)에는 중수소가 과잉으로 주입되어 게이트 산화막 내의 결함 생성을 증가시키고 있다고 판단된다.

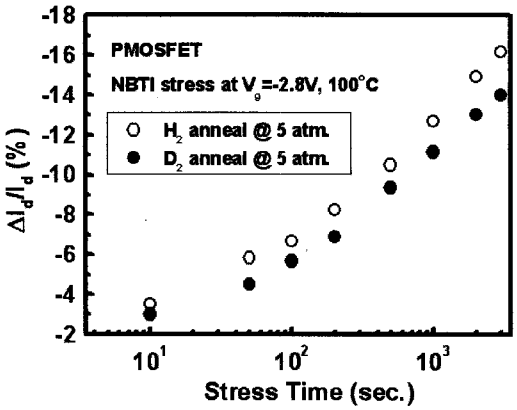


그림 2. 수소 및 중수소 열처리된 PMOSFET의 NBTI 스트레스에 대한 포화 전류의 감소.

Fig. 2. Decrease of saturation current depending on NBTI stress time for both hydrogen and deuterium annealed PMOSFETs.

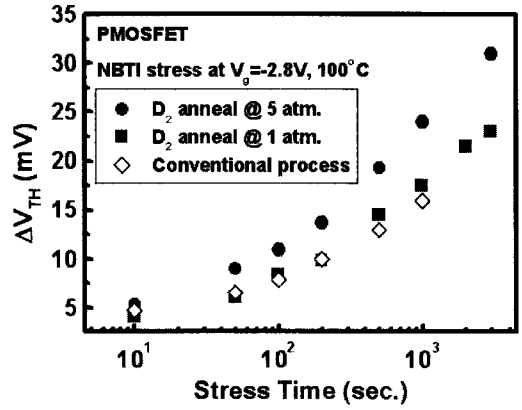


그림 3. 중수소 열처리된 PMOSFET의 NBTI 스트레스에 대한 문턱 전압의 변화.

Fig. 3. Variation of threshold voltage depending on NBTI stress time for deuterium annealed PMOSFETs.

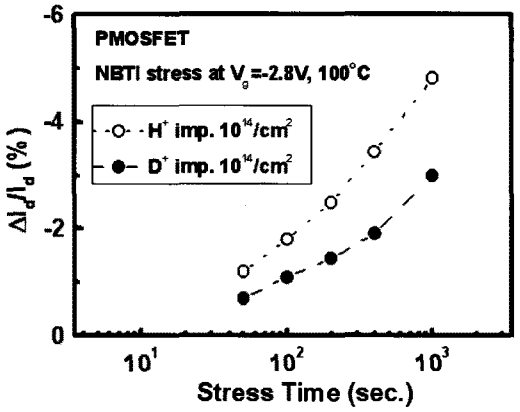


그림 4. 수소 및 중수소 이온 주입된 PMOSFET의 NBTI 스트레스에 대한 포화 전류의 감소.

Fig. 4. Decrease of saturation current depending on NBTI stress time for both hydrogen and deuterium implanted PMOSFETs.

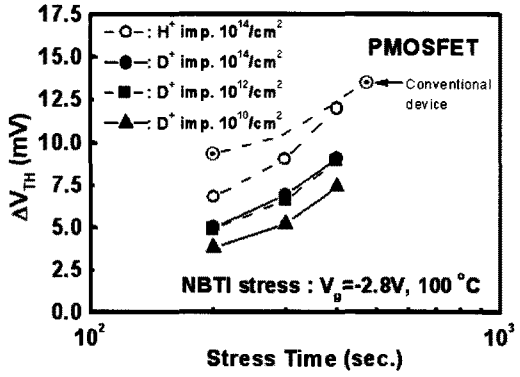


그림 5. 중수소 이온 주입된 PMOSFET의 NBTI 스트레스에 대한 문턱 전압의 변화.

Fig. 5. Variation of threshold voltage depending on NBTI stress time for deuterium implanted PMOSFETs.

열처리된 소자와 비교하기 위해 저에너지 중수소 이온 주입을 행 한 소자에 대한 NBTI 결과를 그림 4, 5, 및 6에 각각 나타내었다. 그림 4에서 뚜렷한 동위원소 효과가 나타나고 있다. 스트레스가 약 400 초 진행된 소자에서 중수소 주입된 소자의 구동 전류의 감소가 수소 처리된 소자에 비해 약 40 % 정도 억제되었다. 그림 2와 그림 4의 NBTI 결과를 비교해 보면, 이온 주입에 의한 소자의 동위원소 효과가 열처리에 의한 소자보다 더 효과적으로 나타나고 있음을 알 수 있다. 그림 5는 수소 및 중수소 이온의 주입량에 따른 NBTI 스트레스에 의한 문턱 전압의 변화를 나타내고 있다. 또한 이러한 결과를 표준 공정으로 제조된 소자와 비교하였다. 중수소 주입 소자는 표준 공정으로 제조된 소자에 비해 열화가 억제되고 있으며, 특히, 중수소 주입량이 $10^{10}/cm^2$ 인 경우 가장 양호한 특성을 보이고 있다. 현재의 결과로부터 수소 또는 중수소의 이온 주입량이 $10^{14}/cm^2$ 이상인 경우에는 수소 및 중수소 결합이 과잉으로 존재하게 되어 게이트 산화막의 열화를 더욱 촉진시킬 수 있다고 판단된다.

그림 6은 스트레스 온도를 50 ℃로 낮추어 측정된 NBTI 결과이다. 그림 5와 동일하게, 중수소 주입된 소자의 NBTI 특성 (문턱전압 이동)이 개선되고 있음을 알 수 있다. NBTI 열화는 게이트 산화막 전체에 걸쳐 존재하는 결함에 의해 나타나므로 그림 4, 5, 및 6의 결과로부터 본 실험에 행한 중수소 이온 주입 조건을 통해 게이트 산화막 내에

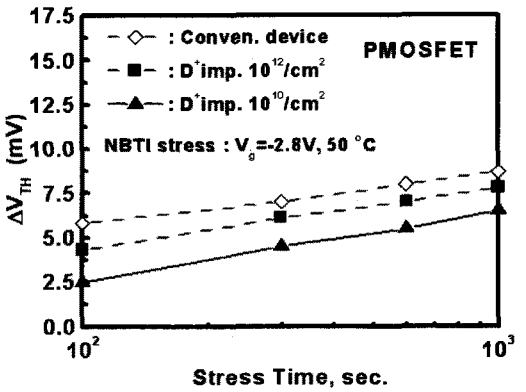


그림 6. 중수소 이온 주입된 PMOSFET의 NBTI 스트레스 (50 ℃)에 대한 문턱 전압의 변화.

Fig. 6. Variation of threshold voltage depending on NBTI stress time (in 50 ℃) for deuterium implanted PMOSFETs.

중수소 결합이 효과적으로 분포하고 있는 것으로 판단된다. NBTI는 주로 채널영역에 존재하는 정공과 수소 이온과의 화학적 작용으로 발생한다고 알려있다. NBTI에 의한 결함의 생성은 게이트 산화막의 계면과 bulk 부분에서 주로 생성되는데 계면반응에서 중수소 효과는 아주 미약하다고 알려져 있다[8].

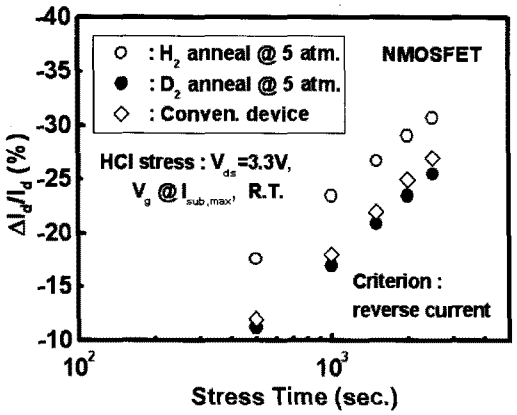


그림 7. 수소 및 중수소 열처리된 NMOSFET의 HCI 스트레스에 대한 포화 전류의 감소.

Fig. 7. Decrease of saturation current depending on HCI stress time for both hydrogen and deuterium annealed NMOSFETs.

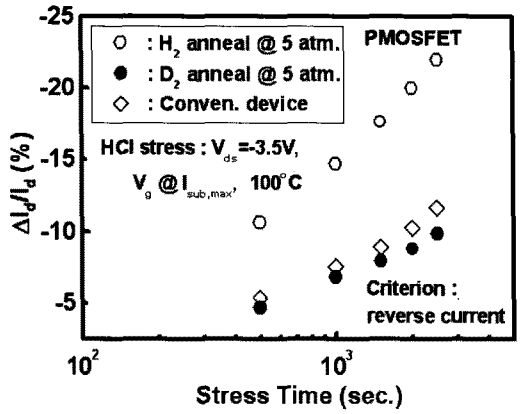


그림 8. 수소 및 중수소 열처리된 PMOSFET의 HCI 스트레스에 대한 포화 전류의 감소.

Fig. 8. Decrease of saturation current depending on HCI stress time for both hydrogen and deuterium annealed PMOSFETs.

그림 7은 중수소 및 수소 5 기압 분위기에서 각각 열처리한 NMOSFET의 HCI 열화 경향을 보여주고 있다. 또한 이러한 소자의 특성을 표준공정에 의해 제조된 소자의 특성과 비교하였다. HCI 스트레스는 V_{ds}는 3.3V, V_g는 기판 전류가 최대가 되는 전압을 각각 선택하여 행하여 졌다. 열화 측정은 역방향 포화 전류를 통해 이루어졌다. 그림 7에서 동위원소 효과가 뚜렷하게 나타나고 있으며, 표준공정에 의해 제조된 소자와 비교할 때 중수소 열처리된 소자의 열화가 다소 억제되고 있음을 알 수 있다. 그림 8은 HCI 스트레스에 대한 PMOSFET의 열화 정도를 보여주고 있다. 열화를 더욱 진행시키기 위해 스트레스 온도를 100 ℃로 유지하였다. 중수소 열처리를 행 함으로써 열화 억제 효과가 나타나고 있다. MOS 구조에서 HCI 스트레스에 의한 열화는 게이트 산화막과 실리콘과의 계면에서 발생하게 된다. 그림 7과 8의 결과로부터 중수소 고압 열처리를 통해 실리콘 계면에 효과적으로 중수소 결합이 생성되었으며, HCI 스트레스 동안 이러한 결합들이 계면 결함 밀도 생성을 억제하고 있는 것으로 판단된다.

그림 9는 중수소 및 수소 이온 주입에 의해 제조된 NMOSFET의 HCI 열화 특성을 나타내고 있다. 스트레스는 상온의 V_{ds}= V_g = 3.0 V에서 이루어졌다. 수소와 중수소 처리된 각각의 소자에서 열

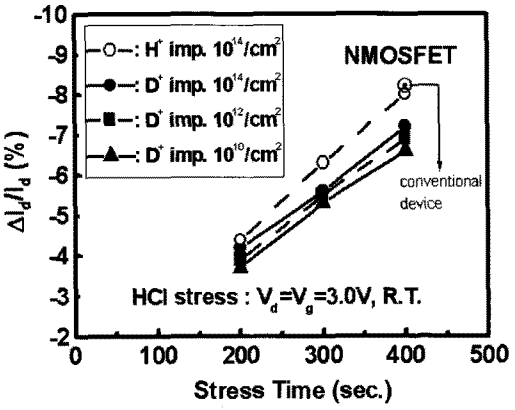


그림 9. 수소 및 중수소 이온 주입된 NMOSFET의 HCI 스트레스에 대한 포화 전류의 감소.

Fig. 9. Decrease of saturation current depending on HCI stress time for both hydrogen and deuterium implanted NMOSFETs.

화 차이는 다소 발생하고 있으나, 중수소 이온 주입 조건에 따른 열화 차이는 거의 발생하지 않았다. 표준공정에 의해 제조된 소자와도 큰 열화 차이를 보이지 않고 있다.

그림 10은 중수소 및 수소 이온 주입에 의해 제조된 PMOSFET의 HCI 열화 특성을 나타내고 있

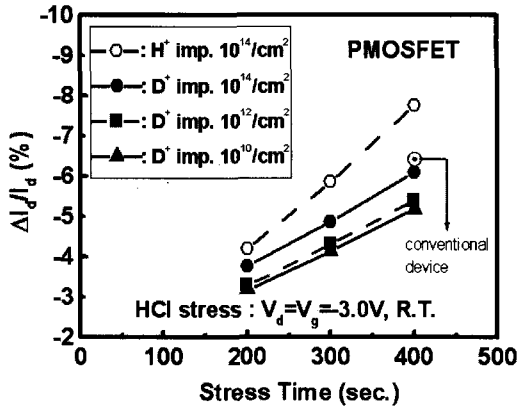


그림 10. 수소 및 중수소 이온 주입된 PMOSFET의 HCI 스트레스에 대한 포화 전류의 감소.

Fig. 10. Decrease of saturation current depending on HCI stress time for both hydrogen and deuterium implanted PMOSFETs.

다. 중수소 주입량이 $10^{14}/cm^2$인 소자는 표준공정에 의해 제조된 소자와 비슷한 수준의 열화를 나타내고 있다. 있다. 중수소 주입량이 $10^{12}/cm^2$이하인 소자에서 다소 양호한 특성을 보이고 있다. 그림 9와 10의 HCI 열화 결과로부터 수소 및 중수소 이온 주입된 소자에서 동위원소 효과가 나타나고 있으나 열처리된 소자들에 비해 그 정도가 약하게 나타나고 있었다. 이온 주입된 경우, 열처리에 비해 계면에 충분하게 중수소 결합이 생성되지 못하고 있음을 의미한다. 그러나 중수소 주입 방법에 무관하게 중수소 처리된 N형 및 P형 MOSFET가 표준공정에 의해 제조된 소자보다 HCI 열화를 다소 억제함을 알 수 있다.

4. 토 의

그림 11은 본 연구에서 사용된 저에너지 중수소 이온 주입방법을 나타낸 것이다. 이온 주입으로 인한 게이트 산화막의 손상을 최소화하고자 하였다. 이러한 공정으로 열처리 공정에 비해 주입 농도 및 주입 깊이 등을 용이하게 조절할 수 있었다.

NBTI 및 HCI의 결과로부터 중수소를 주입한 소자의 게이트 산화막내에는 음전하가 다소 존재하리라 생각된다. 식 (1)은 주입되는 전자에 의해

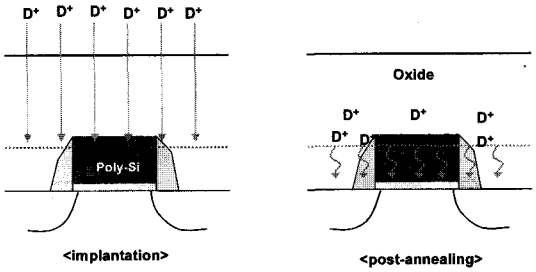


그림 11. 제안된 저에너지 중수소 이온 주입법의 개략도.

Fig. 11. View of the suggested deuterium implantation method.

중수소 결합이 포함된 게이트 산화막내에서 발생할 수 있는 결함 형성 과정을 나타낸다.

$$O_3{\equiv}Si{-}D + e^- \Rightarrow O_3 \equiv Si^{\cdot} + D_2 \ : \ bulk \quad (1)$$

각 식에서 e^-는 전자를 나타낸다. $Si^{\cdot}$는 중성 전자 포획 결함(neutral electron trap)으로 존재한다. 이들은 정공의 포획을 유도하게 된다. 그림 12는 식 (1)의 가정 하에 제안한 PMOSFET 소자의 NBTI의 열화 기구이다. NMOSFET의 경우에는 게이트 전극에 양 전압을 인가하게 되면 채널의 전자들이 게이트 절연막으로 주입된다. 이러한 경우를 positive-bias temperature instability (PBTI)라고 부르기도 한다. 표준공정에 의해 제조된 소자의 열화 기구는 많이 알려져 있는 상황이다. 중수소 처리된 게이트

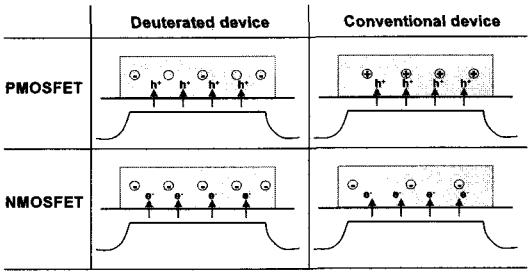


그림 12. 중수소 이온 주입된 게이트 산화막과 표준 공정의 게이트 산화막에서 NBTI/PBTI 열화 모델 비교.

Fig. 12. Comparison of NBTI/PBTI degradation model between deuterium implanted gate oxide and standard processed gate oxide.

산화막내에는 중성 전자 포획 결함 (⊖)이 다수 존재하게 되어, 스트레스동안 터널링되는 전공(h^+)이나 전자(e^-)와 반응하게 된다. 그러므로 그림에서 알 수 있듯이 중수소 처리된 소자의 NBTI 스트레스 동안 PMOSFET의 게이트 산화막내 전하량의 변화는 발생하는 반면, NMOSFET의 게이트 산화막내 전하량의 변화는 거의 발생하지 않는다.

그림 13은 식 (1)의 가정 하에 제안한 각 소자의 HCI의 열화 기구이다. HCI는 주로 드레인 부근의 채널 근처에서 열화가 국부적으로 발생하게 된다. 표준공정에 의해 제조된 소자에서 알 수 있듯이 P형 및 N형 MOSFET에서는 정공 및 전자의 포획이 각각 발생하게 된다. 중성 전자 포획 결함이 다수 존재하는 중수소 처리된 게이트 산화막은 표준 공정에 의한 게이트 산화막 보다 HCI 스트레스 동안 결함 전하의 생성이 다소 억제 될 수 있음을 알 수 있다.

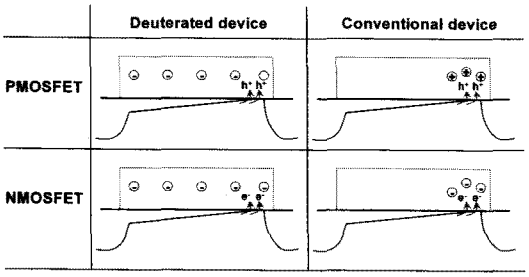


그림 13. 중수소 이온 주입된 게이트 산화막과 표준 공정의 게이트 산화막에서 HCI 열화 모델 비교.

Fig. 13. Comparison of HCI degradation model between deuterium implanted gate oxide and standard processed gate oxide.

5. 결 론

MOSFET를 구성하는 게이트 산화막의 절연특성의 열화를 억제시키기 위해 게이트 산화막내에 중수소를 포함시키는 연구를 행하였다. 기존의 CMOS 표준공정을 사용하면서 중수소 공정을 간단하게 추가시키기 위해 소자 제조의 최종 단계에서 중수소 처리 공정을 행하였다. 후속 중수소 공정으로 고압 열처리 공정과 저에너지 이온 주입공정을 각각 사용하여 소자를 제조한 후 소자의 전기적 특성 변화를 상호 비교하고 분석하였다. 소자의 열화는 negative-bias temperature instability (NBTI)와 hot-carrier injection (HCI)을 통해 확인할 수 있었다. 두 가지 스트레스 동안 중수소 처리된 게이트 산화막내의 bulk 결함이 증가하고 있음을 확인하였다. 그러므로 표준 공정에 의해 제조된 소자에 비해 열처리 공정을 행한 소자의 게이트 산화막 bulk 특성은 뚜렷한 중수소 효과를 나타내지 않았다. 중수소 이온 주입법은 이온 주입에 의한 주변 물질의 손상을 최소화하기 위해 저에너지 (45 keV)에서 행하였으며, 이온 주입 거리는 게이트 산화막의 상층부인 Poly-Si 근처로 고정하였다. 중수소 이온 주입을 통한 소자의 기본적인 특성 변화는 발견되지 않았다. 주입 양에 따라 소자의 열화 특성은 변화하였으며, 이러한 대부분의 열화 특성이 표준공정에 의해 제조된 소자에 비해 다소 개선됨을 알 수 있었다. 이러한 결과는 최근 기술 동향인 소자 고집적화 단계에서 나타나는 MOSFET의 신뢰성 저하 문제를 해결할 수 있는 방법을 제시할 수 있을 것이다. 본 논문에서는 게이트 산화막의 bulk 에서 중수소 효과가 나타났으나, 게이트 산화막과 실리콘 사이 계면에서는 중수소 효과가 미비하게 나타났다. 그러므로 계면에서도 완전한 중수소 결합을 형성하기 위해서는 적절한 이온 주입 조건의 설정이 필요하다. 본 연구를 통해 CMOS 소자 제조의 최종 단계에서 중수소를 게이트 절연막으로 주입할 경우, 저에너지 이온 주입법이 중수소 열처리 공정보다 우수함을 각 소자의 특성 변화를 통해 확인하였다.

감사의 글

본 연구는 교육과학기술부의 원자력연구개발사업 및 21세기 프로티어연구개발사업으로 시행한 양성자기반공학기술개발사업의 지원을 받았음.

참고 문헌

[1] Y. Mitani, H. Satake, H. Itoh, and A. Toriumi, "Suppression of stress-induced leakage current after Fowler-Nordheim stressing by deuterium pyrogenic oxidation and deuterium poly-Si deposition", IEEE Trans. Electron Devices, Vol. 49, p. 1192, 2002.

[2] Z. Chen, K. Hess, J. Lee, J. W. Lyding, E. Rosenbaum, I. Kizilyalli, S. Chetlur, and R.

Huang, "On the mechanism for interface trap creation in MOS transistors due to channel hot carrier stressing", IEEE Electron Device Lett., Vol. 21, p. 24, 2000.

[3] K. Hess, I. C. Kizilyalli, and J. W. Lyding, "Giant isotope effect in hot electron degradation of metal oxide silicon devices", IEEE Trans. Electron Devices, Vol. 45, p. 406, 1998.

[4] J. W. Lyding, K. Hess, and I. C. Kizilyalli, "Reduction of hot electron degradation in MOS transistors by deuterium processing", Appl. Phys. Lett., Vol. 68, p. 2526, 1996.

[5] M. H. Lee, C. H, Lin, and C. W. Liu, "Novel methods to incorporate deuterium in the MOS structures", IEEE Electron Device Lett., Vol. 22, p. 519, 2001.

[6] J. Wu, E. Rosenbaum, B. MacDonald, E. Li, B. Tracy, and P. Fang, "Anode hole injection versus hydrogen release: The mechanism for gate oxide breakdown", IEEE Int. Reliability Physics Symp., San Jose, CA, p. 27, 2000.

[7] W. F. Clark, T. G. Ference, T. B. Hook, K. M. Watson, S. W. Mitti, and J. S. Burnham, "Process stability of deuterium-annealed MOSFET's", IEEE Electron Device Lett., Vol. 20, p. 48, 1999.

[8] J.-S. Lee and W.-G. Lee, "Generation of oxide fixed charge in thin gate oxide incorporation with hydrogen/deuterium during negative-bias temperature instability (NBTI) stress", Journal of the Korean Physical Society, Vol. 45, No. 5, p. 1224, 2004.