

기술 특 집

산화물 반도체의 특성 및 디스플레이 응용

이호년, 김흥규, 김성태 (LG전자 디지털 디스플레이 연구소)

I. 서 론

최근 OLED(Organic Light Emitting Diode)는 평판 디스플레이와 플렉시블 디스플레이 등 차세대 디스플레이로 각광받고 있으며, OLED를 채택한 TV, 단말기 등 많은 전자기기가 출시되어 업계 및 소비자의 관심을 크게 받고 있다. OLED는 자발광 소자이기 때문에 얇고 가벼우며, 색순도 및 명암비가 높다는 장점을 가지고 있으며, 반응속도가 매우 빨라 역동적인 동영상을 표시하는데 적합한 것으로 알려져 있다.^[1] 그러나, 아직까지 AMOLED(Active Matrix Organic Light Emitting Diode)의 대중화에 있어서 해결해야 할 문제점들이 많이 남아있다. 특히, AMOLED는 전류구동형 소자이므로 디스플레이의 중요한 특성 중 하나인 휘도의 균일성이 TFT(Thin Film Transistor) 기판의 균일성과 매우 밀접한 관계를 가지고 있기 때문에 균일한 특성을 지니는 TFT 기판을 제조하는 것이 중요한 이슈로 남아있다.

현재까지 AMOLED 기판으로 사용하기 위해서 연구가 진행되고 있는 TFT로는 크게 비정질 실리콘 TFT, 저온 폴리 실리콘 TFT 및 산화물 TFT 등을 들 수 있으며, 각각의 TFT 특성을 비교하여 [표 1]에 나타내었다. 비정질 실리콘 TFT는 현재 LCD(Liquid Crystal Display)의 기판으로 널리 사용되고 있으며, TFT 특성의 균일도가 매우 우수하고, 대면적 기판을 제조하는데도 유리하다는 장점을 지니고 있다. 그러나, 비정질 실리콘 TFT는 이동도가 낮으며($<1\text{cm}^2/\text{V}\cdot\text{s}$) 전압과 전류 Stress에 의하여 쉽게 문턱전압(Threshold Voltage: V_{th})이 이동한다는 단점을 지니고 있다.^[2] 따라서 AMOLED용 기판으로 비정질 실리콘 TFT를 적용할 경우, 이동도가 낮아 Driving TFT의 사이즈가 커지게 되므로 개구율이 낮아지며, 사용시간이 지남에 따라 문턱전압이 이동하여 디스플레이 휘도의 불균일도가 증가한다는 단점이 있다.

저온 폴리 실리콘 TFT는 현재 AMOLED 기판으로 사용되어 양산되고 있으며 비정질 실리콘 TFT에 비하여 이동도가 $50\text{cm}^2/\text{V}\cdot\text{s}$ 이상으로 높으며 전압과 전류 Stress에

[표 1] TFT 종류별 특성 비교

Characteristics	a-Si TFT	LTPS TFT	Oxide TFT
Uniformity	Good	Poor	Good
Reliability	Poor	Good	?
Mobility	$<1\text{cm}^2/\text{V}\cdot\text{s}$	$50\sim 100\text{cm}^2/\text{V}\cdot\text{s}$	$1\sim 100\text{cm}^2/\text{V}\cdot\text{s}$
Process Temp.	$>150^\circ\text{C}$	$>250^\circ\text{C}$	RT~ 400°C
Cost	Low	High	Low

도 문턱전압의 변화가 작다는 장점을 가지고 있다.^[3] 그러나, 현재까지 저온 폴리 실리콘 기판 제조 시 많이 사용되고 있는 방법인 Laser Annealing 방법이 지니고 있는 문제점으로 인하여 이동도 및 문턱전압의 균일도가 부족하다는 단점을 지니고 있다. 이러한 불균일도는 보상회로를 사용함으로써 개선될 수 있으나,^[4] 이로 인하여 기판의 수율이 떨어지고 가격 상승이 발생하며 개구율이 낮아진다는 단점을 가지고 있다. 또한 기존 방식의 Laser Annealing 방식은 대면적 기판에 적용하기에는 적합하지 않다는 문제점도 지니고 있다.

산화물 TFT는 비정질 실리콘 TFT와 저온 폴리 실리콘 TFT의 장점을 지니고 있어 최근 많은 연구가 진행되고 있다. 산화물 TFT는 $1\sim 100\text{cm}^2/\text{V}\cdot\text{s}$ 정도의 높은 이동도를 나타내는 것으로 보고되고 있으며,^[5-16] 미세조직이 비정질 이거나 나노 사이즈의 Grain으로 형성되어 있어 대면적에서도 TFT 특성의 균일도를 유지할 수 있는 것으로 보고되고 있다.^[10-11] 또한 상온에서 TFT 제조공정을 모두 수행한 경우에도 우수한 특성을 나타내는 것으로 보고되기도 하였다.^[12] 현재까지 산화물 TFT의 신뢰성이 확보되지는 않았으나, 앞에서 기술한 우수한 특성으로 인하여 산화물 TFT가 향후 대면적 AMOLED의 기판으로 사용될 가능성이 매우 높다고 할 수 있다.

본 기고에서는 현재까지 LG전자에서 개발한 산화물 TFT

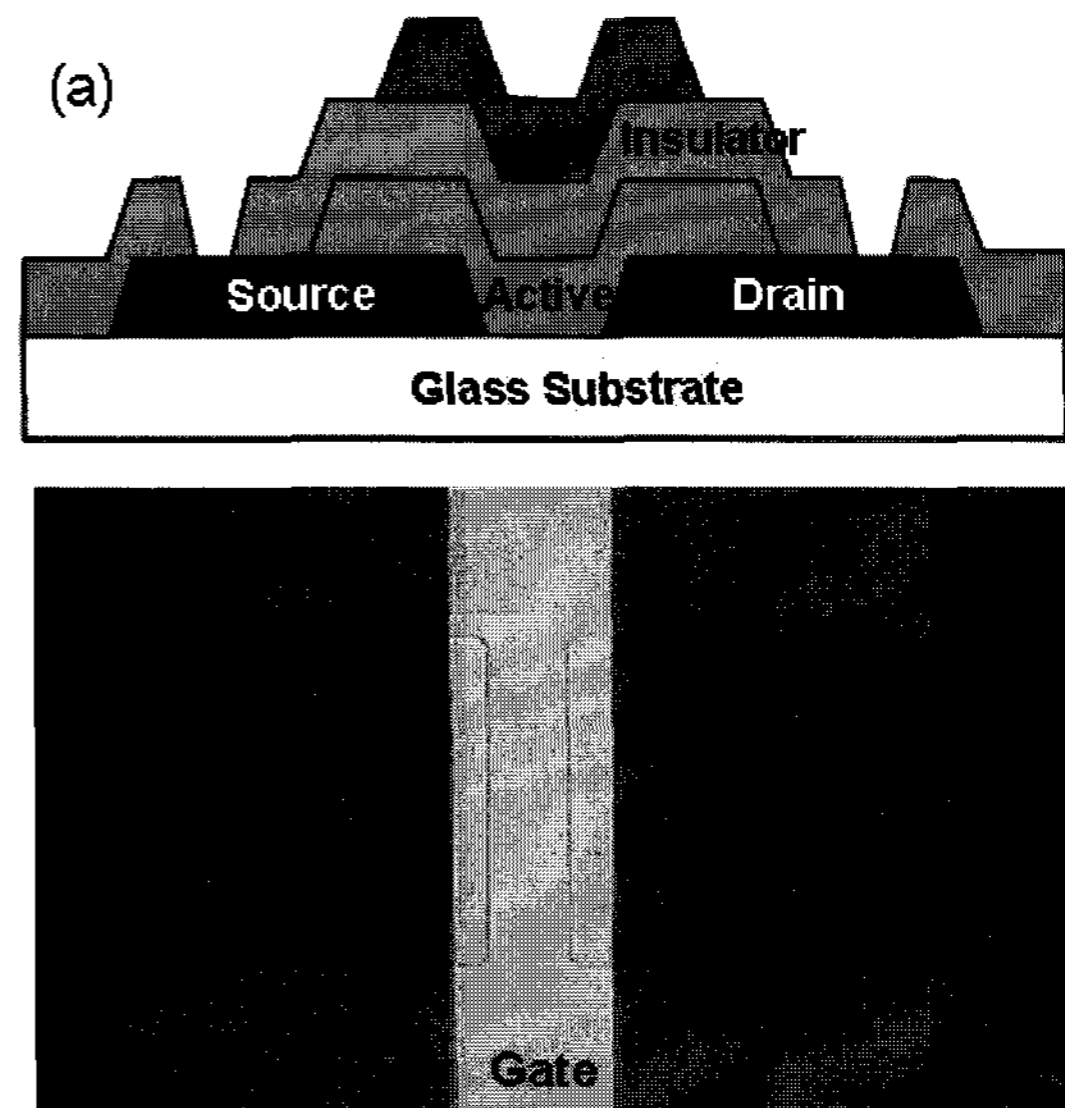
의 기본적인 특성과 AMOLED 패널에 대하여 기술함으로써 향후 산화물 TFT의 AMOLED 기판으로의 사용 가능성에 대하여 논의하고자 한다.

II. 산화물 TFT 특성

1. 산화물 TFT의 구조에 따른 특성

산화물 TFT는 소스/드레인 전극, 반도체 층, 게이트 절연막, 게이트 전극 4가지로 이루어져 있으며, 기존 비정질 실리콘 TFT의 구조와 매우 유사하다고 할 수 있다. 이러한 산화물 TFT는 크게 게이트 전극이 최하층에 존재하는 Bottom Gate 구조와, 최상층에 존재하는 Top Gate 구조로 나눌 수 있다. 산화물 TFT를 제조할 경우에 산화물 반도체 층은 대부분의 산과 염기에 쉽게 식각 되거나 Damage를 받기 때문에 앞에서 언급한 구조에 따라 서로 다른 장단점을 지니게 된다. Staggered 구조를 지니는 TFT를 예로 들면, [표 2]에 나타난 바와 같이 Top Gate 구조를 지니는 TFT의 경우 기존의 노광 공정 및 습식 식각 공정을 이용한 소자제작이 용이하나, 게이트 절연막과 반도체 층 사이에 PR이 잔류할 수 있다는 단점을 지니고 있다. 반면에 Bottom Gate 구조를 지니는 TFT의 경우 반도체 층이 소스/드레인 전극보다 먼저 형성되기 때문에 소스/드레인 전극의 패터닝 공정 시 일반적인 습식 식각 공정이 불가하며 건식 식각 공정, Lift-off 혹은 보호층을 사용하여 식각 공정을 진행해야 한다. 반면에, 이 경우 게이트 절연막과 반도체 층 사이에 PR이 잔류할 확률이 낮아 Top Gate 구조를 지니는 TFT에 비하여 깨끗한 계면을 가질 수 있다는 장점을 지니고 있다.

기존의 여러 연구 그룹의 산화물 반도체 관련 보고를 보면 일본 동경공업대학의 Hosono 그룹^[6, 11]과 Cannon사^[15] 및 일본 Kochi 대학^[8]의 경우를 제외하고는 대부분의 연구자들이 Bottom Gate 구조의 TFT를 발표하고 있다. 일반적으로 TFT 소자를 제작한 뒤에 OLED 소자를 제작하기 위해서는 그 위에 절연특성을 지니는 Passivation Layer를 형성하는 것이 필수적이다. 그러나 기존의 Bottom Gate 구



[그림 1] Top gate 구조를 지니는 단위 TFT의 단면도 및 사진

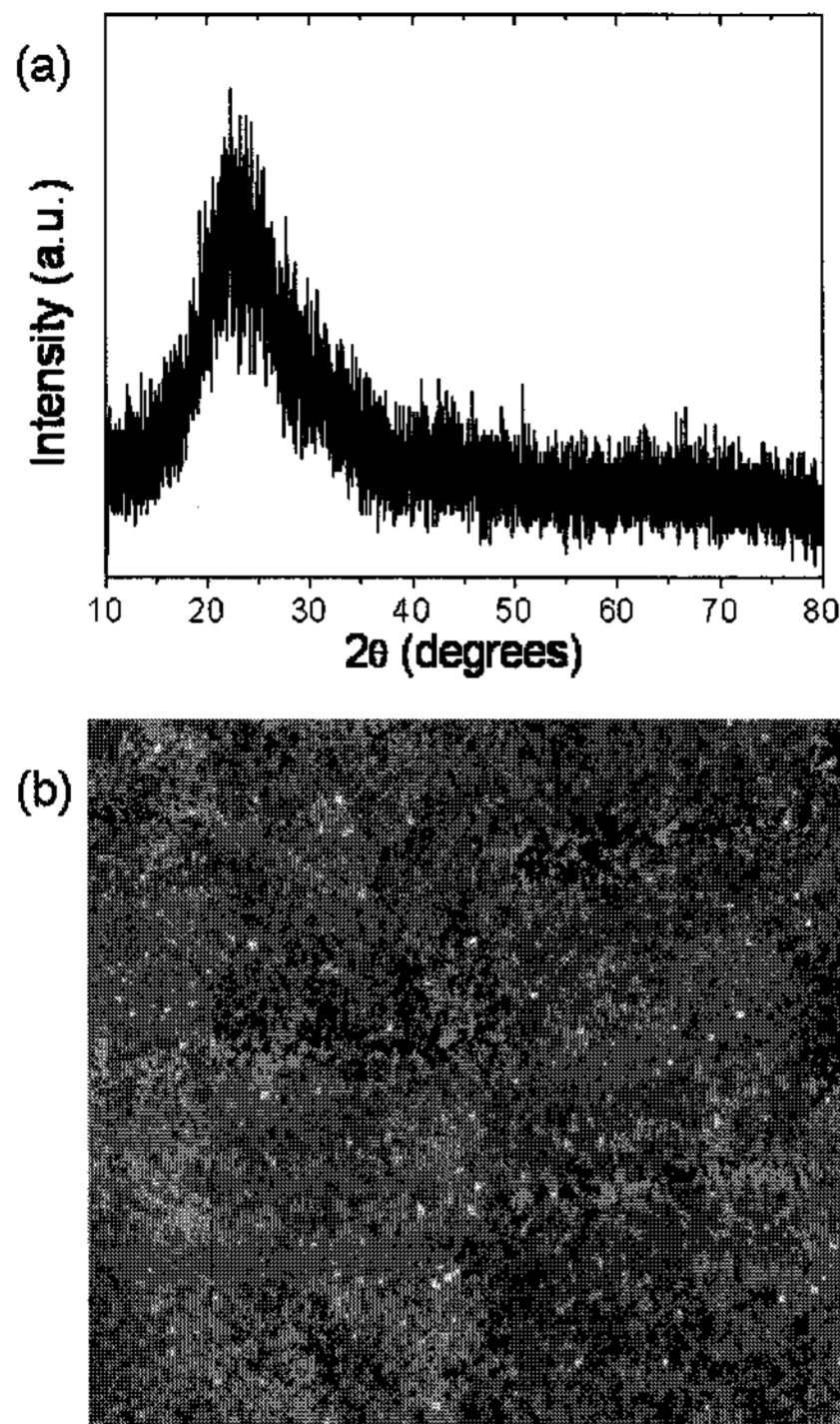
구조를 지니는 TFT의 경우 산화물 반도체 층이 가장 위쪽에 위치하기 때문에 그 위에 Passivation Layer를 형성하는 경우 공정 중에 소자의 특성이 쉽게 변화 될 수 있다는 단점이 있으나, Top Gate 구조를 지니는 TFT의 경우에는 게이트 절연막 및 게이트 전극이 산화물 반도체 층을 보호하고 있기 때문에 소자 특성이 저하될 확률이 적어 실제 제품에 적용하기에 용이하다고 할 수 있다. 저자 등은 후속 공정인 Passivation 공정에 의한 TFT 소자의 특성 변화를 최소화 할 수 있는 구조인 Top Gate 구조를 지니는 TFT 소자([그림 1] 참조)의 개발에 초점을 맞추어 연구를 진행해 왔으며, 그 결과에 대하여 다음 절에서 기술하고자 한다.

2. 산화물 반도체 층의 증착조건에 따른 TFT 특성 변화

일반적으로 TFT 소자의 특성에 영향을 가장 많이 주는 것은 반도체 층의 특성으로 알려져 있다. ZnO 산화물 반도체의 경우 Carrier를 형성하는 주된 원인으로 알려져 있는 반도체 층 내부의 산소 Vacancy, 아연 Interstitial 혹은 수소 Doping 양이 증착 조건에 따라 변화하게 된다. 이와

[표 2] Top gate 구조와 bottom gate 구조를 갖는 TFT의 장점 및 단점 비교 (with staggered structure)

	Top gate structure	Bottom gate structure
Advantage	<ul style="list-style-type: none"> ✓ Conventional Photo & wet-etching ✓ Wider process window of oxide semiconductor ✓ Less sensitive to passivation 	<ul style="list-style-type: none"> ✓ No plasma damage on active layer ✓ Good Interface state between active and gate insulator
Disadvantage	<ul style="list-style-type: none"> ✓ Plasma damage on active ✓ PR residue on active 	<ul style="list-style-type: none"> ✓ More sensitive to passivation ✓ Plasma damage on gate insulator ✓ Dry etching or Lift-off process for source and drain electrode



[그림 2] IGZO 박막의 X-ray 분석 결과 및 AFM image

유사하게 본 연구에서 사용된 산화물 반도체 층인 IGZO (InGaZnO) 박막 역시 증착 조건에 따라 특성이 변화한다. 저자 등은 IGZO 박막을 RF 마그네트론 스퍼터링을 이용하여 상온에서 30nm 증착하였으며, 증착된 IGZO 박막이 [그림 2]에 나타난 바와 같이 X-ray 분석 결과 비정질 구조를 지니는 것을 확인하였다.^[16] 또한, AFM(Atomic Force Microscopy)으로 표면 조도를 측정한 결과 0.35nm의 RMS 값을 나타내는 것을 확인하였으며, 이러한 우수한 평탄도는 IGZO 산화물 반도체 층이 비정질 미세구조를 지니기 때문인 것으로 판단된다.

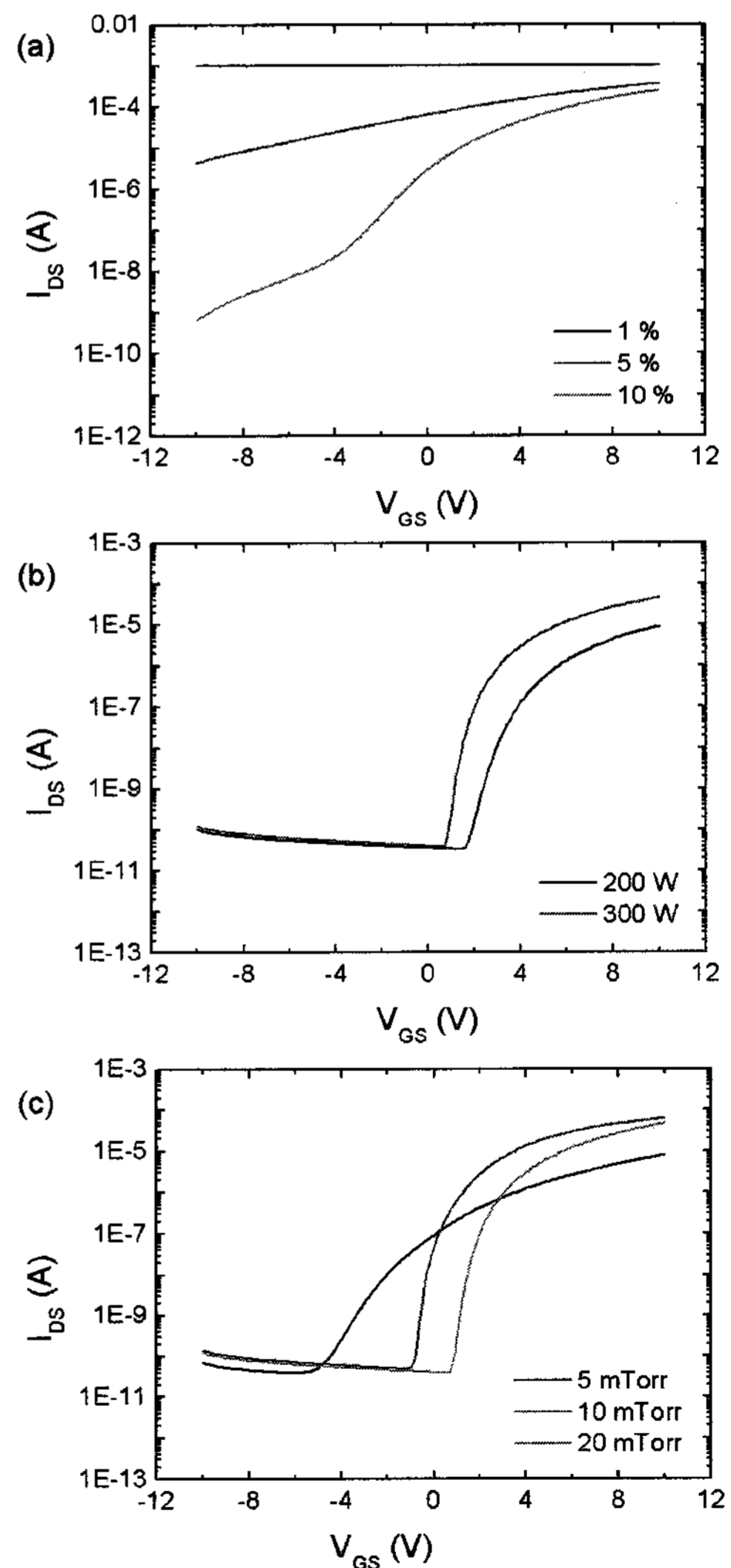
저자 등은 게이트 절연막의 물질과 공정조건 등을 일정하게 유지시키고 IGZO 박막의 증착조건을 변화시키면서 TFT 소자를 제작하여 특성을 비교해 보았다. [표 3]에 나타난 바와 같이 증착 시의 산소량, 압력 및 파워를 변화시켜 IGZO 박막을 각각 증착하고 TFT 소자를 제작하였다. 증착 파워 200W와 증착 압력을 5mTorr로 고정하고 산소량을 1~10%로 증가시키에 따라 [그림 3]에 나타난 바와 같이 저항과 같은 거동을 보이다가 점차적으로 On/Off Ratio가 증가하면서 문턱전압이 (+) 방향으로 이동하는 것을 확인할 수 있었다. 그리고 증착압력 20mTorr와 산소량 5%를 고정하고 증착 파워를 200W에서 300W로 증가시킨 결과 문턱전압이 (-) 방향으로 이동하였다. 또한 증착 파워 300W와 산소량 5% 하에서 증착압력을 5~20mTorr로 증가시킨 결과 문턱전압이 (+) 방향으로 이동하고 이동도가 증가하는 것으로 나타났다. 이러한 결과는 IGZO 박막 내의 Carrier양과 관련 있는 것으로 판단된다. 증착 시의 산소량과 압력이 증가하거나, 파워가 낮아질수록 타겟에서 기판까지 이동 중인 원자들이 산소와 반응할 수 있는 시간이 늘어

나게 되고, 기판에 기 증착된 박막의 표면에 있는 원자들이 산소와 반응할 수 있는 기회가 늘어나 박막 내에 존재하는 Carrier의 농도가 감소하기 때문에 문턱전압이 (+) 방향으로 이동하는 것으로 판단된다. 따라서 산화물 반도체 층의 조성 및 증착 조건은 TFT 특성을 결정하는 매우 중요한 Factor라 할 수 있다.

[표 3] IGZO 박막의 증착 조건 변화

Parameters	Conditions			Remark
O ₂ Ratio	1%	5%	10%	S/P : 200W P/P : 5mTorr
Sputtering Power	200W	300W		P/P : 20mTorr O ₂ Ratio : 5%
Process Pressure	5 mTorr	10 mTorr	20 mTorr	S/P : 300W O ₂ Ratio : 5%

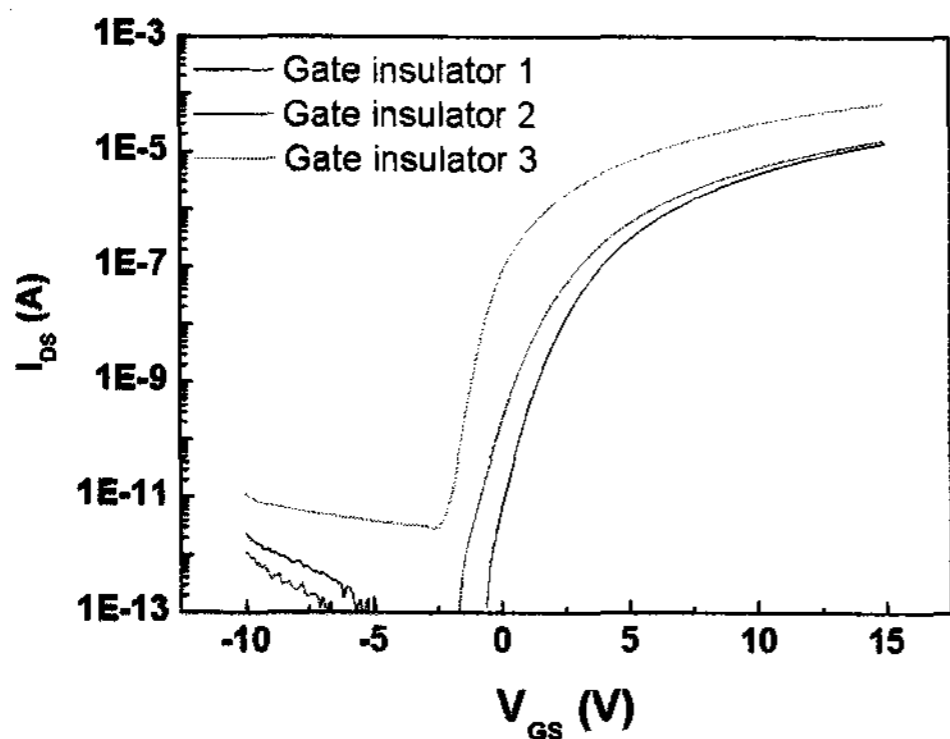
- ✓ Material : IGZO
- ✓ Process Temperature : Room Temp.
- ✓ Deposition Method : RF Sputtering



[그림 3] IGZO 박막 증착 조건 변화에 따른 TFT 특성 변화

3. 게이트 절연막 물질에 따른 산화물 TFT 특성 변화

본 절에서는 산화물 반도체 층의 증착조건을 일정하게 유지하고 게이트 절연막의 물질을 변화시키면서 TFT 특성 차이를 확인해 보았다. [그림 4]에 나타난 바와 같이 게이트 절연막의 물질을 변화시키기에 따라 문턱전압이 (-) 방향으로 이동하고 동일 V_{gs} (게이트와 소스 전극간의 전압 차) 하에서 전류량이 증가하는 것을 알 수 있다. 각각의 산화물 반도체 특성을 정리한 결과를 [표 4]에 정리하여 나타내었다. 본 연구에서 적용한 게이트 절연막 물질의 변화 하에서는 누설전류, On/Off Ratio 및 히스테리시스 특성에 있어서는 큰 차이를 보이지 않았으나, 게이트 절연막 1, 2 및 3을 사용함에 따라 문턱전압이 (-) 방향으로 이동하고 이동도가 증가하며 Sub-threshold Swing이 감소하는 것을 확인할 수 있다. 따라서 앞에서 언급된 반도체 층의 증착조건 뿐만 아니라, 게이트 절연막의 증착조건이나 물질을 변화시키는 것에 따라 산화물 반도체의 특성이 변화될 수 있으며, 최적의 TFT 공정조건을 확보하기 위해서는 각각의 모든 공정조건을 최적화 하는 것이 필요하다는 것을 확인할 수 있었다.



[그림 4] 게이트 절연막 변화에 따른 TFT 특성 변화

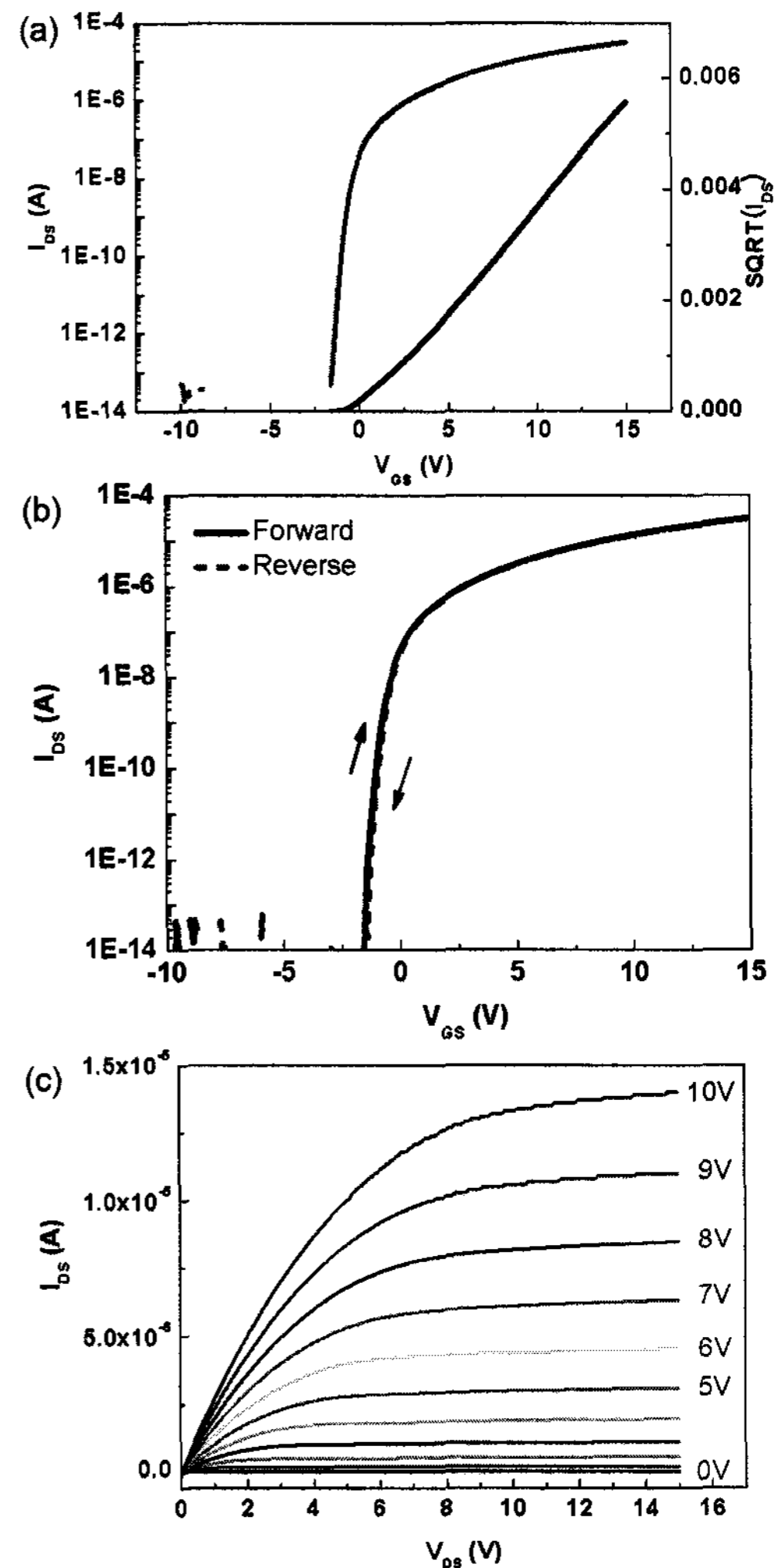
[표 4] 게이트 절연막 변화에 따른 TFT 특성

	Gate insulator 1	Gate insulator 2	Gate insulator 3
Mobility (cm ² /Vs)	6	9	22
V _{TH} (V)	4.4	3.5	0.7
S.S. (V/dec)	0.6	0.5	0.4
I _{off, min}	<1pA	<1pA	<10pA
I _{on} /I _{off}	>10 ⁷	>10 ⁷	>10 ⁷
Hysteresis (ΔV _{TH})	0.1	0.3	0.1

- ✓ I_{on} : Drain Current @ V_{GS}=15V, V_{DS}=10V
- ✓ I_{off} : Minimum Drain Current @ V_{DS}=10V

4. 최적화된 TFT 특성

IGZO 박막의 증착 조건과 게이트 절연막의 물질 및 공정 조건을 최적화하여 확보한 TFT 제조 공정조건을 이용하여 Top Gate 구조의 TFT를 제작하였다. [그림 5]의 (a)는 제작된 TFT의 Transfer 특성이고 (b)는 히스테리시스 특성이며, (c)는 Output 특성이다. [그림 5]의 (a)를 보면 누설전류는 10fA 정도의 매우 낮은 값을 나타내고 있으며, V_{gs}와 V_{ds}가 10V인 조건에서 13μA의 드레인 전류를 나타내고 있다. 그리고 [그림 5]의 (b)에서 순방향과 역방향으로 Transfer 특성 측정 시 문턱전압이 거의 변화가 없음을 알 수 있으며, 문턱전압의 차이는 100mV 이하임을 확인할 수 있었다. 또한 [그림 5](c)의 Output 특성을 보면, 0~10V 사이의 V_{gs}하에서 드레인 전류가 Saturation이 잘 되고 있음을 확인할 수 있었다. [그림 5](a)의 Transfer 특성으로부터 Sub-threshold Swing은 0.16V/decade, On/Off Ratio는 10⁸ 이상임을 확인할 수 있었으며, I_{ds}^{1/2} 대 V_{gs}의 그래프로부터 문턱전압은 0.8V, 이동도는 7.4 cm²/Vs임을 얻을 수 있었다.



[그림 5] 최적화된 IGZO TFT의 특성

III. 산화물 반도체의 디스플레이 응용

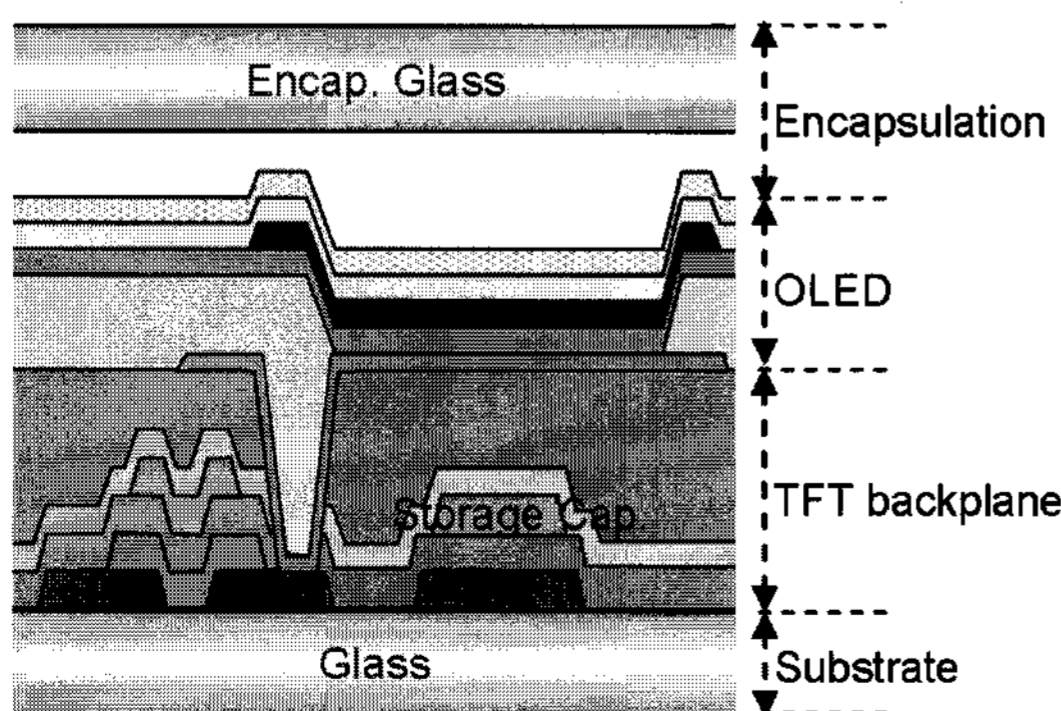
IGZO 박막의 증착 조건과 게이트 절연막의 물질 및 공정 조건을 최적화하여 확보한 TFT 공정조건을 이용하여 3.5 인치 Array 기판을 제작하였다. 제작된 기판의 해상도는 QCIF+로 (176×RGB)×220이며 Sub Pixel 크기는 0.316 mm×0.105mm였다. 화소 구조는 AMOLED에 사용되는 가장 간단한 구조인 2T1C(2 Transistors+1 Capacitor) 구조를 사용하였고, Driving TFT의 크기는 50μm/20μm (W/L), Switching TFT의 크기는 50μm/10μm (W/L)를 사용하였으며, Capacitor의 용량은 0.4pF로 형성하였다. IGZO TFT를 이용하여 제작한 기판의 Spec.을 정리하여 [표 5]에 나타내었다.

[표 5] IGZO TFT를 이용하여 제작한 패널 특성

Display size	3.5 inch diagonal
Resolution	176(×3)×220
Display mode	OLED
Driving TFT	W/L : 50μm/20μm
Switching TFT	W/L : 50μm/10μm
Storage capacitor	0.4pF

1. Top Emission AMOLED

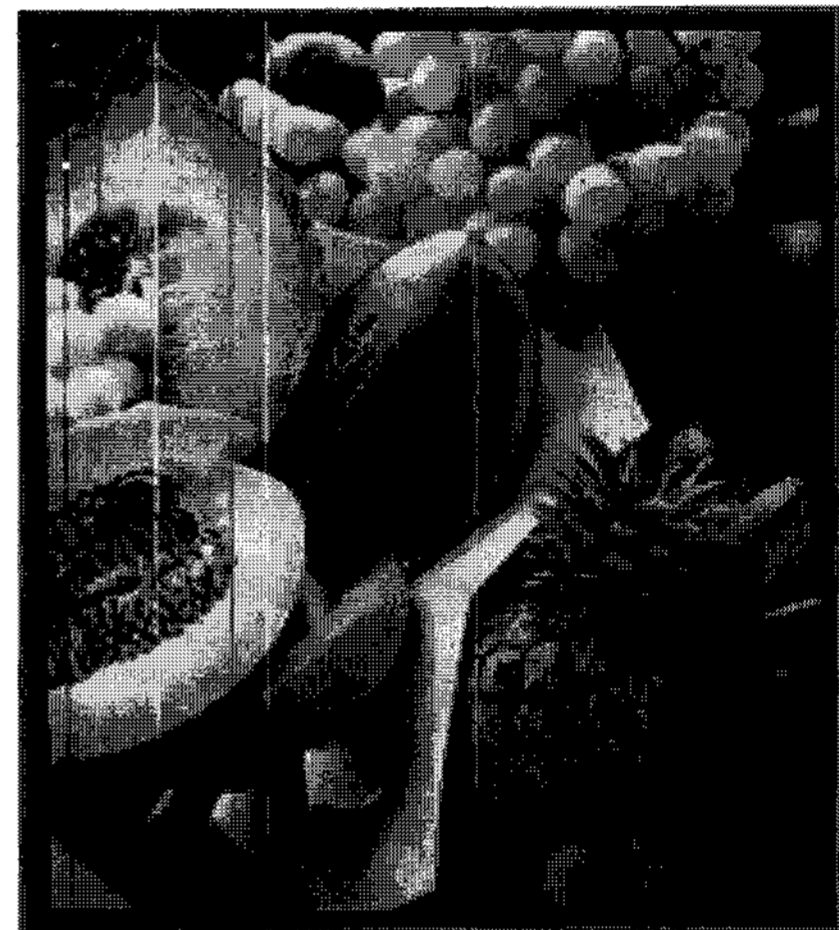
IGZO TFT를 이용하여 Array 패널을 제작하는 데 있어 중요한 부분이 배선 저항이다. 배선 저항이 크면 신호의 Delay가 발생하여 구동할 수 없게 되거나 IR Drop으로 인하여 휘도의 불균일이 발생하게 되므로, 패널 제작 시 Mo 보조전극을 사용하여 배선저항을 감소시켰다. 그리고 Top Gate 구조의 TFT Array 제작 후에 OLED 소자를 증착하기 위해서는 전극을 형성해야 하기 때문에 절연층 형성이 필요하다. 저자 등은 유기 절연막을 형성한 후에 Via Hole을 형성하여 하부에 있는 TFT의 드레인 전극과 상부의 OLED 하부 전극을 전기적으로 연결하였다. 그 후에 하부



[그림 6] AMOLED 패널의 단면도

전극이 반사막 역할을 하는 Top Emission OLED 소자를 형성하고 Glass를 이용하여 Sealing 하였으며, 제작된 AMOLED 패널의 단면도를 [그림 6]에 나타내었다.

[그림 7]은 제작된 Top Emission AMOLED 패널의 구동사진이다.^[9] [그림 7]에 나타난 바와 같이 패널 구동 시 이미지가 선명하게 표현되었으며 Contrast Ratio도 우수한 것으로 나타났다. 그리고 보상회로를 사용하지 않았지만 전면발광 시에도 패널 전체적으로 균일한 휘도를 나타내는 것을 확인하였다. 또한 동영상 구동 시에도 특별한 문제가 없었으며, [그림 7]의 패널은 SID 2007의 Author Interview에서 시연되었다.

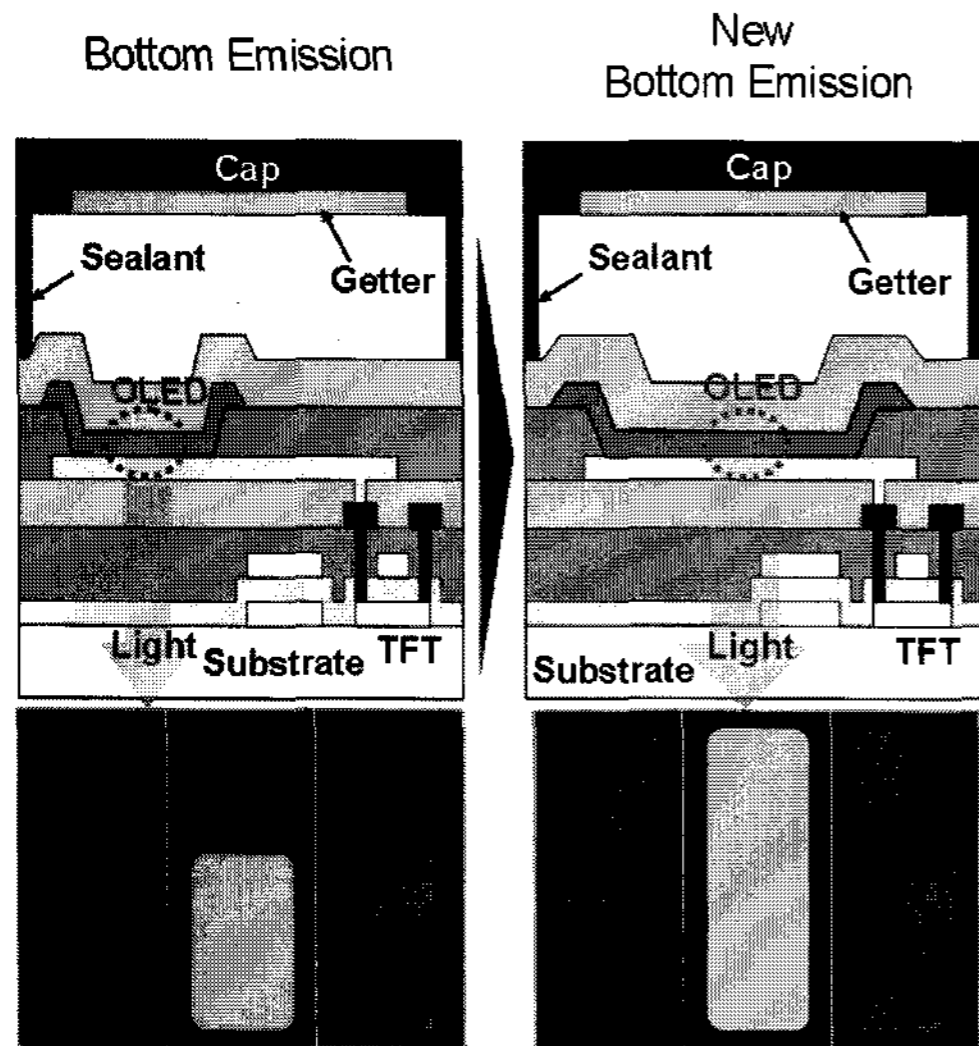


[그림 7] Top emission AMOLED 패널 사진

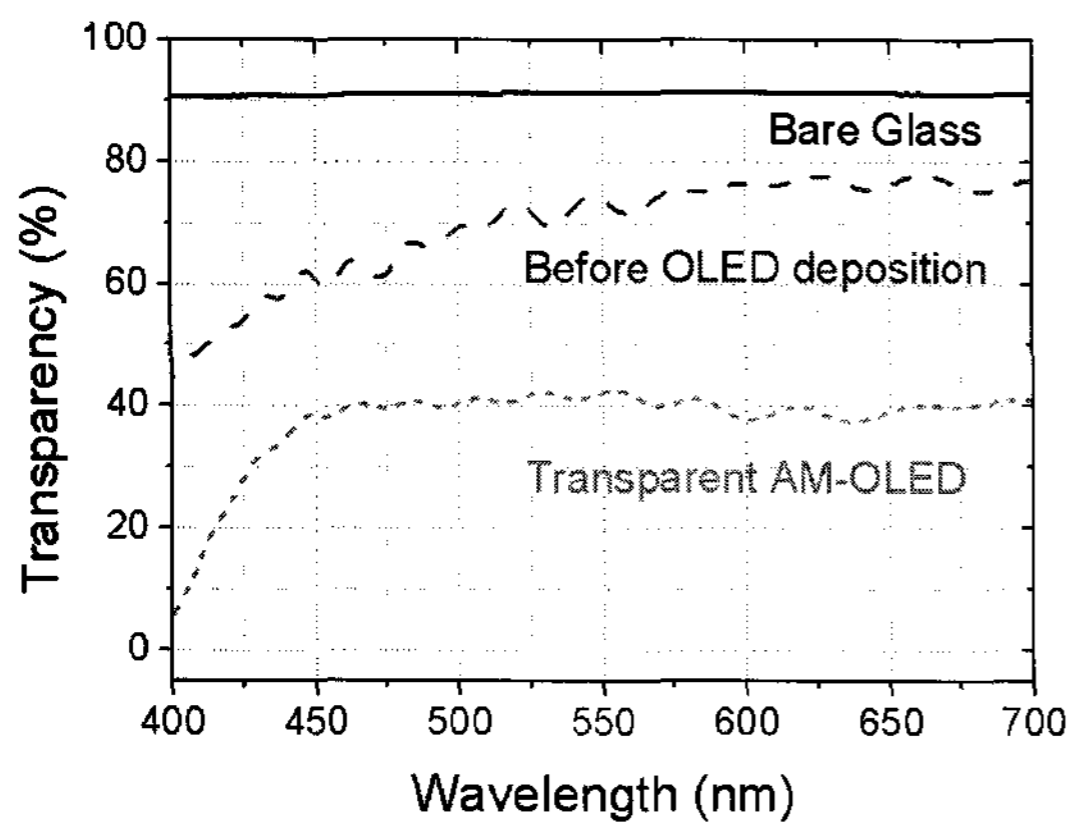
2. Bottom Emission and Transparent AMOLED

기존의 저온 폴리 실리콘 TFT 기판을 이용한 Bottom Emission AMOLED의 경우 TFT 특성의 균일도를 높이기 위하여 일반적으로 보상회로를 사용한다. 따라서 TFT의 개수가 증가하고 배선 부분의 면적이 증가하기 때문에 개구율이 감소하게 되는 단점을 가지고 있다. 반면에 산화물 반도체의 경우 밴드 갭이 크기 때문에 가시 광선 영역에서 투명한 특성을 보인다. 따라서 산화물 TFT를 구성하고 있는 소스/드레인 전극과 게이트 전극을 투명한 물질로 사용하면 Bottom Emission AMOLED의 개구율을 현격하게 증가시킬 수 있다.([그림 8] 참조)

저자 등은 패널 제작 시 Bottom Emission AMOLED 패널의 투명도를 높이기 위하여 TFT 소자의 소스/드레인 전극과 게이트 전극은 모두 ITO를 사용하였으며, 데이터 신호선과 게이트 신호선 역시 모두 ITO를 사용하였다. 하지만, 파워 신호선의 경우에는 ITO만 사용할 경우 저항이 높기 때문에 발생할 수 있는 IR Drop으로 인한 휘도의 불균일도를 최소화 하기 위하여 금속 Bus Line을 추가로 사용하였다. 이때 투과율을 최대화 하기 위하여 Bus Line의 폭을 10μm만 형성하였다.



[그림 8] 기판의 투과율에 따른 bottom emission AMOLED의 개구율 변화



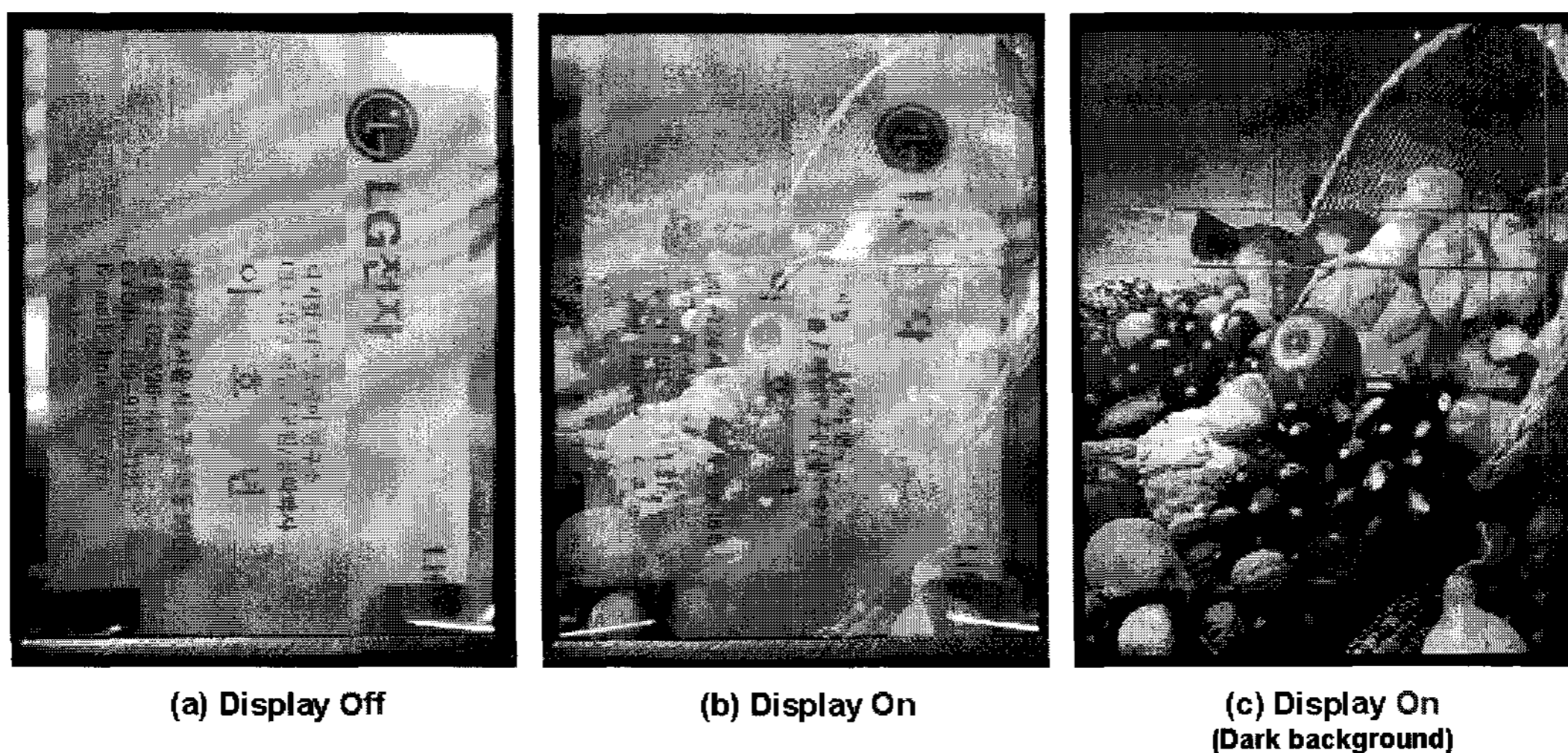
[그림 9] OLED를 증착하기 직전 단계인 절연막까지 형성한 기판과 투명 AMOLED 패널의 투과율

저자 등은 OLED를 증착하기 직전 단계인 절연막까지 형성한 기판의 투과율을 측정된 결과([그림 9]), 550nm의 파장 대에서 70% 이상의 투과율을 나타내는 것을 확인하였다. 그리고 이 기판을 이용하여 Bottom Emission 방식의 OLED 소자를 제작하였고, 구동한 결과를 [그림 10]에 나타내었다.^[13] 구동 이미지가 선명하게 표현되며 Contrast Ratio도 우수한 것을 확인할 수 있었다. 또한 OLED에서 발생하는 빛으로 인한 TFT 소자의 Degradation에 기인한 이미지의 왜곡은 관찰되지 않았다.

[그림 11]은 Bottom Emission AMOLED에 사용한 기판과 동일한 기판을 사용하여 Transparent AMOLED를 제작하여 구동한 패널 사진이다. [그림 11]의 (a)는 패널을 구동하지 않은 상태의 사진이고, (b)는 패널을 구동하여 이미지를 띄운 상태, (c)는 주위를 어둡게 하고 촬영한 사진이다. [그림 11]의 (a)와 (b)를 보면 뒤에 놓여진 명함의 선명하게 보이는 것을 확인할 수 있다. 또한 제작된 Trans-



[그림 10] Bottom emission AMOLED 패널 사진



(a) Display Off

(b) Display On

(c) Display On (Dark background)

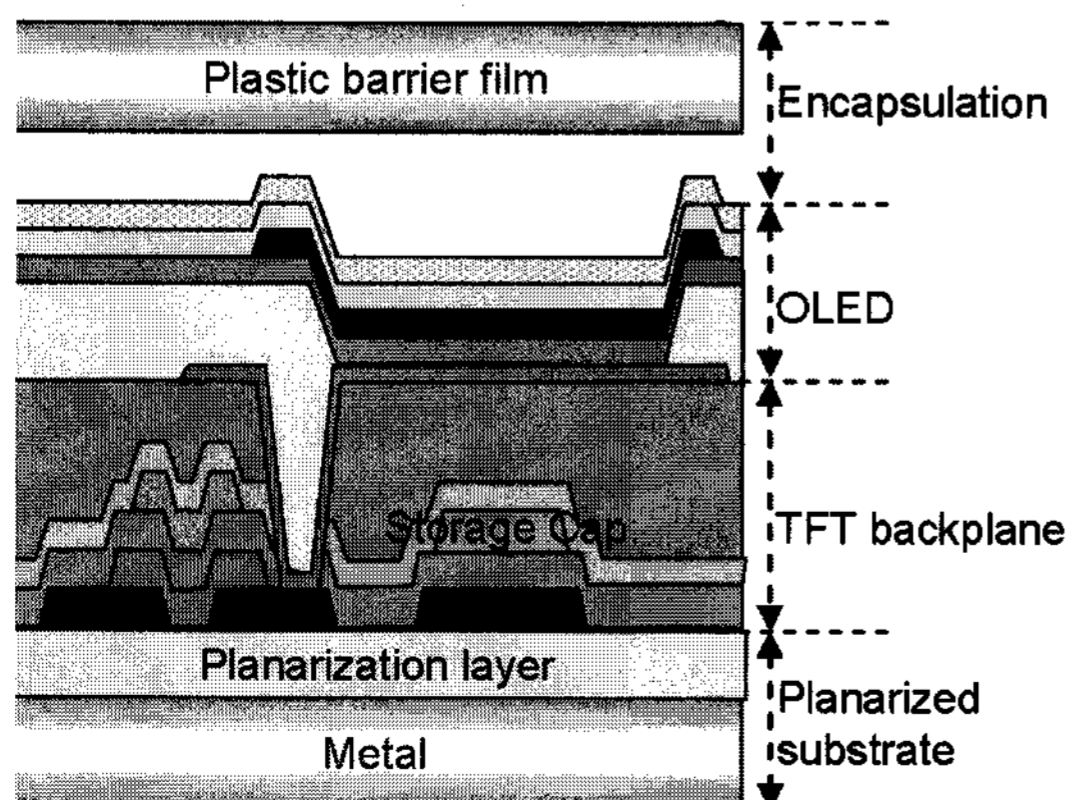
[그림 11] Transparent AMOLED 패널 사진

parent AMOLED 패널은 550nm의 파장 대에서 40% 이상의 투과율([그림 9] 참조)을 나타내었으며, 이미지가 왜곡되지 않고 선명하게 나타나는 것을 확인할 수 있었다. 투명한 디스플레이에 대한 적절한 Application을 발굴한다면, 개발된 Transparent AMOLED의 적용가치가 높다고 생각된다.

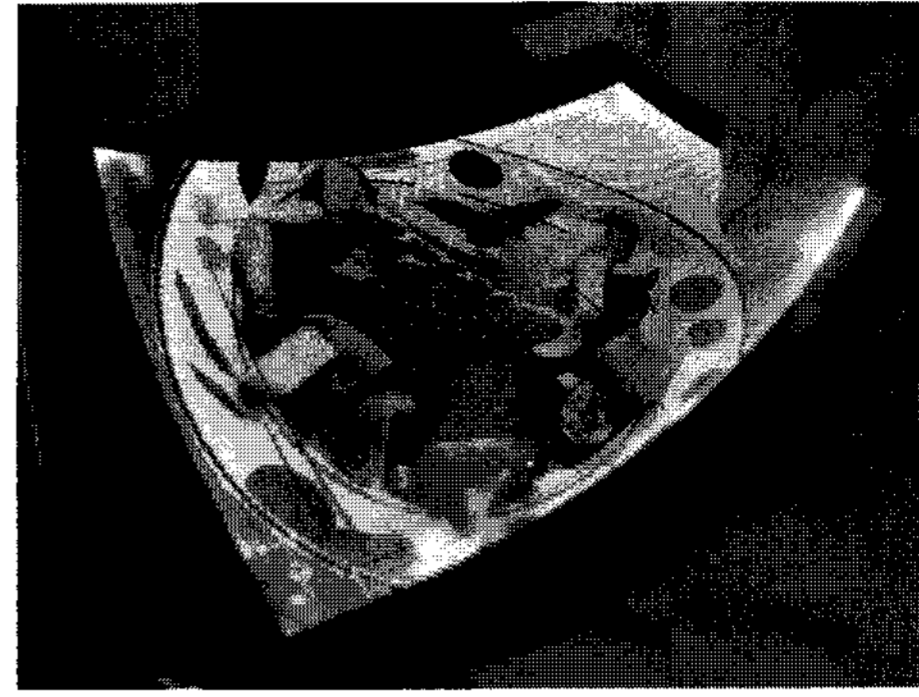
3. 플렉시블 AMOLED

[표 1]에 나타낸 바와 같이 산화물 TFT는 높은 성능을 유지하면서 저온에서 제작될 수 있다. 따라서 공정 온도 관점에서 볼 때, 산화물 TFT가 비정질 실리콘 TFT나 저온 폴리 실리콘 TFT에 비하여 플렉시블 디스플레이에 적용하는데 용이하다고 할 수 있다. 산화물 반도체를 이용하여 플렉시블 AMOLED 소자를 제작할 경우 OLED 소자가 다른 디스플레이에 비하여 수분에 취약하기 때문에, 저자 등은 수분침투방지 특성이 우수하고 열 방출 특성이 우수한 금속 Foil을 기판으로 선택하였다. 그러나 금속 Foil을 기판으로 사용할 경우 금속이 도전성을 지니고 있으므로 표면에 절연층을 형성해야 하며, TFT 소자와 OLED 소자의 특성 확보를 위하여 기판의 평탄도도 우수해야 한다. 저자 등은 유기 절연막을 금속 Foil 위에 형성하여 절연성을 확보함과 동시에 표면의 평탄도(RMS)를 3nm 이하로 확보하였다. 그 후에 Top Gate 구조의 IGZO TFT Array를 형성하였으며 Passivation 후 OLED 소자를 형성하였다. 앞에서 기술한 유리 기판을 사용한 경우와는 달리 금속 Foil을 이용한 플렉시블 AMOLED의 경우에는 휘어지는 특성을 위하여 Encapsulation 물질 역시 플렉시블한 특성을 지니는 물질을 사용해야 한다. 따라서 저자 등은 플라스틱 필름 위에 수분 및 산소의 침투를 방지할 수 있는 수분침투방지막이 증착된 필름을 사용하여 OLED 소자를 Sealing 하였다. 본 절에서 기술된 플렉시블 AMOLED의 단면도를 [그림 12]에 나타내었다.

저자 등은 0.1mm 두께의 Stainless Foil을 이용하여 플렉시블 AMOLED를 제작하였고, 제작된 패널의 정지영상 사진을 [그림 13]에 나타내었다.^[14] IMID 2007의 Author



[그림 12] 플렉시블 AMOLED 패널의 단면도



[그림 13] 플렉시블 AMOLED 패널 사진

Interview에서 시연된 [그림 13]의 플렉시블 AMOLED 패널은 이미지가 선명하게 표현되며 Contrast Ratio도 우수한 것으로 나타났다. 그리고 금속 Foil에 IGZO 산화물 TFT를 형성하여 특성을 측정하고 유리 기판에 형성한 TFT와 유사한 특성을 나타내는 것을 확인하였으며, 반지름 4cm의 곡률을 가지고 휘어져 있는 상태에서도 평탄한 상태와 유사한 TFT 특성을 나타내는 것을 확인하였다. 또한 기판이 휘어져 있는 상태에서도 정지화상 및 동영상 구동에 특별한 문제가 없는 것을 확인할 수 있었다.

IV. 결 론

본 기고에서는 LG전자에서 개발해 온 산화물 TFT의 특성 및 산화물 TFT를 기판으로 이용하여 제작한 다양한 형태의 AMOLED에 대하여 논하였다. 저자 등은 2T1C 화소 구조의 Top Emission, Bottom Emission, Transparent 및 Flexible AMOLED 패널이 모두 성공적으로 구동되는 것을 확인하였다. 또한 앞에서 언급한 바와 같이, 산화물 TFT는 기존에 사용되고 있는 비정질 실리콘 TFT와 저온 폴리 실리콘 TFT 각각의 장점인 높은 이동도와 우수한 균일도라는 특성을 지니고 있어, 향후 대면적 AMOLED 소자의 기판으로 사용될 가능성이 매우 높다고 할 수 있다. 그러나 산화물 TFT의 경우 반도체 층의 증착조건, 게이트 절연막의 물질과 증착조건, Passivation 등의 공정에 의하여 특성이 쉽게 변화되므로, 각각의 공정조건을 최적화하는 것이 매우 중요하다.

향후 산화물 TFT는 투명하다는 특성을 이용하여 창문과 정보표시장치의 기능을 겸하는 스마트 창, 투명성을 강조한 디스플레이 패널 등에도 사용될 수 있으리라 기대된다. 또한 산화물 TFT가 저온공정이 용이하다는 특성을 이용한다면 금속 Foil을 기판으로 이용한 디스플레이 외에도 플라스틱 필름을 기판으로 이용한 디스플레이에도 사용이 가능하다고 판단된다.

현재까지 발표된 연구결과를 살펴보면 산화물 TFT는 개발 역사가 상당히 짧음에도 불구하고 발전속도가 매우 빠르다고 할 수 있다. 아직까지 산화물 TFT의 신뢰성에 대한 검증 및 개선이 충분히 이루어지지 않았으나, 좀 더 많은 연

구가 진행된다면 빠른 시간 내에 산화물 TFT의 산업화가 가능하리라 생각한다.

감사의 글

본 연구는 부분적으로 정보통신부 및 정보통신연구진흥원의 IT 신성장동력핵심기술개발사업[2006-S-079-01]의 일환으로 수행되었으며, 이에 감사드립니다.

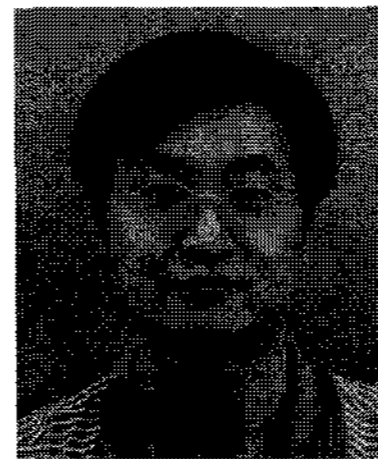
참고 문헌

- [1] T. Urabe, T. Sasaoka, K. Tatsuki, and J. Takaki, SID (2007) 161.
- [2] M. J. Powell, C. Van Berkel, I. D. French, and D. H. Nicholls, Appl. Phys. Lett. Vol.51, (1987) 1242.
- [3] T. Suzuki, Nucl. Instr. And Meth. In Phys. Res. B Vol.237 (2005) 395.
- [4] S.-H. Jung, W.-J. Nam and M.-k. Han, SID (2002) 622.
- [5] H.-N. Lee, J. Kyung, M.-C. Sung, D. Y. Kim, S. K. Kang, S.-J. Kim, C. N. Kim, H.-G. Kim and S.-t. Kim, JSID Vol.16 (2008) 265.
- [6] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano and H. Hosono, Science Vol.300 (2003) 1269.
- [7] E. Fortunato, A. Pimentel, L. Pereira, A. Goncalves, G. Lavareda, H. Aguas, I. Ferreira, C. N. Carvalho and R. Martins, J. Non-Cryst. Solids Vol.338-340 (2004) 806.
- [8] T. Hirao, M. Furuta, H. Furuta, T. Matsuda, T. Hiramatsu, H. Hokari, M. Yoshida, SID (2006) 18.
- [9] H.-N. Lee, J. Kyung, S. K. Kang, D. Y. Kim, M.-C. Sung, S.-J. Kim, C. N. Kim, H.-G. Kim, and S.-t. Kim, SID (2007) 1826.
- [10] H.-H. Hsieh and C.-C. Wu, SID (2006) 21.
- [11] K. Nomura et al., Jpn. J. Appl. Phys. Vol.45 (2006) 4303.
- [12] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano and H. Hosono, Nature Vol.432 (2004)

488.

- [13] H.-N. Lee, S.-J. Kim, D. Y. Kim, C. N. Kim, H.-G. Kim and S.-t. Kim, ITC (2008) 287.
- [14] M.-C. Sung, H.-N. Lee, C. N. Kim, S. K. Kang, D. Y. Kim, S.-J. Kim, S. K. Kim, S.-K. Kim, H.-G. Kim and S.-t. Kim, IMID (2007) 133.
- [15] H. Yabuta, M. Sano, K. Abe, T. Aiba, T. Den, H. Kumomi, K. Nomura, T. Kamiya and H. Hosono, Appl. Phys. Lett. Vol.89 (2006) 112123.
- [16] H. N. Lee, J. W. Kyung, S. K. Kang, D. Y. Kim, M. C. Sung, S. J. Kim, C. N. Kim, H. G. Kim, and S. T. Kim, IDW (2006) 663.

저자 소개



이 호 년

1991~1995 : KAIST 전자재료공학과 학사, 1995~1997 : KAIST 재료공학과 석사, 1997~2001 : KAIST 재료공학과 박사, 2001~현재 : LG전자 책임연구원



김 흥 규

1985~1989 : 서울대학교 무기재료공학과 학사, 1989~1991 : 서울대학교 무기재료공학과 석사, 1991~현재 : LG전자 책임연구원



김 성 태

1979~1982 : 서울대학교 공과대학 금속공학과 학사, 1982~1987 : Stevens Institute of Technology M.S/Ph.D. (Materials science), 2002~2005 : LG 전자기술원 소재재료 연구소장, 2006~현재 : 한국 정보디스플레이 학회 협동 부회장, 2006~현재 : LG전자 디지털 디스플레이 연구소장