

기술 특 집

Oxide Semiconductor TFT

장성필, 이상렬 (한국과학기술연구원)

I. 서 론

최근 산화물 반도체에 대한 연구가 활발히 진행되고 있다. 이러한 연구에 대한 필요성으로는 첫째, 기존의 Si 기반의 기술로는 차세대 디스플레이소자로 각광받는 OLED를 동작 시키기 위한 switching 소자로써 amorphous Si(a-Si)기반의 TFT 소자의 mobility에 한계를 느꼈으며, 둘째, 기존 a-Si 기반의 소자는 bias stress에 의해 threshold voltage (문턱전압)이 shift하는 현상에 의해 오동작 하는 단점이 있는데 이를 개선하기 위해서는 별도의 보정회로가 필요하게 되고, 결국 개구율과 비용적인 측면에서 한계를 극복하기 어렵기 때문이다. Excimer Laser Annealing(ELA) poly-Si TFT의 경우, a-Si TFT에 비해서 높은 이동도를 갖으며, threshold voltage shift 현상이 적다는 장점을 가지고 있으나, laser annealing에 의한 polycrystalline structure

를 형성함에 있어서 uniformity 가 떨어진다는 단점을 가지고 있다. 이러한 Si-technology의 문제점들을 해결하기 위하여 oxide-semiconductor가 주목을 받게 되었다.

II. Why oxide-semiconductor?

Oxide Semiconductor는 high mobility($1-100\text{cm}^2/\text{Vs}$)와, direct semiconductor이며, wide band-gap을 갖는 semiconductor로써, Si 기반의 소자와는 다르게 post-oxidation 현상이 발생하지 않으므로 소자의 특성변화가 적은 장점이 있다. 또한 상온에서 amorphous 또는 polycrystalline structure를 갖기 때문에, 별도로 grain을 형성하기 위한 annealing 과정이 필요하지도 않으며, TFT 소자의 uniformity 또한 우수한 것으로 보고 되어지고 있다. 다만

[표 1] Advantages of Oxide TFT

ITEM	ELA p-Si	Non-laser p-Si TFT	$\mu\text{-Si}$	a-Si TFT	Oxide TFT	
Mobility (cm^2/Vs)	50~200	20~100	1~20	0.5~1	~100	
TFT type	PMOS, CMOS	PMOS, CMOS	NMOS	NMOS	NMOS	
TFT uniformity	Worse	Medium	Better	Better	Better	
Process Step	PMOS : 5~6 CMOS : 9~10	PMOS : 5~6 CMOS : 9~10	5~6	4~5	4~5	
Equipment investment	High	Medium	Low	Low	Low	
Compatibility with a-Si TFT line	Not	Medium	OK	OK	OK	
C O S T	TFT	High	Medium	Low	Low	Low
	Module	Low (Integrated Driver)	Low (Integrated Driver)	High (non-integrated)	High (non-integrated)	Medium (non-integrated)
	Total	Profitable (small size panel)	Medium	High (Large size panel)	High (Large size panel)	Profitable (Large size panel)
Current Stability	Stable	Stable	Stable	Unstable	Stable	

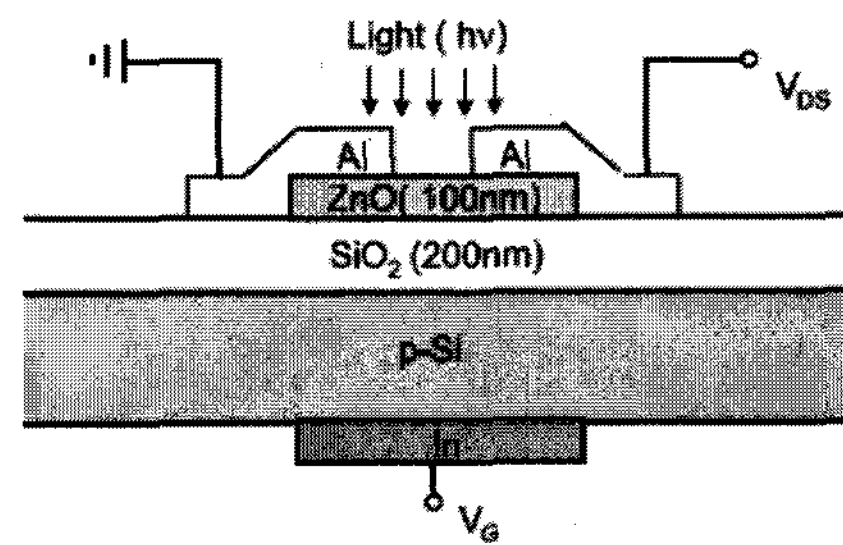
oxide semiconductor는 oxygen-vacancies와 zinc-interstitials에 의한 normally n-type으로 보고 되어지고 있으며 p-type doping이 어려운 단점을 가지고 있어서, 아직까지 CMOS type의 device를 구현하는 것은 속제로 남겨지고 있으며, 현재까지 oxide semiconductor의 defect를 control하기 위한 노력이 많이 진행되고 있다.

III. Problems & Research tendencies?

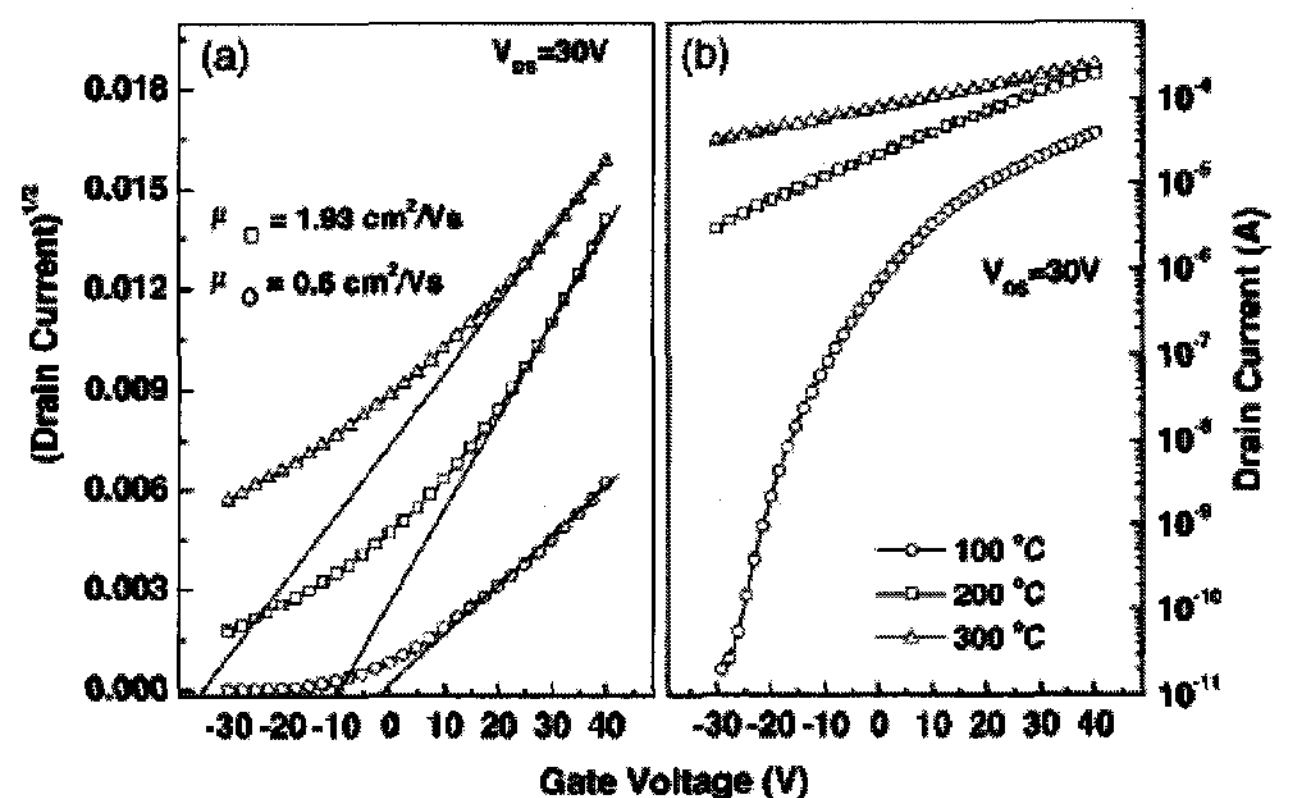
Oxide-TFT를 제작함에 있어서 가장 큰 문제점은 신뢰성의 향상이다. TFT의 구조로는 크게 top-gate와 bottom-gate의 두 가지 구조가 있는데, top-gate 구조는 channel layer가 외부로 드러나지 않기 때문에, 소자가 만들어진 후에는 외부환경에 의해 damage를 입을 확률이 적다는 것이고, active-layer가 substrate 위에 바로 올라가는 구조이기 때문에 가장 안정적인 구조로 성장되기 때문에, mobility가 높다는 장점을 가지고 있다. 반면에 bottom-gate 구조는 active-layer가 gate-insulator 위에 올라가는 구조이기 때문에, final-layer의 roughness에 영향을 받게 된다. 따라서 top-gate보다는 낮은 mobility를 갖게 되는데, 이를 개선하기 위한 많은 연구가 진행되어 왔으며, 현재 top-gate structure 못지않은 mobility를 나타내는 bottom-gate structure의 TFT가 제작이 되어 보고된 바 있다. bottom-gate의 가장 큰 장점으로서는 기존의 Si 기반의 공정라인을 그대로 이용할 수 있다는 것이며, 이러한 부분에 비추어 볼 때, top-gate 방식보다는 bottom-gate 방식의 구조에 중점을 두어 연구를 진행하게 될 것은 자명한 일이다. 2002년에 일본의 Satoshi Masuda 그룹에서 처음 ZnO 기반의 TFT를 발표한 이후로 oxide-TFT에 대한 많은 문제점이 제기 되어왔고, 이러한 문제점들을 해결하기 위한 많은 연구가 수행되어졌다. oxide-TFT의 가장 먼저 해결해야 할 문제중의 하나는 channel의 carrier concentration을 control하는 문제이다. 순수하게 binary compound를 놓고 고려해보았을 때, ZnO라는 material은 oxygen-vacancies와 zinc-interstitials에 의해 highly n-type을 나타내고 있다. 이러한 특성을 조절하기 위해, zinc을 대신하여 1족 원소를 또는 oxygen을 대체할 5족 원소를 doping하여 n-type carrier를 compensation시키는 방법으로 concentration을 control하는 연구가 진행되는가 하면, defect 자체는 그대로 두되, defect의 절대적인 수치를 줄이기 위해서 active-layer의 thickness를 control하여 concentration을 control하는 연구 또한 진행되었다. 그리고 이와는 다르게 conducting material의 high mobility 특성을 이용하기 위하여, 공정변수를 조절하여, conductivity를 control하여, channel로 사용하는 연구와, conducting material을 그대로 이용하되, gate-insulator를 ferroelectric을 이용하여 TFT 특성을 선보인 연구 또한 진행된 사례가 있다. Oxide semiconductor material를 크게 분류하면, binary compound, ternary compound 그리고 quaternary compound로 나뉘어질 수 있다.

1. Binary compound oxide semiconductor 연구동향

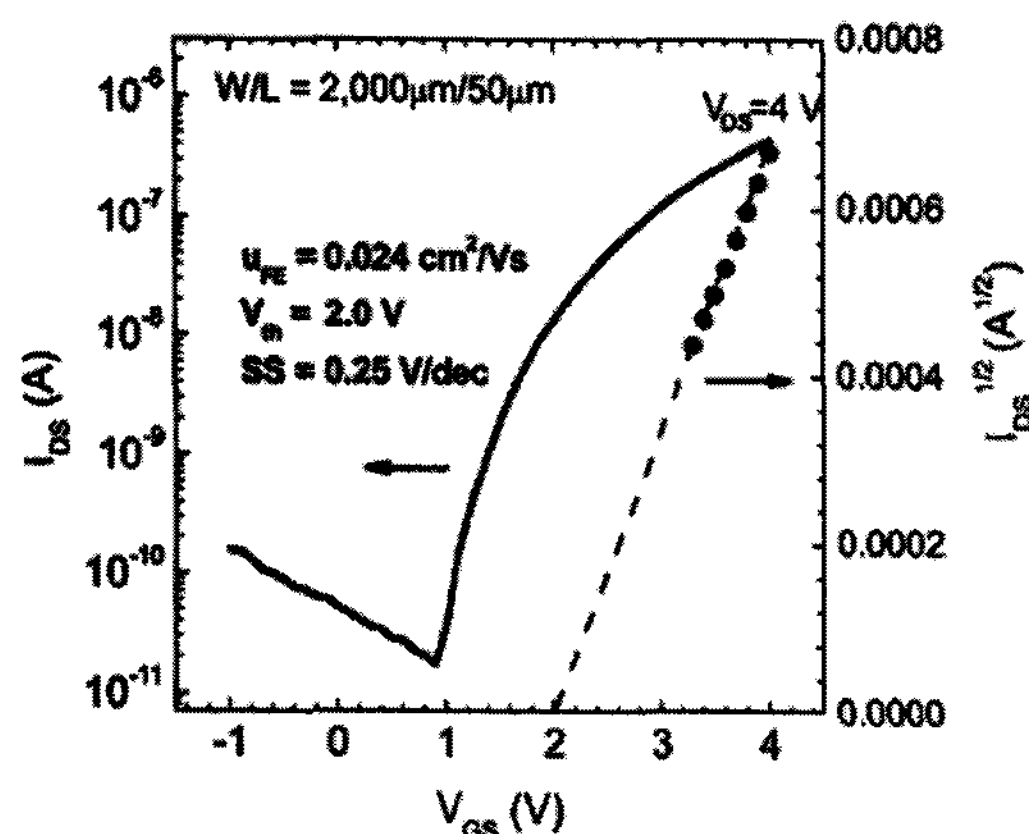
Binary compound oxide semiconductor는 2가지 원소로 구성되어진 material을 말하며 ZnO, SnO₂, In₂O₃가 여기에 속한다. Binary compound material의 근본적인 문제점은 Oxygen vacancy를 control하기 어렵다는 것과 defect에 의해 normally n-type이라는 것에 있다. 이러한 material들에 I-V족 dopant를 어떻게 효과적으로 doping하여 p-type material을 만들 것인가에 중점을 두고 연구가 진행 중이며, 현재까지는 n-type material을 이용한, NMOS에 대한 연구를 진행 중에 있다. 하지만 신뢰성향상에 대한 문제가 지속적으로 거론되면서, 아직까지 양산체제를 갖추고 있지는 않은 편이다. 2005년도 이전의 연구결과들을 살펴보면, 주로 Bottom-gate structure의 형태로 진행이 되었고, 주된 목표는 Mobility와 Leakage current 특성을 개선하는 것에 대한 연구들이 진행되었으며, 다른 한편으로는 Photo-detector application에 대한 연구들이 진행되었다. 미국 Oregon 주립대의 J. F. Wager 그룹에서는 ZnO 기반의 TFT에 대한 Channel mobility에 대한 연구결과를 발표하였고, 포르투갈의 E. Fortunato 그룹에서는 주로 flexible electronics를 위한 상온공정에 대한 연구결과를, 한국의 연세대학교 임성일교수 연구팀에서는 Photo/UV-detector로의 응용가능성과, Hydrogen treatment를



[그림 1] 연세대 임성일교수 팀의 Photo-detector를 위한 ZnO TFT의 구조

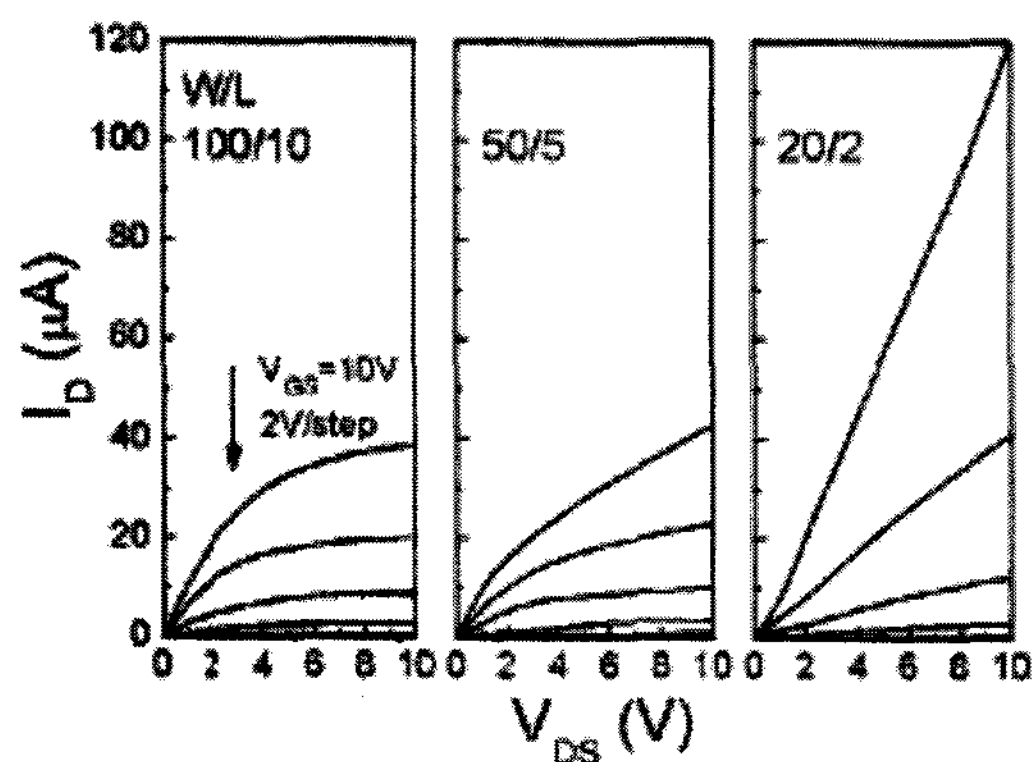


[그림 2] 연세대 임성일교수 팀의 Hydrogen treatment를 통한 Mobility 향상의 결과

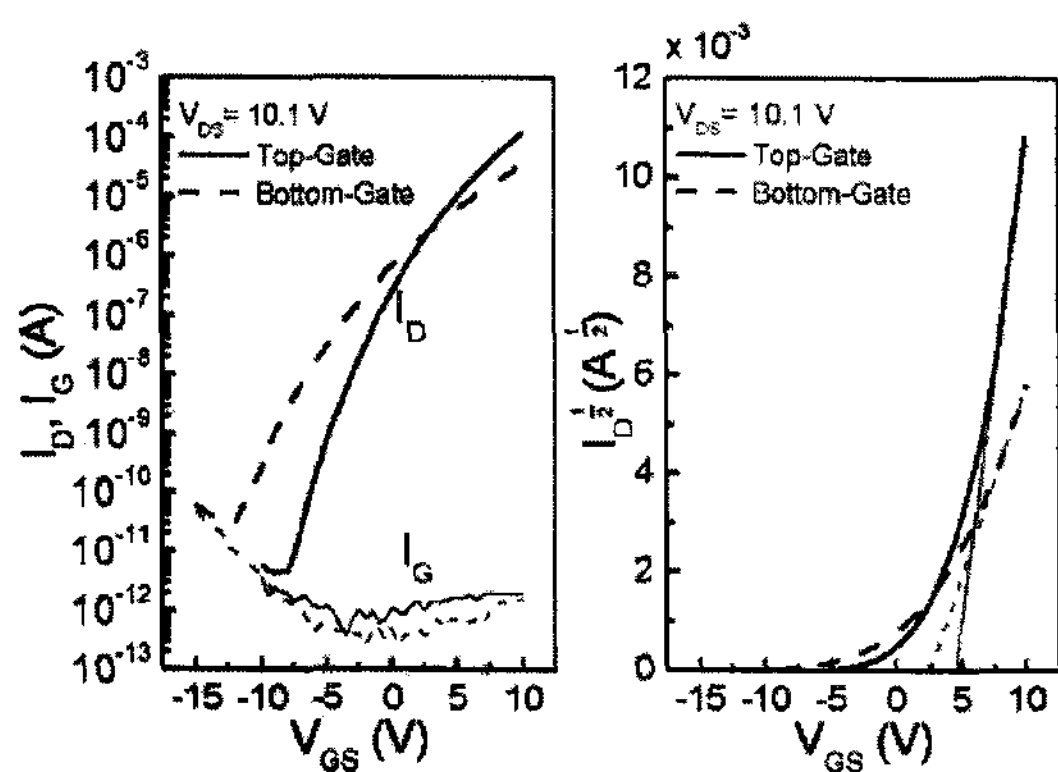


[그림 3] KIST의 김일두박사 팀의 BZN을 이용한 Low-voltage ZnO-TFT의 동작특성

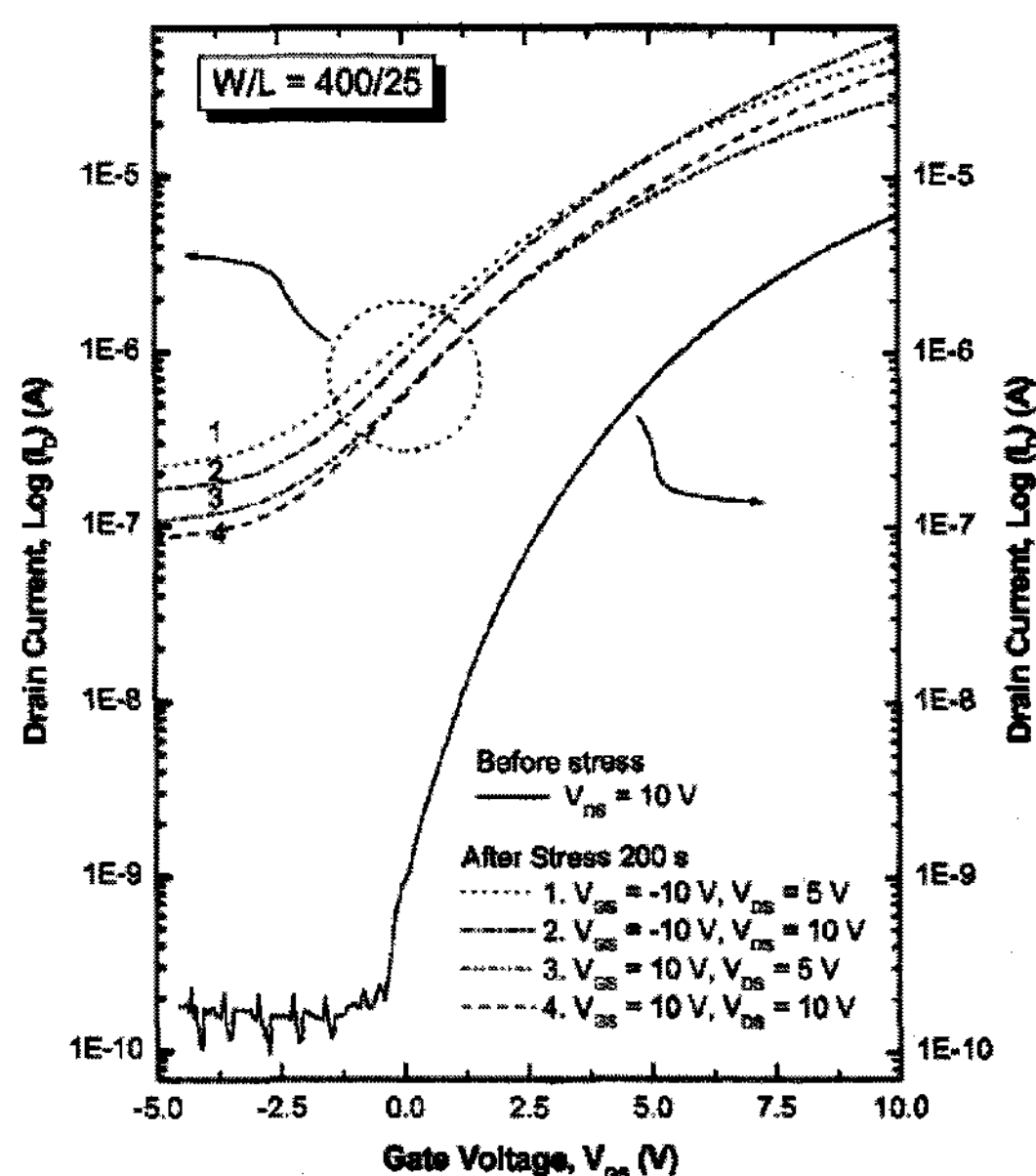
통한 channel mobility 향상에 대한 연구결과를 발표하였으며, 한국과학기술연구원의 김일두박사 팀에서는 저전압 구동소자를 위한 ZnO-TFT를 만들기 위해 BZN(Bismuth-Zinc-Niobium-Oxide)을 insulator로 이용한 TFT에 대한 연구결과를 발표했다. 이 시점까지의 연구결과를 보면, 소자의 Stability는 거의 거론되지 않았으며, ZnO 기반의 TFT의 실현 가능성을 측정하던 시기로 보여진다.



[그림 4] Taiwan의 H. H. Hsieh 그룹에서 발표한 W/L ratio에 따른 TFT의 특성



[그림 5] Taiwan의 H. H. Hsieh 그룹에서 발표한 a-ZnO 기반의 TFT의 특성



[그림 6] KAIST의 박성주교수 팀에서 발표한 ZnO TFT의 Bias-stress에 의한 Stability 특성

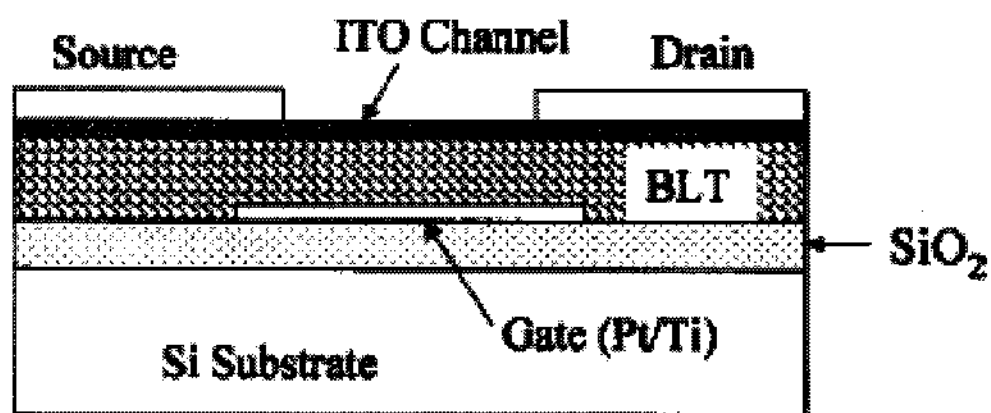
한편, 2005년 이후부터 본격적으로 Oxide-semiconductor에 대한 관심이 급격하게 증가하면서, 세계 유수의 그룹에서 연구를 진행하기 시작하게 되는데, 이는 실질적으로 각 저널에 Publishing되어지는 논문의 편수만 찾아보아도 확연하게 차이를 보이고 있다. 2005년 이후에는 Taiwan의 H. H. Hsieh 그룹에서 TFT Channel의 W/L Ratio에 의한 특성변화에 대한 결과를 보고하였고, ZnO의 thickness를 조절하여 amorphous-ZnO를 channel로 이용한 연구결과도 발표되었다. 또한, 소자의 Stability에 대한 관심이 증가하면서, Oxide-semiconductor를 channel로 이용한 TFT의 Stability에 대한 결과 또한 보고 되어지고 있다.

2. Ternary compound oxide semiconductor 연구동향

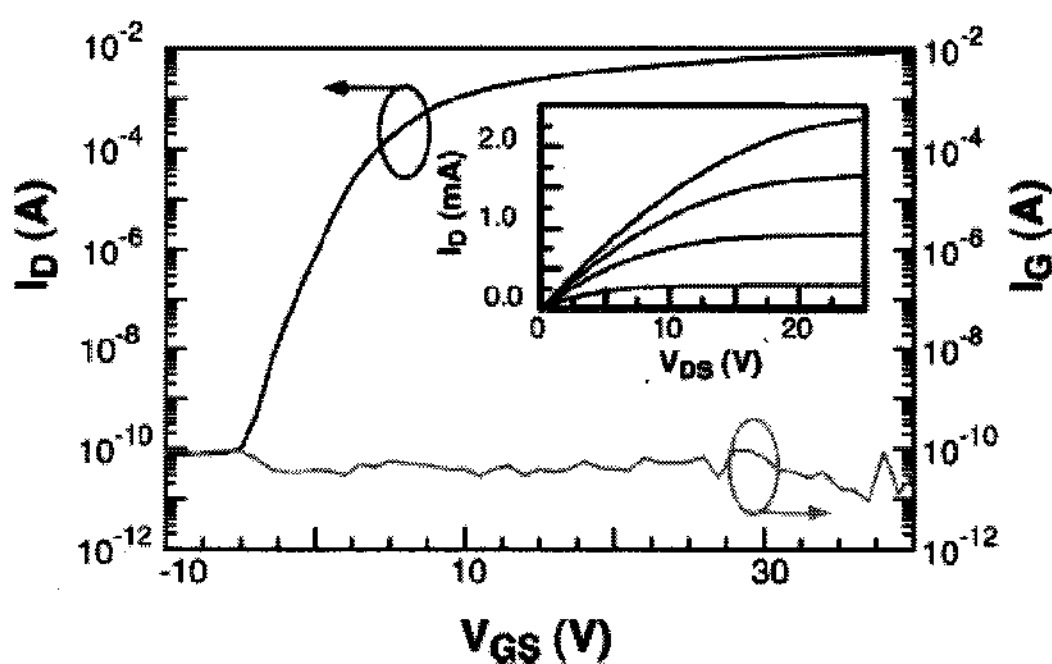
Ternary compound oxide semiconductor는 3가지 원소로 구성 되어진 material을 말하며 주로 ZnO에서 oxygen-vacancies를 doping을 통하여 carrier concentration을 control하고자 하는 의도로 연구가 진행되어져 왔으며, n-type material로써 ZnO 기반의 IZO, ZTO와, In₂O₃ 기반의 IZO, IGO가 여기에 속한다. 자세히 들여다보게 되면 대부분의 Oxide semiconductor에는 Indium이 포함되어 있는 것을 보게 되는데 이는 In₂O₃가 bixbyite 구조로써 octahedral site를 공유함으로 인해 high-mobility의 특성을 갖게 되는 것을 이용한 것이다. 이와 더불어 Transparent Conducting Oxide(TCO)에 대한 연구도 활발히 진행되고 있는데, ZnO에 3족 원소인 Ga, Al을 첨가하여 carrier concentration을 control하여 N-type semiconductor의 특성을 갖게 하는 것에 그치지 않고, Heavily doping을 수행하여, Fermi Level을 Conduction Band보다 위쪽으

로 위치시켜서 Conducting 특성을 갖게 하는 연구도 수행되어지고 있다. TCO의 연구에 대한 필요성은 현재 사용되어지는 TCO인 ITO를 대체하기 위한 용도로 연구되어지고 있는데, 이는 현재 지구상에 존재하는 In의 양의 고갈과 In의 가격이 비싸기 때문에 이를 대체하기 위한 TCO를 개발하기 위하여 연구를 진행하고 있으며, 현재 Commercial ITO의 ρ (Resistivity) = $1.57 \times 10^{-4} [\Omega \cdot \text{cm}]$ 에 근접할 수 있는 TCO에 대한 연구가 진행되고 있고, 현재 이에 대한 성과로써, 현재 ITO에 근접한 특성을 갖는 Al-doped ZnO (AZO)와 Ga-doped ZnO(GZO)의 결과 또한 보여지고 있다. 2005년 이전의 연구동향을 살펴보면, Ternary compound는 J. F. Wager 그룹에 의한 Indium-Zinc-Oxide(IZO)기반의 TFT가 보고된 바 있으며, Indium의 대체할 Material로써 Tin(Sn)을 사용한 Zinc-Tin-Oxide(ZTO)에 대한 TFT의 특성과 Passivation에 의한 TFT의 특성변화에 대한 연구결과를 발표하였지만, 매우 Conductive한 특성을 갖는 Sn을 control하는 것 또한 해결해야 할 과제중의 하나이다. 또한 주목할 만한 결과중의 하나로써, 기존에 TCO로써 이용되어지던 ITO를 Channel로 사용하고, Gate-insulator를 Ferroelectric을 사용함으로써, TFT 특성을 보고하였는데, 이는 Conducting Material의 또 다른 발전 가능성을 제시한 연구결과라고 볼 수 있다.

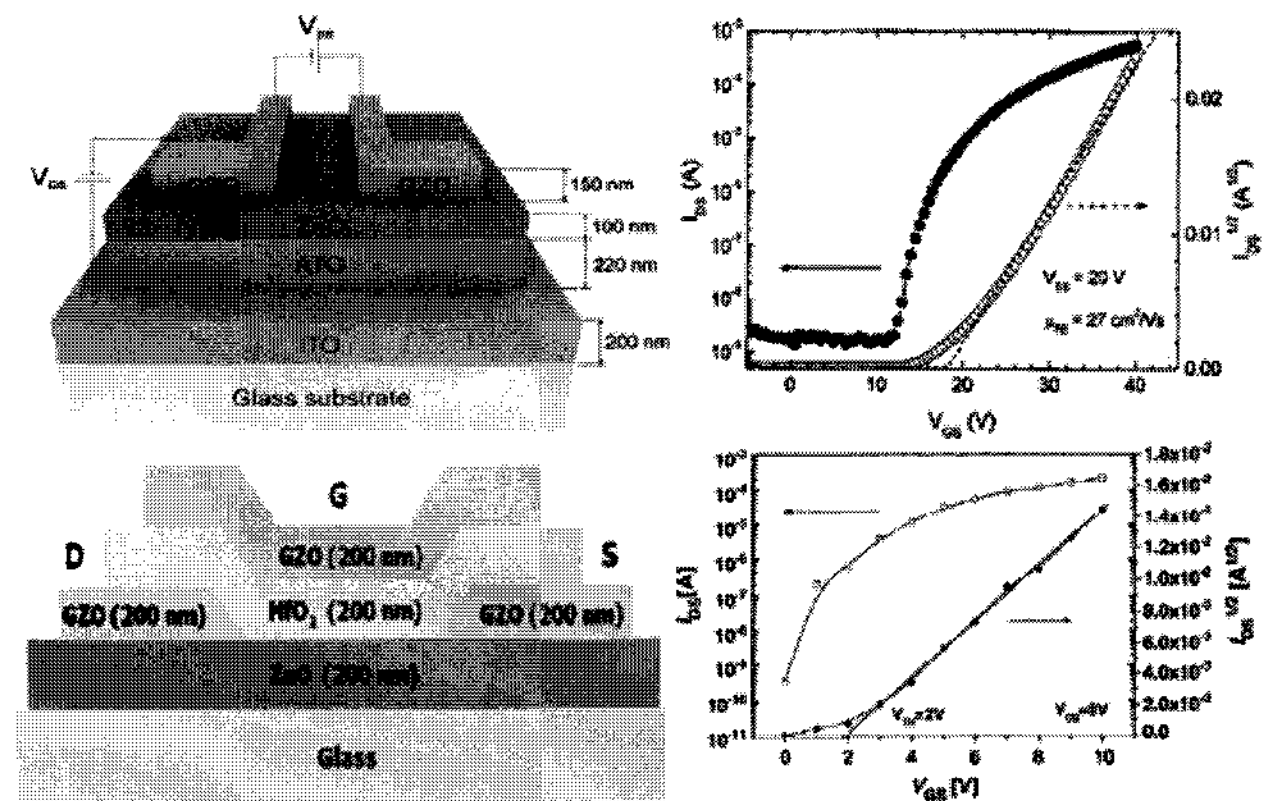
2005년 이후의 연구결과들을 보면, TCO로써 AZO와 GZO에 대한 연구결과들이 보고되어지는 것을 볼 수 있다. Indium의 고갈과 함께 가격상승의 요인이 되면서부터, ITO를 대체할 Material에 대한 연구결과들이 보고되고 있으며, 대표적으로 포르투갈의 E. Fortunato 그룹과, 본 연구팀에서는 GZO를 사용한 소자에 대한 연구를 진행하고 있다.



[그림 7] 일본의 T. Miyasako 그룹에서 발표한 ITO와 BLT를 이용한 TFT의 구조



[그림 8] 미국 Oregon 주립대의 J. F. Wager 그룹에서 발표한 ZTO-TFT의 특성곡선



[그림 9] E. Fortunato 그룹과 본 연구팀에서 연구중인 GZO를 Electrode로 사용한 TFT의 구조와 특성 (위) Bottom-gate 방식, (아래) Top-gate 방식

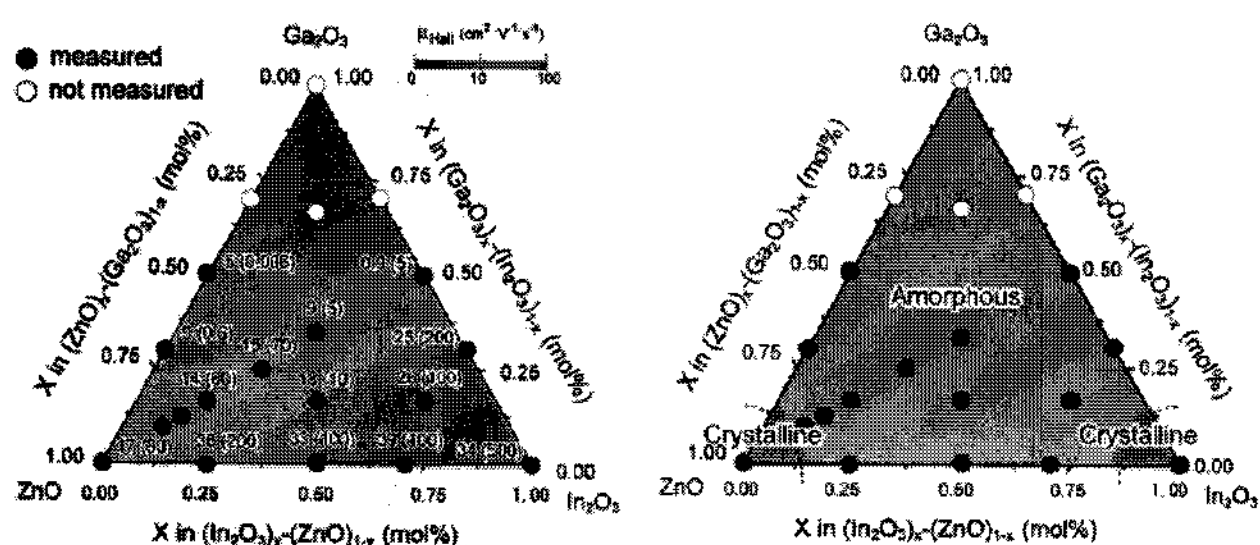
3. Quarternary oxide semiconductor 연구 동향

Quaternary compound materials로는 대표적으로 2003년에 일본 Tokyo Institute of Technology(TIT)의 Hideo Hosono박사의 $(\text{In}_2\text{O}_3\text{-Ga}_2\text{O}_3\text{-ZnO})$ IGZO가 있다. Hosono 박사는 ZnO에서 Carrier concentration과 Conductivity를 Control하기 위해서 Indium(In)과 Gallium(Ga)을 사용하게 되었는데, 2족 원소인 Zn을 대체하여 3족 원소인 Ga를 첨가하여, carrier concentration을 control하였고, In_2O_3 가 Bixbyite 구조를 갖는 점에 착안하여, 이러한 구조적 특성인 High-mobility를 활용하기 위해 In을 Conductivity를 Control하기 위한 원소로 첨가하여 $\text{In}_2\text{O}_3\text{-Ga}_2\text{O}_3\text{-ZnO}$ (IGZO)를 만들게 되었다. IGZO는 상온에서 Amorphous structure를 갖게 되는데, 그럼에도 불구하고 High-mobility 특성을 나타내는 Material로써 현재 국내외 많은 연구소와 기업들에 의해서 연구 되어지고 있다. IGZO와 SGZO($\text{SnO}_2\text{-Ga}_2\text{O}_3\text{-ZnO}$)의 비교실험을 한 결과에서, IGZO 기반의 소자에 비해 SGZO 기반의 소자의 특성이 비교적 좋지 못한 것으로 결과가 보고 되어지고 있으며, 현재 국내외 많은 기업들에서 IGZO 기반의 소자에 대한 연구가 진행되어지고 있다. 2007년에 삼성 SDI의 김민규박사 그룹과 정

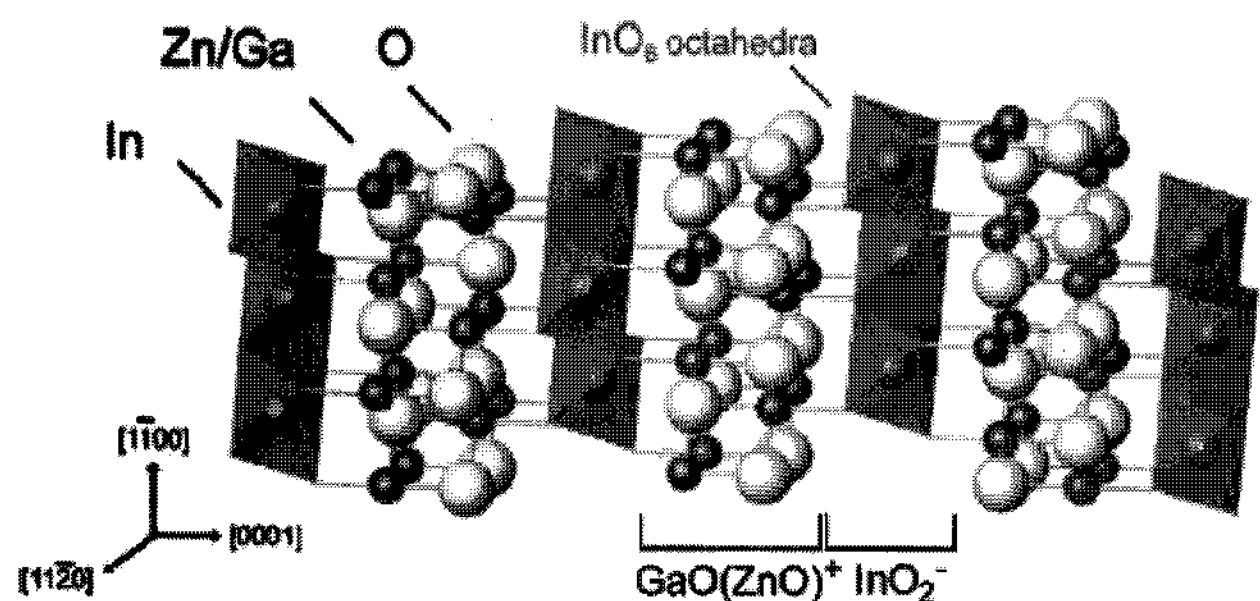
[표 2] 삼성SDI의 정재경박사 그룹에서 발표한 Co-sputtering에 의한 IGZO-TFT의 특성

rf power of IZO target	0 W	300 W	400 W	600 W	700 W
In/(In+Ga+Zn)	0.40	0.63	0.65	0.73	0.76
Ga/(In+Ga+Zn)	0.43	0.26	0.23	0.16	0.13
Zn/(In+Ga+Zn)	0.17	0.11	0.12	0.11	0.11
N_i (10^{12} cm^{-2})	3.2 ± 0.18	1.9 ± 0.06	0.91 ± 0.06	1.5 ± 0.03	1.8 ± 0.27

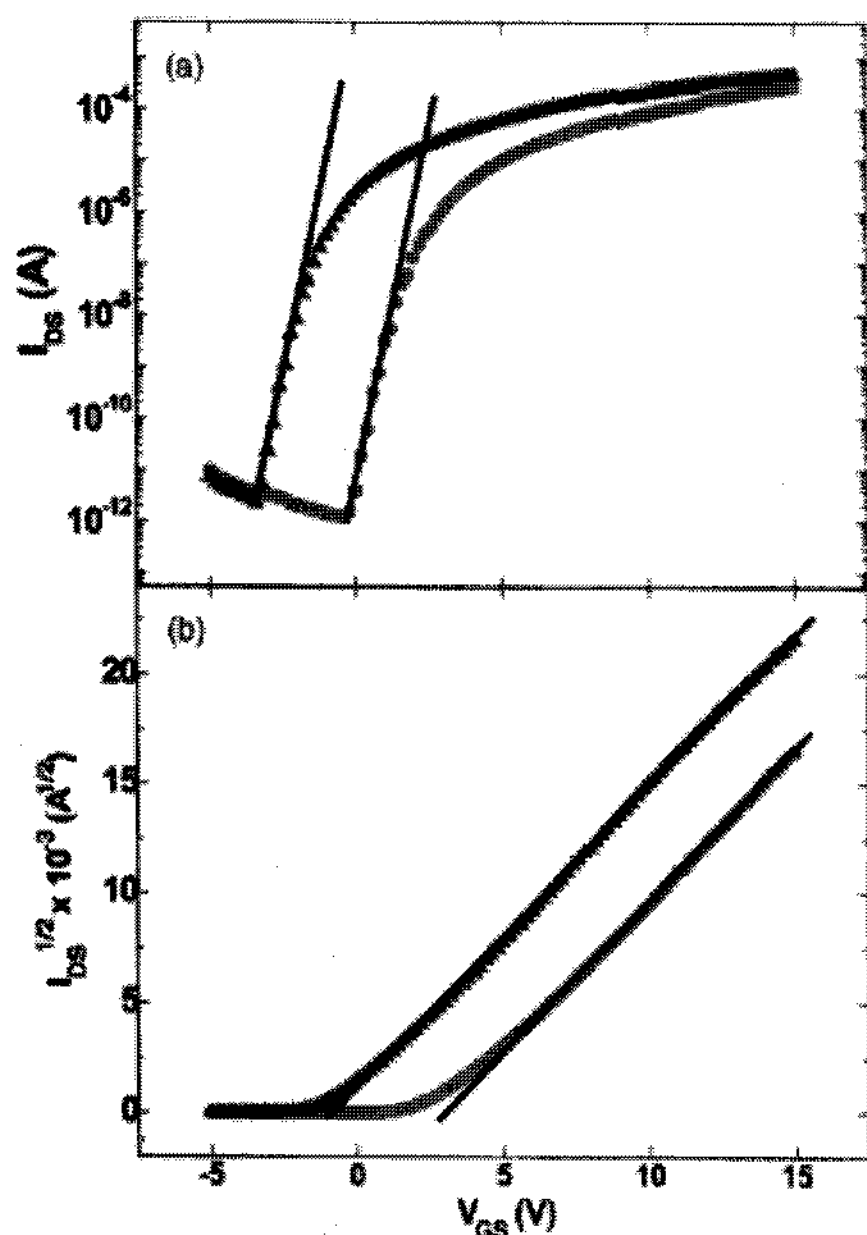
Sample ID	μ_{FE} (cm^2/Vs)	S (V/decade)	$I_{\text{on/off}}$ ratio	$V_{T,\text{sat}}$ (V)	N_i (cm^{-2})
Reference (50 nm)	11.2 ± 2.01	1.12 ± 0.07	6.5×10^6	8.14 ± 0.36	2.9×10^{12}
Cosputtered (50 nm)	19.3 ± 0.74	0.36 ± 0.02	1.5×10^7	0.59 ± 0.32	9.1×10^{11}
Reference (40 nm)/cosputtered (10 nm)	15.3 ± 1.20	0.36 ± 0.06	1.8×10^7	2.22 ± 0.49	9.1×10^{11}



[그림 10] In₂O₃-Ga₂O₃-ZnO (IGZO)의 Phase Diagram과 조성비율에 따른 Structure (위)



[그림 11] IGZO의 결정구조-Octahedra site가 공유되어있다



[그림 12] IGZO TFT의 Bias Stress에 의한, Hysteresis와 Threshold voltage shift 현상

재경박사 그리고 박진성박사 그룹에서는 Co-sputtering을 통한 IGZO-TFT의 성능향상에 대한 연구결과와 Bottom-gate structure의 TFT에 있어서 공정중 IGZO Channel 이 Damage를 입는 것을 방지하기 위한 SiOx를 Etch-stopper로 사용한 연구결과와 Ar plasma treatment를 이용하여 특성을 향상시킨 연구 결과들을 발표하였다. 하지만 IGZO는 Hosono박사가 원천특허를 소유하고 있기 때문에, IGZO를 대체할 수 있는 새로운 oxide semiconductor

material에 대한 탐색연구도 지속적으로 이루어지고 있다. Oxide semiconductor 기반의 Thin Film Transistors (TFTs)의 특성을 연구하고 분석하는 과정에서 알 수 있었던 것은, 가장 큰 문제점 중 하나는 기존의 SiO₂를 그대로 사용하면 invisible electronics에 적용하기에 제한이 된다는 것이며 고온공정이 필요하다는 것이다. 그러한 이유로 기존의 SiO₂를 대체할 상온 증착이 가능하고, visible range (400~700nm)에서 높은 투과도를 갖는 High-k material을 찾아야 한다는 것이다. 현재 여러가지 candidates에 대한 연구가 진행 되어지고 있기는 하지만 long time operation하는데 있어, 신뢰성 확보에 문제점을 안고 있다.

IV. Further works

Oxide semiconductor의 active layer에 대한 활용 가능성에 대한 부분은 이미 여러 연구결과에서 가능성에 대한 검증이 끝난 상황이다. 다만 아직까지 문제가 되어지고 있는 부분이 있다면 이는 여전히 신뢰성의 문제인데, 최근의 연구 동향들을 보면, 2005년 이전까지는 channel layer로서의 많은 candidate material들과 구조에 대한 연구가 수행되어 졌다고 본다면, 2005년 이후에는 실질적으로 소자의 동작특성과, 신뢰성향상에 대한 연구가 활발히 진행되었다고 볼 수 있을 것이다. 또한 portable device를 위한 연구 또한 진행 되어지고 있고, 현재는 3V 미만에서 동작하는 ZnO 기반의 TFT에 대한 개발이 되어있는 실정이다. TFT를 제작함에 있어서 gate-insulator의 interface layer에서의 charge trap에 의해 hysteresis 현상이 발생하며 결과적으로, threshold voltage가 shift되는 현상에 의해 device가 오동작하는 특성을 해결해야만 한다. 이러한 연구에 대한 일환으로써, 현재 High-k material의 단점을 보완할 수 있는 새로운 gate-insulator structure에 대한 연구로써, multi-layer structure와 hybrid structure에 대한 연구가 진행 되어지고 있으며, 본 연구팀에서는 상당히 고무적인 hysteresis width ($\Delta V=0.2V$)를 갖는 device에 대한 연구 결과를 발표 중에 있으며, 같은 소자에 대해 100번 정도의 반복측정을 했음에도 불구하고 threshold voltage는 $2.0 \pm 0.5V$ 내에서 크게 벗어나지 않는 획기적인 결과를 확인했다. 향후 진행 되어 질 연구들에서, 앞으로 해결해야 할 부분은, 새로운 oxide-semiconductor에 대한 원천특허 확보, doping mechanism 확립과, doping 기술 개발, 그리고 이를 이용한 소자를 제작함에 있어서 bias와 thermal stress에 의한 stability를 보장할 수 있는 device 구조 설계 및 제작에 대한 연구가 끊임 없이 진행되어야 한다.

V. 결 론

현재까지 산화물 반도체에 대한 전세계적 연구동향을 주도 면밀하게 분석하여 보면 크게 두 가지 방향이 매우 중요

함을 알 수 있다. 첫째는 산화물 트랜지스터의 공정 개발을 통한 신뢰성 확보 연구이며 둘째는 산화물 반도체 재료에 대한 탐색 연구이다. 이 두 가지는 서로 긴밀한 상호보완적 관계에 있으면서 결코 한 연구기관이나 한 기업체에서 진행할 수 없는 광범위한 연구 인프라 및 정보교류를 필요로 하고 있다. 작년 6월 프랑스의 Strasbourg에서 개최된 저명한 국제학회인 E-MRS에서 저자가 Organizer를 하면서 옆에 앉아 있던 동경공대의 호소노교수가 삼성과 LG등 한국 굴지의 기업에서 IGZO 산화물 반도체를 가지고 디스플레이에 적용한 TFT를 개발하여 결과를 발표하는 것을 보고 본인에게 물어 보며 놀라고 기뻐하는 것을 보았다. 바로 일년도 채 안 된 이야기이다. 즉, 이 분야는 기업체에서 우선적으로 산업화 가능성을 제시하여 상품화에 대한 가능성을 확인하였고 개발 가능성이 상당히 높은 분야인 동시에, 최근 1~2년 사이에 연구논문 발표 및 특허 출원이 급격하게 증가하고 있는 분야로, 이것은 다시 말하면 기술개발의 초창기이며 새로운 기술개발에 대한 여지가 매우 큰 분야라는 것이다. 현재까지의 대학, 연구소 그리고 기업들의 연구결과들을 보았을 때, 우리에게 가장 필요한 것은 각 단체에서의 긴밀한 상호 연계성이다. 특히, 산화물 반도체연구가 트랜지스터 및 투명 전자소자 뿐만 아니라 수발광소자 및 나노 전자소자 분야에서도 크게 대두되고 있는 분야인 만큼 세계 선두의 연구개발을 유지하기 위해서는 거점 연구기관을 중심으로 한 국가적 차원의 긴밀한 연구인프라 구축이 절실한 상황이다. 대한민국은 2007년도 E-MRS를 기점으로 세계에서 산화물 반도체 분야에 논문 발표 편수가 일본을 제치고 일위의 위치를 점하기 시작하였다. 특히, 2008년도에 그리스 크레타 섬에서 개최되는 TCO 2008(www.tco2008.org) 국제학회 공동의장인 저자를 비롯하여 상당수의 대한민국의 연구기관, 학계, 기업체 연구원들이 초빙을 받아 우수한 연구결과에 대해 초청연사로 발표할 예정이다. 대한민국은 일본, 미국, 유럽 등과 비교하여 이 분야에 대한 연구환경이 매우 우수한 편이다. 이미 기존 반도체와 관련한 연구기관 및 학계의 연구 인프라가 잘 구축되어 있고 우수한 연구결과들이 축적되어 있는 상황에 디스플레이에 관한 세계 메이저 회사들이 포진하고 있어 재료에서 소자 및 모듈로 또는 그 반대로 정보가 신속하게 교류되어 시너지 효과를 높일 수 있는 긴밀한 상호연계 연구가 가능한 장점이 있다. 1990년대 GaN 이후 최대 관심사로 떠오르고 있는 ZnO계 산화물 반도체의 세계적 연구의 선도역량을 놓치지 않도록 국가 및 국가출연연구기관, 학계, 기업체 등에서 긴밀하게 협조하여 최선을 다할 때이다.

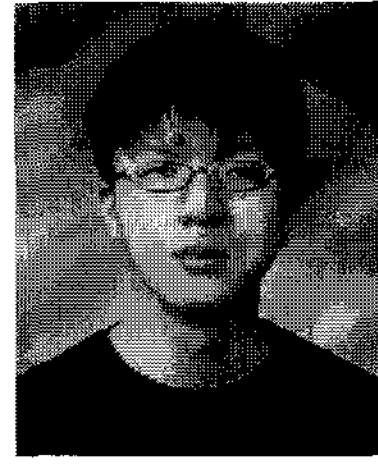
참 고 문 헌

- [1] A. P. Ramirez, "Oxide Electronics Emerge", *Science* Vol. 35, 1377 (2007).
- [2] K. Nomura *et al.*, "Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors", *Nature* Vol. 432, 488, 2004.
- [3] S. Masuda *et al.*, "Transparent thin film transistors using ZnO as an active channel layer and their electrical properties", *J. Appl. Phys.*, Vol. 93, No. 3 (2003).
- [4] S. J. Pearton *et al.*, "Recent advances in processing of ZnO", *J. Vac. Sci. Technol. B* 22(3), 2004.
- [5] E. M. C. Fortunato *et al.*, "Wide-bandgap high-mobility ZnO thin-film transistors produced at room temperature", *Appl. Phys. Lett.*, Vol. 85, 2541 (2004).
- [6] H. Q. Chiang *et al.*, "High mobility transparent thin-film transistors with amorphous zinc tin oxide channel layer", *Appl. Phys. Lett.* 86, 013503 (2005).
- [7] N. L. Dehuff *et al.*, "Transparent thin-film transistors with zinc indium oxide channel layer", *J. Appl. Phys.* 97, 064505 (2005).
- [8] W. B. Jackson *et al.*, "High-performance flexible zinc tin oxide field-effect transistors", *Appl. Phys. Lett.* 87, 193503 (2005).
- [9] D. K. Hwang *et al.*, "Improving Resistance to Gate Bias Stress in Pentacene TFTs with Optimally Cured Polymer Dielectric Layers", *Journal of The Electrochemical Society*, 153 (1) G23-G26 (2006).
- [10] P. F. Carcia *et al.*, "High-performance ZnO thin-film transistors on gate dielectrics grown by atomic layer deposition", *Appl. Phys. Lett.* 88, 123509 (2006).
- [11] I. D. Kim *et al.*, "Room temperature fabricated ZnO thin film transistor using high- k Bi_{1.5}Zn_{1.0}Nb_{1.5}O₇ gate insulator prepared by sputtering", *Appl. Phys. Lett.* 89, 022905 (2006).
- [12] H. H. Hsieh *et al.*, "Scaling behavior of ZnO transparent thin film transistors", *Appl. Phys. Lett.* 89, 041109 (2006).
- [13] H. Yabuta *et al.*, "High-mobility thin-film transistor with amorphous InGaZnO₄ channel fabricated by room temperature rf-magnetron sputtering", *Appl. Phys. Lett.* 89, 112123 (2006).
- [14] K. Lee *et al.*, "Low-voltage-driven top-gate ZnO thin-film transistors with polymer/high- k oxide double-layer dielectric", *Appl. Phys. Lett.* 89, 133507 (2006).
- [15] M. Kim *et al.*, "High mobility bottom gate InGaZnO thin film transistors with SiO_x etch stopper", *Appl. Phys. Lett.* 90, 212114 (2007).
- [16] M.-H. Cho *et al.*, "Dielectric characteristics of Al₂O₃-HfO₂ nanolaminates on Si(100)", *Appl. Phys. Lett.*, 81, 1071 (2002).
- [17] H. Wong *et al.*, "Interface and oxide traps in

high- k hafnium oxide films"/Thin Solid Films 462-463, 96-100 (2004).

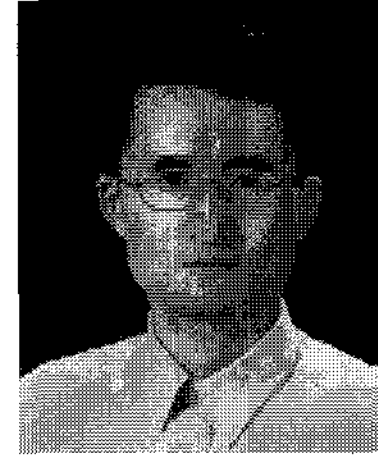
- [18] Ahn *et al.*, "Synthesis and analysis of Ag-doped ZnO", J. Appl. Phys. 100, 093701 (2006).
- [19] S. Y. Lee *et al.*, "Variation of structural, electrical, and optical properties of Zn_{1-x}Mg_xO thin films", J. Appl. Phys. (2006).
- [20] S. Y. Lee *et al.*, "Structural, electrical, and optical properties of p-type ZnO thin films with Ag dopant", Appl. Phys Lett. (2006).
- [21] 김한기, 이지면, "산화아연 반도체의 광전소자 응용을 위한 오믹 접합기술 개발동향", 전기전자재료학회지 Vol.21, No.2., 15 (2008).
- [22] 김일두, 홍재민, "저전압 구동 ZnO기반 플렉서블 박막 트랜지스터 소자기술", 전기전자재료학회지 Vol.21, No.2., 27 (2008).
- [23] 신선호, "차세대 디스플레이 선두주자-OLED", 전기전자재료학회지 Vol.21, No.1., 05 (2008).

저자 소개



장성필

2007 서울산업대학교 전자정보공학과 학사, 2007~현재: 고려대학교 전자전기공학과 대학원 석사 및 한국과학기술연구원 학연과정



이상렬

1982~1986: 연세대학교 전기공학과 학사, 1988~1990: 뉴욕주립대 Dept. of ECE 석사, 1990~1992: 뉴욕주립대 Dept. of ECE 박사, 1993~1995: 한국전자통신연구원 선임연구원, 1995~2007: 연세대학교 전기전자공학과 교수, 2007~현재: 한국과학기술연구원 책임연구원