

고효율의 재구성된 도허티 증폭기

A High Efficiency Reconfigurable Doherty Amplifier

김일규*, 김영*, 윤영철**

Ell-Kou Kim*, Young Kim* and Young-Chul Yoon**

요 약

본 논문에서는 $\lambda/4$ 임피던스 변환기를 피킹 증폭기 뒷단에 배치하고, 주 증폭기와 피킹 증폭기가 서로 다른 비대칭 구조의 도허티 증폭기 만들어 효율을 개선시키는 방법을 제시하였다. 이러한 구조는 다단 도허티 증폭기 구현 시 작은 크기로 구현이 가능하며, 기존의 전기적 특성과 동일함을 시뮬레이션을 통해서 확인하였다. 이러한 구조를 갖는 전력 증폭기를 제작하였으며, W-CDMA 기지국 송신 대역에서 1FA 신호를 인가하였을 때, 45W 출력 기준으로 8dB 백-오프 지점에서 26.3%의 전력부가효율을 얻었고, 중심 주파수에서 $\pm 5\text{MHz}$ 이격 지점에서 -40.4dBc 의 인접채널 누설비 (Adjacent Channel Leakage Power : ACLR)를 확인하였다.

Abstract

This paper proposes the Reconfigurable Doherty Amplifier(RDA) with asymmetric structure which has $\lambda/4$ impedance transformer for modulating the load impedance in peaking amplifier path. This structure is possible to implement a compact size for N-stage multi Doherty amplifier and to get almost same characteristics that is compared to conventional Doherty amplifier. To realize the high efficiency amplifier, we were implemented 45 Watts power amplifier at transmitter band of Wideband Code Division Multiple Access(WCDMA) base-station. As a result, in case of WCDMA 1 Frequency Allocation(FA) input signals, this amplifier has obtained a 26.3% Power Added Efficiency(PAE) at 8 dB back-off point from P1dB and an Adjacent Channel Leakage Power(ACLR) is -40.4 dBc at center frequency $\pm 5\text{MHz}$ deviation.

Key Words : Doherty amplifier, efficiency, asymmetric

1. 서 론

최근 무선통신 시스템에 많이 사용되는 QPSK (Quadrature Phase Shift Keying)나 QAM (Quadrature Amplitude Modulation)과 같은 선형 변조 기법은 신호의 넓은 대역폭과 높은 피크 값을 갖고 있으며, 이러한 신호를 전력 증폭기가 선형성을 유지하면서 신호

를 증폭해야 하기 때문에 증폭기의 효율이 낮아지는 문제를 갖고 있다. 결국, 전력 증폭기는 주파수 재성장의 최소화시켜 선형성을 유지하는 것과 정확한 변조를 유지하면서 출력을 높이는 것이 관건이다. 이에 따라 이동 통신 기지국과 중계기에 사용되는 전력 증폭기는 높은 선형성과 고효율이 요구된다.

특히, 전력 증폭기의 효율 개선에 관한 방법 중 도

* 금오공과대학교 전파통신과 RF회로설계연구실 (Radio Communication Eng., Kumoh National Institute of Technology)

** 관동대학교 전자정보통신공학부 (Electronics and Information Communication Eng., Kwandong University)

· 제1저자 (First Author) : 김일규

· 접수일자 : 2008년 5월 7일

허티 기술은 1936년 W. H. Doherty에 의해 제안된 이래 최근에 많은 연구들이 진행되고 있다[1]~[3].

일반적으로 도허티 증폭기는 AB급의 주 증폭기와 B, C급의 고효율 피킹 증폭기 회로로 구성되어 있으며, 주 증폭기의 포화 영역에서 피킹 증폭기가 동작을 시작하여 전력이 더해지는 구조로 간단한 회로로 효율을 개선시키는 방법이다. 이러한 구조의 효율 개선 방법은 EER(Envelope Elimination and Resotoration)과 LINC(LInear amplification using Nonlinear Component)등의 효율 개선 회로들과 비교했을 때 회로 구조의 간편함으로 높은 효율 개선 효과를 볼 수 있는 장점을 가지고 있다.

도허티 증폭기를 이용하여 효율과 선형성을 동시에 개선시키는 방법들이 활발히 연구되고 있으며, 그 방법에는 DGS (Defected Ground Structure)마이크로스트립 선로를 이용하여 고조파 단락을 통한 효율 개선 방법, 그리고 최근에는 효율의 백-오프 구간을 개선시키는 방법도 제시되고 있다[4]~[7].

본 논문에서는 기존의 도허티 증폭기는 $\lambda/4$ 임피던스 변환기가 주 증폭기에 연결되어 있으나 여기서는 이것이 피킹 증폭기 뒷단에 설치한 재구성된 도허티 증폭기의 효율 개선에 대해서 서술할 것이다. 또한, 주 증폭기와 피킹 증폭기를 비대칭 구조 설계를 바탕으로 넓은 백-오프 구간에서 효율을 개선시키는 방법을 제안하였다.

제2장에서 고효율 재구성된 도허티 증폭기의 동작 원리를 설명하고, WCDMA (Wideband Code Division Multiple Access) 기지국 송신대역에서 사용되는 효율 개선 결과를 기존 것과 비교 시뮬레이션 하였고, 제3장에서는 재구성된 도허티 증폭기를 제작하여 결과를 확인하였다[3].

II. 고효율 재구성된 도허티 증폭기

2-1 고효율 재구성된 도허티 증폭기 동작원리

그림 1은 재구성된 도허티 증폭기의 구성을 나타낸 것이다.

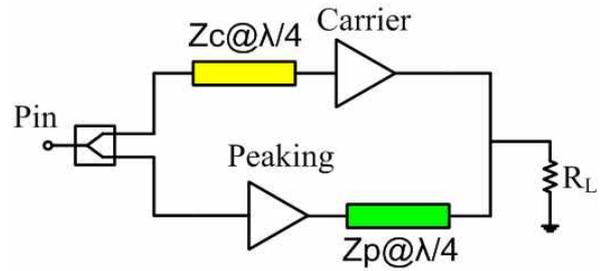


그림 1. 재구성된 도허티 증폭기의 블럭도
Fig. 1. Block diagram of Reconfigurable Doherty Amplifier (RDA)

이것의 동작을 살펴보면 일반적인 도허티 증폭기 회로에서 주 경로와 피킹 경로에 $\lambda/2$ 전송선로를 추가하여 그림 1과 같이 재배치하여도 전력 증폭기 전체적인 동작에는 아무런 영향이 없다. 이때 추가된 반 파장 전송선로는 두 개의 $\lambda/4$ 전송 선로로 나누어 주 증폭기와 피킹 증폭기 앞과 뒷단에 각각 배치하여, 그림 1과 같이 $\lambda/4$ 전송선로 두 개를 결합한 $\lambda/2$ 를 제거한 결국, 기존 도허티 증폭기의 $\lambda/4$ 임피던스 변환기가 피킹 증폭기측에 연결된 도허티 증폭기로 재구성할 수 있다.

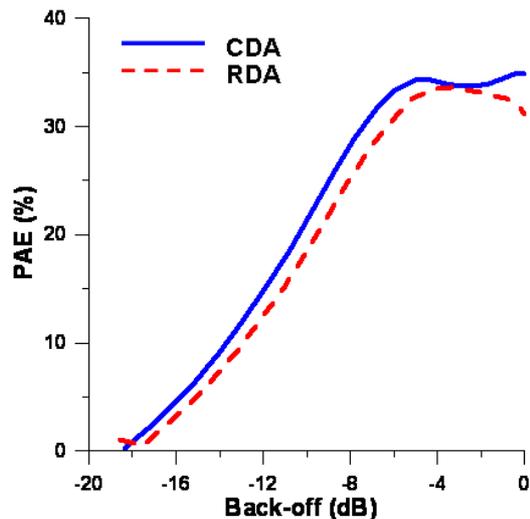


그림 2. 기존 과 재구성된 도허티 증폭기의 효율 비교
Fig 2. Efficiency comparison between conventional- and reconfigurable Doherty amplifier

이 때, $\lambda/2$ 반 파장 전송 선로의 추가와 제거 과정은 동일 위상과 동일 지연을 제공하므로 회로 동작에는 아무런 영향을 주지 않아 일반적인 도허티 증폭기와 동일한 특성을 갖는다[8]. 이것을 확인하기 위해

서 그림 2는 기존 도허티 증폭기와 본 논문에서 제시한 도허티 증폭기의 효율을 Agilent ADS 시뮬레이션을 통해서 확인하였다. 이와 같이 구성된 도허티 증폭기를 이용하여 기존 도허티 증폭기보다 넓은 전력 영역에서 효율을 개선시키기 위하여 그림 3과 같이 구성하였으며, 이때 주 증폭기와 피킹 증폭기의 전력 용량이 서로 다른 비대칭 구조로 구성하였다[6].

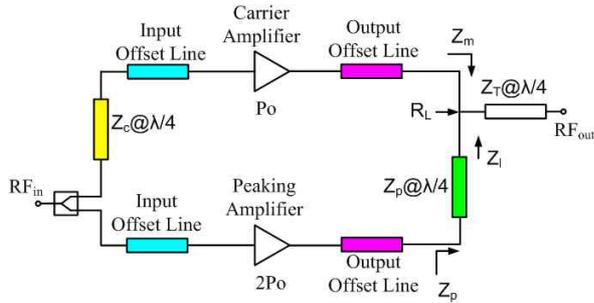


그림 3. 고효율의 재구성된 도허티 증폭기의 블럭도
Fig. 3. Block diagram of high efficiency Reconfigurable Doherty Amplifier (RDA)

이 회로에서는 피킹 증폭기는 주 증폭기보다 2배의 용량을 가지고 있으며, 피킹 증폭기의 뒷단에 $\lambda/4$ 임피던스 변환기가 배치된 재구성된 도허티 증폭기를 구성하였다. 이때, 피킹 증폭기 출력에서 나타나는 90도 위상 보상을 위해 주 증폭기 전단에 $\lambda/4$ 전송선로를 삽입하였다. 또한, 각 경로의 입·출력단 오프셋 선로는 피킹 증폭기가 동작하기 전에는 뒷단의 $\lambda/4$ 임피던스 변환기에서 바라 본 임피던스가 개방(open)이 되도록, 즉 피킹 증폭기에서 바라 본 임피던스가 단락(short)이 되도록 하기 위하여 배치하였다. 이것은 정상 동작 전의 피킹 증폭기의 임피던스가 완벽하게 단락이 되지 않는 것을 보상하여 단락이 되게 해줌으로서 증폭기의 효율을 증가하게 해주는 중요한 역할을 한다.

또한, 입력의 전력 분배기는 주 증폭기와 피킹 증폭기의 용량 차이가 나는 것을 보상하기 위해서 비대칭 전력 분배기를 사용함으로써 주 증폭기와 피킹 증폭기가 포화되는 지점을 일치 하도록 하였다.

그림 3과 같이 구성된 도허티 전력 증폭기의 주 증폭기와 피킹 증폭기의 전압, 전류 특성은 그림 4에 나타내었다. 그림에 나타난 것처럼 주 증폭기가 포화된 이후로 피킹 증폭기가 동작할 때, 기존에는 주 증

폭기와 피킹 증폭기의 용량이 동일함으로서 주 증폭기의 6dB 백-오프되는 지점에서 피킹 증폭기가 동작을 하지만, 여기서는 주 증폭기와 피킹 증폭기가 서로 다름으로 인해 백-오프 되는 지점을 임의로 선정할 수 있음을 보여주는 그래프이다. 그림 4에 나타낸 σ 는 피킹 증폭기의 동작 점 또는 백-오프 양을 나타내며, 9dB 백-오프로 설계할 경우 $\sigma=0.354$ 이다[10].

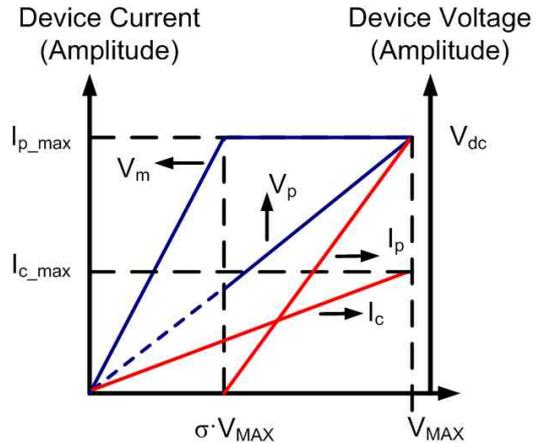


그림 4. 고효율 재구성된 도허티 증폭기의 전압, 전류 특성

Fig. 4. Voltage and current characteristics of high efficiency Reconfigurable Doherty Amplifier (RDA)

2-2 설계 및 시뮬레이션

여기에서는 ADS 시뮬레이션을 이용하여 2-1절에 사용된 회로를 검증하였다. 시뮬레이션에 사용된 소자를 살펴보면 주 증폭기는 프리스케일사의 45W급 트랜지스터를 AB급 바이어스로 사용하였고, 피킹 증폭기는 90W급 트랜지스터를 B급 바이어스로 사용하였다. 또한, 입력 회로는 3dB 커플러 두 개를 이용하여 비대칭 형태인 1:2로 분배하였다.

피킹 증폭기의 동작 점과 오프셋 선로를 최적화하여, 피킹 증폭기 출력 임피던스 (Z_p)와 $\lambda/4$ 임피던스 변환기에서 바라 본 임피던스(Z_I)를 그림 5에 나타내었다. 여기에 표시된 임피던스를 살펴보면 피킹 증폭기 출력단은 거의 단락 상태이고, 변환기에서 본 임피던스는 개방 상태에 있는 것을 확인할 수 있다. 이때, 입·출력측에 사용된 주 증폭기와 피킹 증폭기 오프셋 선로의 전기적 길이는 각각 0.1λ 와 0.15λ 이고, 출력

오프셋 선로의 길이는 각각 0.01λ 와 0.51λ 이다.

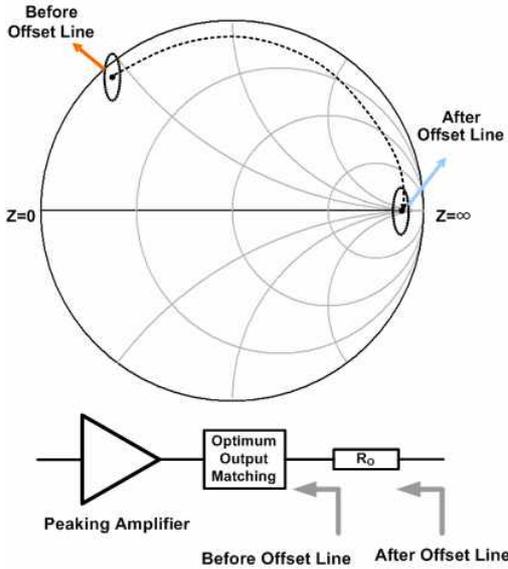


그림 5. 고효율 재구성된 도허티 증폭기 임피던스 변화의 시뮬레이션 결과
 Fig. 5. Impedance transforms of high efficiency RDA (ADS simulation)

각 증폭기의 출력 전력에 따른 전류 특성을 그림 6에 나타내었다. 그림에서 보면 주 증폭기는 AB급의 특성을 나타내는 전류 모양을 보이고 있으며, 피킹 증폭기의 출력 전류는 출력 전력이 42dBm부터 동작하는 클래스 B로 동작하고 있고, 주 증폭기의 최대 출력 전류와 비교해 최대 1.46배의 크기를 가지는 것을 확인하였다.

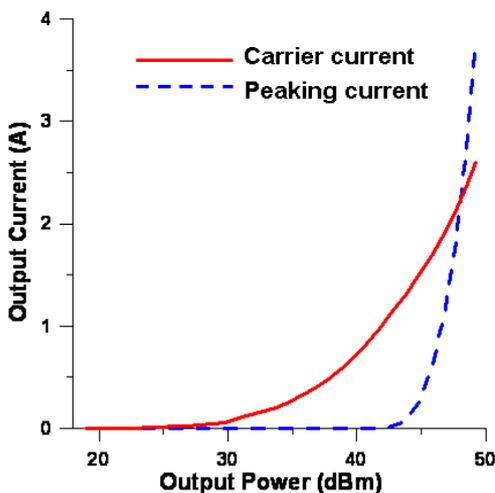


그림 6. 고효율 재구성된 도허티 증폭기 출력 전류의 시뮬레이션 결과

Fig. 6. Output current characteristics of high efficiency RDA (ADS simulation)

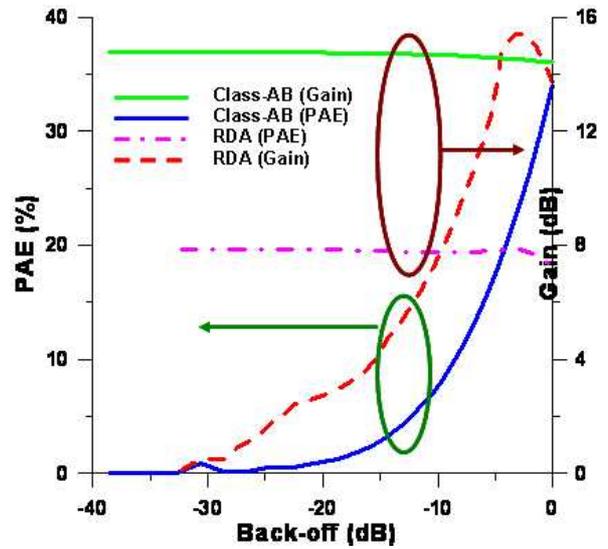


그림 7. 반송파 신호 인가 시, AB급 과 도허티 증폭기의 이득과 전력부가효율 특성 비교 (ADS 시뮬레이션)

Fig. 7. Gain and PAE characteristics of class-AB and RDA amplifier in case of CW 1-tone input signals (ADS simulation)

또한, 그림 7에서는 반송파 신호를 인가하였을 때, AB급 증폭기와 재구성된 도허티 증폭기의 이득과 전력부가효율(PAE: Power Added Efficiency) 특성을 비교하여 보여주고 있다. 도허티 증폭기의 이득은 AB급 증폭기보다 약 6dB 감소되어 나타나지만, 출력 전력에서 9dB 백-오프된 지점에서 AB급 증폭기보다 12% 높은 20.1%의 전력부가효율을 보여주고 있다.

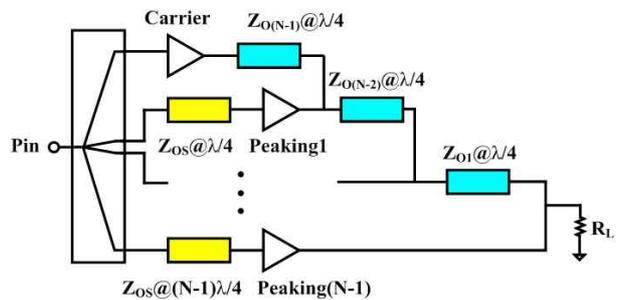


그림 8. N단 도허티 전력 증폭기의 블록도
 Fig. 8. Block diagram of N-stage Doherty power amplifier

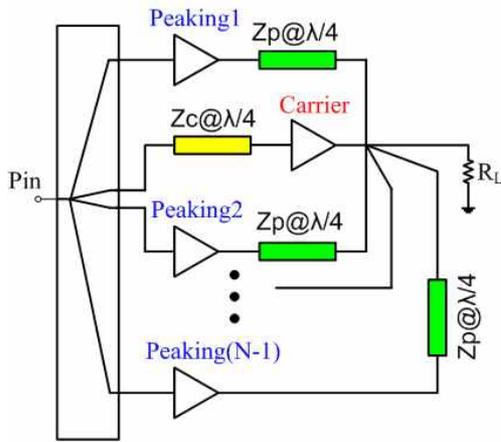


그림 9. N단 재구성된 도허티 전력 증폭기의 블럭도
Fig. 9. Block diagram of N-stage reconfigurable Doherty power amplifier

그림 8은 N단 일반적인 도허티 증폭기의 회로구성을 보여주고, 그림 9에서는 N단 재구성된 도허티 증폭기를 보여주고 있다. 그림 8의 경우, 피킹 증폭기 앞단에 위상 보상을 위한 지연선로가 최대 $90 \times (N-1)^\circ$ 의 전기적 길이를 가지게 되는 반면, 그림 9의 구성에서는 캐리어 증폭기 앞단 지연선로의 전기적 길이가 최대 90° 를 가지게 된다. $\lambda/4$ 임피던스 변환기를 피킹 증폭기의 뒷단에 배치하게 됨으로서 이와 같이 위상 보상을 위한 지연선로의 길이가 변화하게 된다. N단 구성의 경우, 일반적인 도허티 증폭기와 특성은 동일하고, 전체 길이를 줄일 수 있는 것이 제안한 도허티 증폭기의 장점이다.

III. 실험결과

앞장의 시뮬레이션 결과를 바탕으로 재구성된 도허티 증폭기를 그림 10과 같이 제작하였다. 이때 사용한 기판은 Taconic사 유전율 2.5와 두께 $h=0.787\text{mm}$ 의 테프론 기판을 사용하였다.

여기서 사용된 트랜지스터는 프리스케일사 MRF21045을 주 증폭기로 또, MRF21090을 피킹 증폭기로 사용하였고, 입력의 비대칭 전력 분배기는 3dB 커플러 2개를 배열하여 분배되도록 하였다.

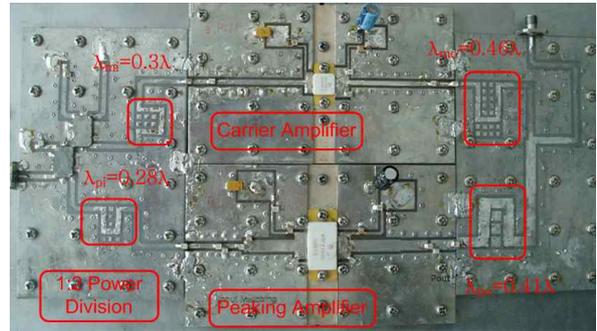


그림 10. 제작된 도허티 증폭기 사진
Fig. 10. Photograph of implemented Doherty amplifier

사용된 소자와 여타 회로는 시뮬레이션과 동일하게 구현하였고, 입·출력의 오프셋 선로는 시뮬레이션 결과 보다는 더 길게 구현되었다.

실험 시 사용된 WCDMA 신호의 피크 대 평균 전력 비 (Peak-to-Average Ratio: PAR)는 0.1%의 CCDF (Complementary Cumulative Distribution Function)에서 9.4dB를 가지는 WCDMA 1FA 신호를 사용하였다. 측정된 결과를 살펴보면, 재구성된 도허티 증폭기는 8dB 백-오프된 지점에서 AB급 증폭기보다 8% 높은 26.3%의 전력부가효율을 갖는 것을 그림 11에서 확인할 수 있다.

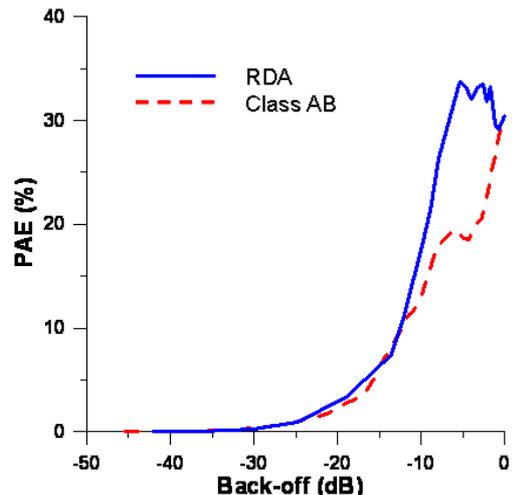


그림 11. WCDMA 1FA 신호 인가 시, AB급과 도허티 증폭기의 전력부가효율 특성 비교
Fig. 11. PAE characteristics of Class-AB and RDA amplifier in case of WCDMA 1FA input signals

그림 12에서는 AB급 증폭기와 재구성된 도허티 증폭기의 인접채널 누설비 특성을 보여주고 있다.

8dB 백-오프된 지점에서 2.140GHz 중심 주파수를 중심으로 $\pm 5\text{MHz}$ 이격 지점에서 각각 -40.4dBc, -40.5dBc로 AB급 증폭기와 거의 동일한 것을 확인하였다. 또한, 그림 13은 재구성된 도허티 증폭기와 클래스 AB 증폭기의 인접 채널 누설비(ACLR)값 비교를 나타낸 것이다.

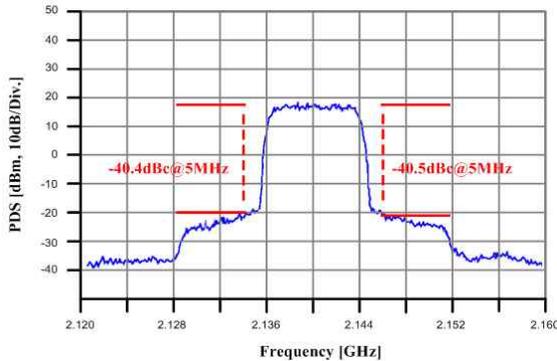


그림 12. 8dB 백-오프 지점에서의 재구성 도허티 증폭기의 인접채널 누설비
Fig. 12. ACLR of RDA at 8dB back-off point

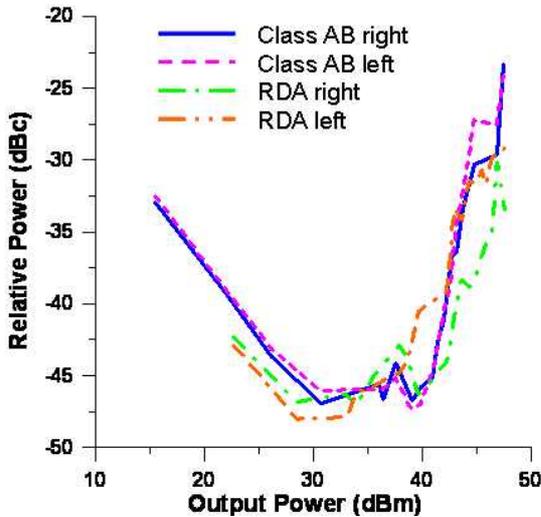


그림 13. AB급 과 재구성 도허티 증폭기 인접채널 누설비 특성 비교
Fig. 13. ACLR characteristic comparison between Class-AB and RDA amplifier

표 1에서는 WCDMA 1FA 신호 인가 시, AB급 증폭기와 재구성된 도허티 증폭기의 특성을 비교하였다. 표에서 나타낸 것처럼 이득은 시뮬레이션 값이 도허티 증폭기가 비교적 낮았고, 최대 전력부가효율은 4.1% 높게 나타났다. 또한, 8dB 백-오프된 지점에서의 인접채널 누설비는 거의 동일하였다.

표 1. AB급 과 도허티 증폭기의 측정결과 비교
Table 1. Experiment result comparison of class-AB and RDA amplifier

항목	AB급	도허티	
주파수(GHz)	2.140		
이득(dB)	13이상	9이상	
전력부가효율(%)	최대 29.3	최대 33.4	
1-dB 압축점(dBm)	46.8	47.6	
인접채널 누설비(dBc)	-5MHz	-45.8	-40.4
	+5MHz	-47	-40.5

IV. 결 론

본 논문에서는 $\lambda/4$ 임피던스 변환기가 피킹 증폭기 뒷단에 설치된 도허티 증폭기의 동작과 주 증폭기와 피킹 증폭기의 전력 용량이 다른 소자로 구성된 비대칭 구조 증폭기를 제안하였다.

2.11~2.17GHz의 WCDMA 대역에서 ADS 시뮬레이션을 통해 전력부가효율과 이득, 출력전력과 출력전류, 출력 임피던스 등을 확인하였고, 프리스케일사의 트랜지스터 소자를 이용하여 제작 및 측정하였고, 그 결과 8dB 백-오프된 지점에서 AB급 증폭기보다 8% 높은 26.3%의 전력부가효율 특성을 얻었다.

이와 같은 구조를 이용한 N-단 도허티 증폭기의 구성하여 부하변조가 정확하게 이루어진다면, 일반적인 N-단 도허티 증폭기와 비교해 크기를 감소시킬 수 있고, 효율은 더 높일 수 있을 것으로 기대된다.

감사의 글

본 연구는 금오공과대학교 학술연구비에 의하여 연구된 논문입니다.

참 고 문 헌

[1] W. H. Doherty, "A new high efficiency power amplifier for modulated waves", *Proc. IRE*, vol. 24, no. 11, pp. 1163-1182, Sept. 1936.
[2] Steve C. Cripps, *Advanced Techniques in RF Power*

Amplifier Design, Norwood, MA, New York, 2002.

- [3] F. H. Raab, "Efficiency of Doherty RF power amplifier system", *IEEE Trans. on Broad-casting*, vol. BC-33, pp. 77-83, Sept.1987.
- [4] Y. Yang, J. Cha, B. Shin, and B. Kim, "A Fully Matched N-way Doherty Amplifier with Optimized Linearity", *IEEE Trans. Microwave Theory and Tech.*, vol. 51, no. 3, pp. 986-993, March. 2003.
- [5] 최홍재, 임종식, 정용채, "부하변조 및 위상 보상 DGS 마이크로스트립 선로를 이용한 도허티 증폭기", *한국전자과학회논문지*, 16(8), pp. 777-782, 2005년 8월.
- [6] 이주영, 김지연, 이동현, 김종현, "선형적인 동적 영역 특성을 갖는 고출력 비대칭 도허티 전력 증폭기의 설계", *한국전자과학회논문지*, 17(6), pp. 538-545, 2006년 6월.
- [7] K. Cho, W. Kim, J. Kim, J. Kim and S. P. Stapleton, "N-Way Distributed Doherty Amplifier with an Extended Efficiency Range", *Microwave Symposium, 2007 IEEE/ MTT-S International*, 3-8, pp. 1581- 1584, Jun. 2007.
- [8] 김일규, 김 영, 윤영철, "크기 감소를 위한 재구성된 도허티 증폭기", *한국전자과학회 춘계 마이크로파 및 전파학술 대회*, 30(1), pp. 313-316, 2007년 5월.

김 일 규 (金一奎)



2005년 2월 : 금오공과대학교 전자공학부 전자공학전공(공학사)
 2007년 2월 : 금오공과대학교 전자공학부 전자공학전공(공학석사)
 2007년 2월~현재 : 금오공과대학교 대학원 전파통신공학과 박사과정 재학중

관심분야 : RF 및 microwave 회로 설계, 전력 증폭기 및 선형화기 설계

김 영 (金英)



1988년 2월: 서강대학교 대학원 전자공학과 (공학석사)
 2002년 8월: 서강대학교 대학원 전자공학과 (공학박사)
 1988년 1월 ~ 1993년 5월: 이즈텔 시스템즈(주) 연구소 선임연구원
 1993년 6월 ~ 1998년 2월: 삼성전자(주) 정보통신사업본부 선임연

구원

1998년 3월 ~ 2003년 2월 : 두원공과대학 정보통신과 조교수

2003년 3월 ~ 현재: 금오공과대학교 전자공학부 조교수

관심분야 : RF 및 Microwave 회로해석 및 설계, 전력 증폭기 및 선형화기 설계

윤 영 철 (尹永哲)



1978년 2월: 서강대학교 전자공학과 (공학사)
 1982년 2월: 서강대학교 대학원 전자공학과 (공학석사)
 1989년 2월: 서강대학교 대학원 전자공학과 (공학박사)
 1987년 9월 ~ 현재 관동대학교 전자정보통신공학부 교수

관심분야 : RF 및 Microwave 회로설계