
PDP 구동을 위한 직렬공진형 서스테인 드라이버

강 필 순*

Series Resonant Type Sustain Driver for PDP Driving

Feel-soon Kang*

요 약

본 논문에서는 플라즈마 디스플레이 패널의 구동시 발생하는 전력손실을 최소화시키기 위한 에너지 회수기능을 가지는 새로운 서스테인 구동회로를 제안한다. 제안된 회로는 패널의 등가 커패시턴스와 외부 인덕터의 직렬공진을 이용하여 패널에 에너지를 공급/회수하게 된다. 제안된 에너지 회수 회로는 기존에 널리 이용되는 에너지 회수와 비교하여 저가형 구조로 구성이 가능하며 우수한 에너지 회수 성능을 가진다. 7.5인치 AC-PDP를 이용한 실험을 통해 제안된 회로의 타당성을 검증한다.

ABSTRACT

This paper presents a new sustain driver employing energy recovery function to minimize power losses transpired during the operation of plasma display panel. The proposed circuit uses the resonance between the equivalent capacitance of panel and an external inductor to provide/recover energy to/from the panel. The proposed circuit can save the system cost compared with the conventional one, and has high-performance in energy recovery. To verify the validity of the proposed circuit, we implemented experiments based on 7.5 inch AC-PDP.

키워드

ADS(Address and Display Separated) driving, Energy recovery, PDP(Plasma Display Panel), Sustain driver

I. 서 론

현재 디지털 디스플레이 시장에서 큰 비중을 차지하고 있는 PDP TV는 광(光) 대비 향상을 통한 우수한 화질, 신뢰도 및 전력 효율을 개선하여 CRT TV를 능가하는 우수한 제품을 출시하고 있다. 그러나 42 인치 이상의 대형 화면을 지향하는 PDP 기술에서 소비전력 저감과 제품 원가 절감을 통한 가격 경쟁력 확보는 LCD TV와의 경쟁에서 우위를 확보하기 위해 지속적으로 연구되어야 할 중요한 과제이다[1],[2].

일반적인 PDP 구동은 그림 1에 주어진 ADS (address and display separated) 구동방식이 적용된다. 그림 1(a)와 같이 하나의 TV 프레임은 8개의 서브프레임으로 구성되며, Reset, Addressing, Display 구간을 가진다. 하나의 서브프레임을 확대시켜보면 그림 1(b)와 같다. Reset 구간에서는 SCAN(Y) 파형과 같이 약 400V의 전압 펄스를 인가하여 패널을 초기화 시킨다. Address 구간에는 DATA(X)의 파형과 같이 약 70V 전압을 이용하여 각 셀의 on/off 표시 조건을 지정하여 예약한다. 다음으로 Sustain 구간에서는 SCAN(Y)와 COMMON(Z) 파형과 같

이 180V의 펄스전압을 교차로 인가하여 AC 펄스 전압을 패널에 인가시켜 패널을 방전시키게 된다. 마지막으로 나타나는 Erase 펄스는 잔상을 제거하기 위해 선택적으로 인가할 수 있다[3]-[7].

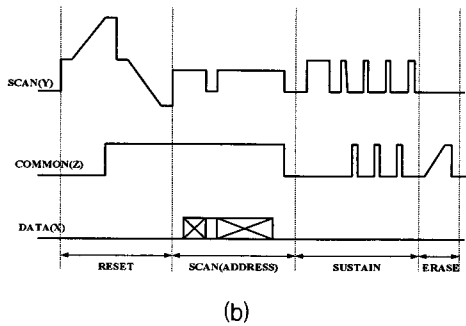
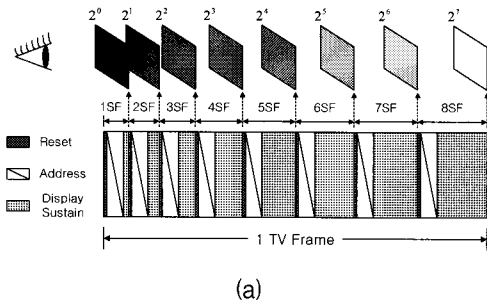


그림 1. ADS 구동, (a)TV 프레임, (b)서브프레임
Fig. 1 ADS driving, (a)TV frame, (b)sub-frame

PDP 동작시 대부분의 전력소모는 Sustain 구간에서 발생되는데, 이때 발생하는 에너지를 회수하기 위해서 에너지 회수회로를 적용하게 된다[3]-[11]. 그림 2는 PDP sustain 회로로 대표적인 Weber의 회로를 나타낸다[3]. 이상적인 경우 100%의 회수율로 패널의 충·방전시 발생하는 불필요한 전력 손실을 방지할 수 있으나 회로 구성이 복잡해지고, 특허료에 대한 부담을 안고 있다.

따라서 본 논문에서는 기존의 특허 청구범위를 벗어날 수 있고 낮은 소비전력과 원가절감이 가능한 새로운 형태의 에너지 회수회로를 제안하고자 한다.

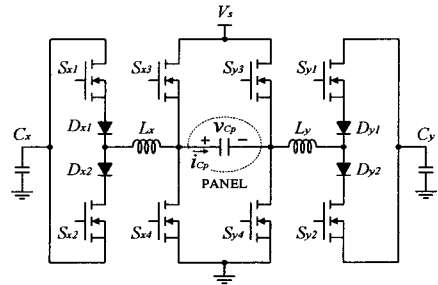


그림 2. Weber의 에너지 회수회로
Fig. 2 Energy recovery circuit by Weber

II. 제안하는 Sustain 구동회로

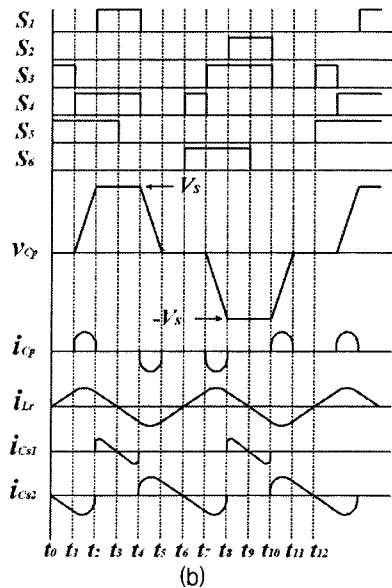
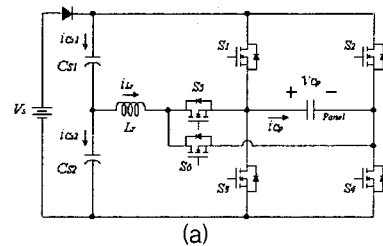


그림 3. 제안된 서스테인 드라이버, (a)회로구성, (b)주요 동작파형
Fig. 3 Proposed sustain driver, (a)circuit configuration, (b)key waveform

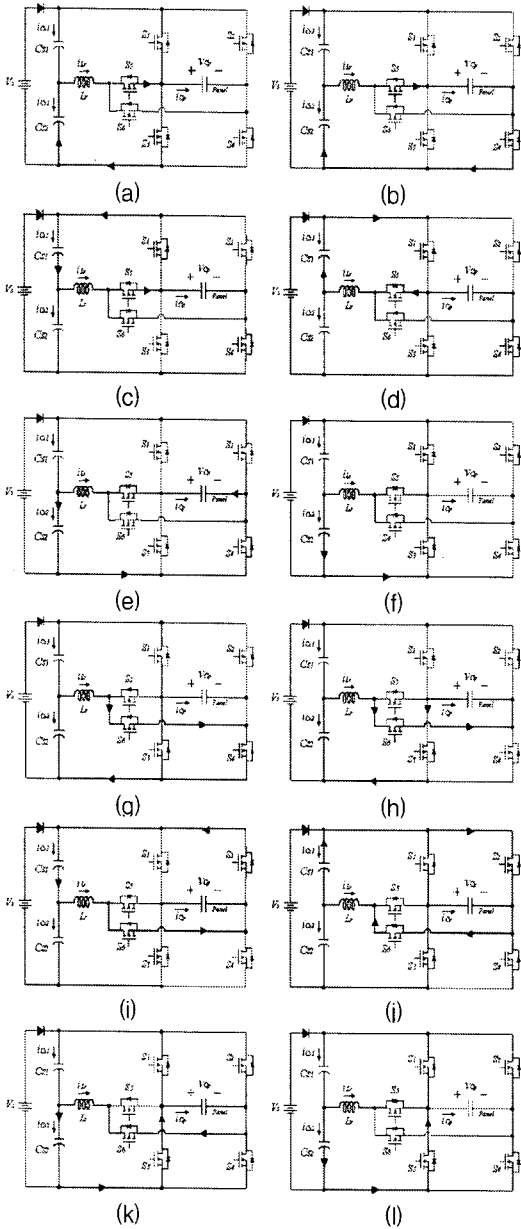


그림 4. 동작모드, (a)모드1, (b)모드2, (c)모드3, (d)모드4, (e)모드5, (f)모드6, (g)모드7, (h)모드8, (i)모드9, (j)모드10, (k)모드11, (l)모드12

Fig. 4 Operational mode, (a)mode1, (b)mode2, (c)mode3, (d)mode4, (e)mode5, (f)mode6, (g)mode7, (h)mode8, (i)mode9, (j)mode10, (k)mode11, (l)mode12

그림 3(a)는 제안하는 PDP Sustain 구동회로를 나타낸다. 6개의 스위치 소자와 하나의 인덕터, 두 개의 콘덴서를 가지는 구조이다. 기본적인 회수 동작은 외부 인덕터와 패널의 직렬 공진에 의해서 외부 콘덴서 C_{s1} 과 C_{s2} 로 에너지를 회수하게 되고, 다시 패널을 충전하는 반복적인 동작을 수행한다. 패널에 에너지를 공급할 경우에는 항상 C_{s1} 의 아래쪽에 위치한 C_{s2} 를 이용함으로써 직렬 연결된 콘덴서 구조에서 발생할 수 있는 전압 불평형의 문제를 해결할 수 있다. 스위치 S_5 와 S_6 는 서스테인 펄스 전압에 erasing 구간(제로전압 유지구간)을 형성하여 방전효율을 향상시키기 위해서 삽입되었다. 그림 3(b)는 각 스위치 동작과 패널 전압(v_{cp}), 패널 전류(i_{cp}), 인덕터 전류(i_L), 외부 콘덴서 전류(i_{cs1} , i_{cs2})를 나타낸 동작 파형이다. 회로의 동작 모드 분석을 간략하기 위해서 모든 수동 및 능동 소자들은 이상적이며, 기생 커패시턴스, 기생 인덕턴스, 전극 및 스위치 소자의 on 저항은 무시한다. 표 1은 모드별 동작 구간과 도통되는 소자, 그리고 관련된 전압, 전류 방정식을 정리하였다. 모드분석에 있어 모드 1 이전의 모든 스위치는 턴오프 상태이고, 이때 패널로 흐르는 전류 i_{cp} , 인덕터에 흐르는 전류 i_L 은 0, 외부 콘덴서 C_{s1} 과 C_{s2} 에 각각 $+V_s/2$ 가 충전되었다고 가정한다.

동작모드는 모드 2와 모드 8의 패널 충전모드, 모드 3, 모드 4, 모드 9, 모드 10의 $\pm V_s$ 전압 유지구간, 모드 5, 모드 11의 에너지 회수모드와 모드 1, 모드 6, 모드 7, 모드 12의 erasing 구간 확보를 위한 제로전압 유지구간으로 구분된다.

모드 2와 모드 8의 패널 충전 구간은 패널의 등가 커패시턴스와 인덕터(L_r)의 직렬 공진을 통해 패널로 에너지를 공급하게 되는데 완전 공진이 이루어진 경우 패널 전압은 $+V_s$ 로 충전된다. 따라서 손실이 없는 경우, 다음 모드인 모드 3과 모드 9가 시작되면 입력전원에서 유입되는 전류는 제로가 되어 소비전력을 저감시킬 수 있다. 모드 5와 모드 11의 패널 에너지를 회수하는 구간은 패널의 등가 커패시턴스와 인덕터의 직렬 공진을 이용하여 패널의 에너지를 회수하여 다음 구간에 패널에 재공급 되게 된다.

모드 12 이후의 동작은 서스테인 구간동안 동일한 동작을 반복 수행하게 된다.

표 1. 동작 모드별 도통경로 및 관련수식
Table. 1 Conduction path and related equations according to operational modes

모드	구간	참조	도통경로	관련수식
1	t_0-t_1	Fig. 4(a)	$C_{s2}-L_r-S_5-S_3$	$i_{Lr}(t) = \frac{V_{Cs2}}{L} (t_1 - t_0) + I_0, v_{Lr}(t) = V_{Cs2}$
2	t_1-t_2	Fig. 4(b)	$C_{s2}-L_r-S_5-C_p-S_4$	$v_{Lr}(t) = V_{Cs2} - v_{Cp}(t)$ $i_{Cp}(t) = \frac{1}{L_r} \int_{t_1}^{t_2} (V_{Cs2} - v_{Cp}(t)) dt + I_1$
3	t_2-t_3	Fig. 4(c)	$L_r-S_5-S_1(BD)-C_{s1}$	$i_{Lr}(t) = -\frac{V_{Cs1}}{L_r} (t_3 - t_2) + I_2, v_{Cp}(t) = V_s$
4	t_3-t_4	Fig. 4(d)	$C_{s1}-S_1-S_5(BD)-L_r$	$i_{Lr}(t) = -\frac{V_{Cs1}}{L_r} (t_4 - t_3) + I_3, v_{Cp}(t) = V_s$
5	t_4-t_5	Fig. 4(e)	$C_p-S_5(BD)-L_r$ $-C_{s2}-S_4(BD)$	$v_{Lr}(t) = v_{Cp}(t) - V_{Cs2} = L_r \frac{di_{Lr}}{dt}$ $i_{Lr}(t) = \frac{1}{L_r} \int_{t_4}^{t_5} (v_{Cp}(t) - V_{Cs2}) dt + I_4$
6	t_5-t_6	Fig. 4(f)	$L_r-C_{s2}-S_3(BD)$ $-S_5(BD)$	$v_{Lr}(t) = V_{Cs2} = L_r \frac{di_{Lr}}{dt}$ $i_{Lr}(t) = \frac{V_{Cs2}}{L_r} (t_6 - t_5) + I_5$
7	t_6-t_7	Fig. 4(g)	$C_{s2}-L_r-S_5-S_4$	$i_{Lr}(t) = \frac{V_{Cs2}}{L_r} (t_7 - t_6) + I_6$
8	t_7-t_8	Fig. 4(h)	$C_{s2}-L_r-S_5-C_p-S_3$	$v_{Lr}(t) = V_{Cs2} - v_{Cp}(t)$ $i_{Cp}(t) = \frac{1}{L_r} \int_{t_7}^{t_8} (V_{Cs2} - v_{Cp}(t)) dt + I_7$
9	t_8-t_9	Fig. 4(i)	$L_r-S_5-S_2(BD)-C_{s1}$	$i_{Lr}(t) = -\frac{V_{Cs1}}{L_r} (t_9 - t_8) + I_8, v_{Cp}(t) = -V_s$
10	t_9-t_{10}	Fig. 4(j)	$C_{s1}-S_2-S_6(BD)-L_r$	$v_{Cp}(t) = -V_s, i_{Lr}(t) = \frac{V_{Cs1}}{L_r} (t_{10} - t_9) + I_9$
11	$t_{10}-t_{11}$	Fig. 4(k)	$C_p-S_6(BD)-L_r$ $-C_{s2}-S_3(BD)$	$v_{Lr}(t) = v_{Cp}(t) - V_{Cs2} = L_r \frac{di_{Lr}}{dt}$ $i_{Lr}(t) = \frac{1}{L_r} \int_{t_{10}}^{t_{11}} (v_{Cp}(t) - V_{Cs2}) dt + I_{10}$
12	$t_{11}-t_{12}$	Fig. 4(l)	$L_r-C_{s2}-S_3(BD)$ $-S_5(BD)$	$i_{Lr}(t) = \frac{V_{Cs2}}{L_r} (t_{12} - t_{11}) + I_{11}$

* BD = body diode, $I_n = t_n$ 에서 흐르는 전류

III. 실험결과 및 분석

제안하는 Sustain 구동회로의 타당성 검증을 위하여 7.5인치 AC-PDP에 적용한 결과를 제시한다. X전극(address전극)은 open하고, Y전극과 Z전극은 각각 common으로 구성하여 서스테인 구간에서의 동작 특성을 파악하는데 초점을 두었다. 방전 이전 전압인 180[V]와 방전 개시 전압인 235[V] 이상의 전압으로 구분하여 실험을 수행하였다.

표 2는 제안한 Sustain 구동회로의 실험에 사용한 소자 파라미터이며, 그림 5는 제안한 회수 회로의 신호 생성을 위한 ALTERA를 이용한 GDF 회로도이다. 그림 5의 Symbol 중에서 SUS 블록은 VHDL을 이용하여 프로그래밍 하였으며 NOT gate와 AND gate들을 조합하여 Graphic Editor로 설계하였다.

표 2. 소자 파라미터
Table. 2 Component parameter

Component	Symbol	Value/Type
Panel	C_p	7.5 inch Xe=6%, 500 Torr
Power MOSFET	S_1-S_6	2S2995
Inductor	L_r	18 μH
External Capacitor	C_{s1}/C_{s2}	104.7 μF
Gate Amp.	-	TLP250
Signal generator	-	EPM7064LC84

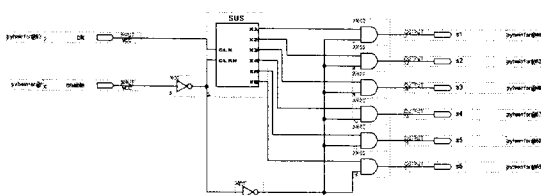


그림 5. ALTERA를 이용한 구동신호 형성
Fig. 5 Driving signal generation by ALTERA

3.1 방전 개시 전 : $V_s=180$ [V]

그림 6은 패널 양단 전압(v_{cp}), 패널 전류(i_{cp}), 인덕터 전류(i_L), 외부 콘덴서 C_{s1} 과 C_{s2} 에 흐르는 전류(i_{Cs1} , i_{Cs2})

를 방전 개시 전 전압인 180[V]를 인가하여 측정한 파형이다. 그림 6(a)와 같이 패널 양단 전압이 방전개시 전압에 도달하지 않은 경우에는 패널을 0V와 0으로 충전시키는 변위 전류만이 흐름을 알 수 있다. 그림 6(b)의 인덕터 전류는 패널 전류와 외부의 두 콘덴서 전류의 합이 됨을 확인할 수 있다.

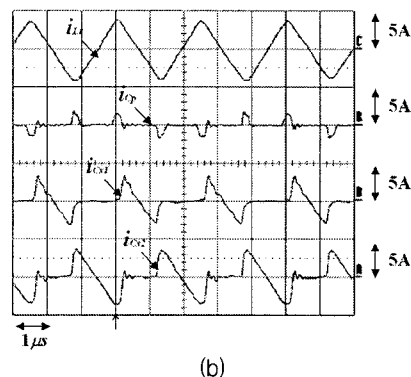
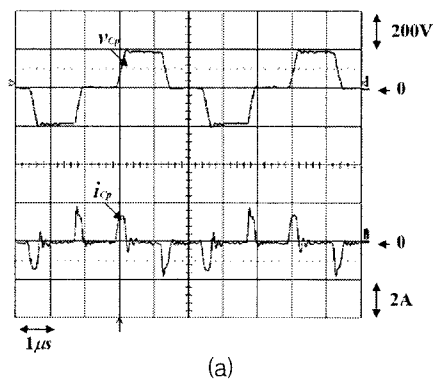


그림 6. 방전 전, (a)패널전압/전류, (b)인덕터, 패널, 콘덴서 전류

Fig. 6 Before igniting, (a)panel voltage/current, (b)inductor, panel, condenser current

3.2 방전 개시 후 : $V_s=235$ [V] 이상

패널이 방전 개시 전압인 235[V]에 도달하면 그림 7(a)의 파형에서 볼 수 있듯이 패널에 흐르는 전류는 변위 전류와 이를 뒤따라 방전 전류가 흐르게 된다. 방전전류의 다소 큰 피크값으로 인해 전압 파형에 약간의 왜곡 현상이 나타나지만 방전전압인 V_s 를 잘 유지하고 있으므로 방전특성을 저하시키지는 않는다. 그림 7(b)의 인

덕터 전류는 방전전의 상태와 같이 패널 전류와 외부의 두 콘덴서 전류의 합을 유지함을 확인할 수 있다.

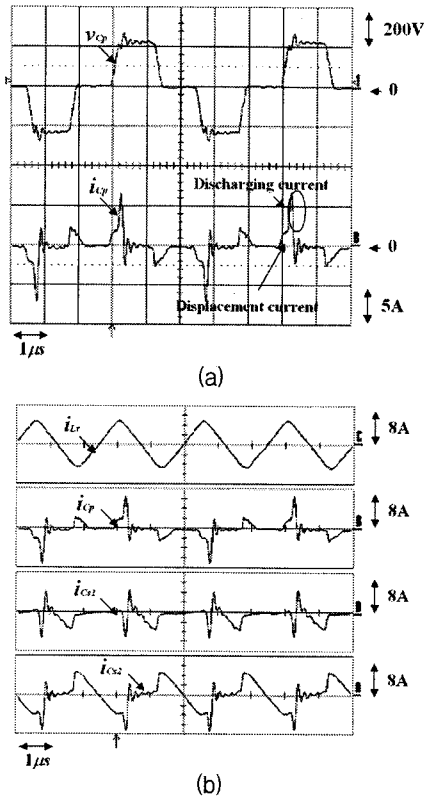


그림 7. 방전 후, (a)패널전압/전류, (b)인덕터, 패널, 콘덴서 전류
Fig. 7 After igniting, (a)panel voltage/current, (b)inductor, panel, condenser current

3.3 소비전력 및 회로 소자수의 비교

본 논문에서 제안한 에너지 회수기능을 포함하는 Sustain 회로를 7.5인치에 패널에 적용한 경우와 에너지 회수 기능이 없는 경우에 대하여 소비 전력을 그림 8(a)에 비교하였다. 정확한 데이터 비교를 위해 제안한 에너지 회수 회로로 실험하여 데이터를 취득하고, 다시 회수 기능을 제외시킨 브리지 회로에 동일한 신호를 인가하여 소비 전력을 비교하였다. 패널의 정전 용량은 픽셀의 on/off 조건에 따라 가변하기 때문에 패널이 방전을 시작하게 되면 패널의 정전 용량은 증가하게 되고 외부 인덕터와 패널의 등가 커패시턴스 간의 완전한 공진은 기대

하기 어렵게 되어 방전 개시 후의 소비전력이 증가함을 알 수 있다. 그러나 제안된 방식의 Sustain 회로를 적용함으로써 소비전력을 크게 낮출 수 있으며 대표적인 에너지 회수회로인 Weber 회로의 회수율과 비슷한 약 80% 정도의 회수율을 가짐을 확인할 수 있다. 또한 그림 8(b)에서 알 수 있듯이 제안하는 회로는 Weber 회로에 비해 사용되는 소자의 수를 줄일 수 있어 원가 절감에도 크게 기여할 수 있다.

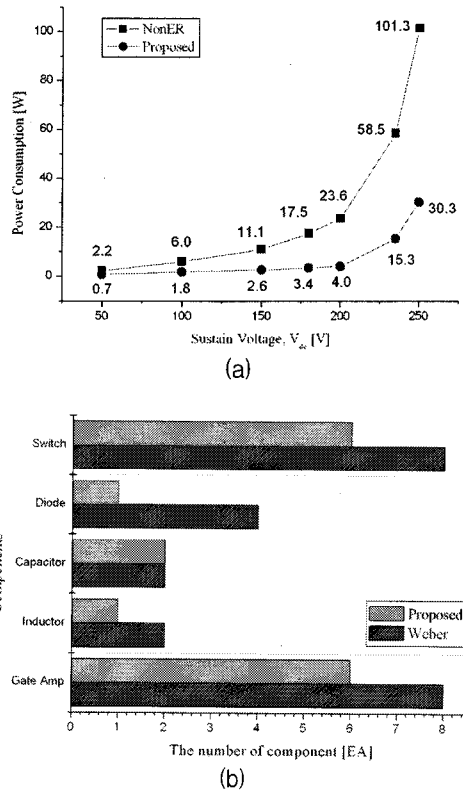


그림 8. 소비전력 및 소자 수 비교, (a)소비전력, (b)소자 수
Fig. 8 Comparison of power consumption and the number of components, (a)power consumption, (b)the number of components

IV. 결론

본 논문에서는 ADS 방식으로 구동되는 PDP TV의 소

비전력 저감과 원가절감이 가능한 직렬공진형 에너지 회수회로를 가지는 Sustain 드라이버를 제안하였다. 제안된 Sustain 구동회로는 외부 인덕터와 패널의 등가 커패시턴스 사이의 직렬 공진을 이용하여 에너지를 효과적으로 회수할 수 있다. 7.5인치 AC-PDP 적용 실험을 통해 회로 동작의 타당성을 검증하였으며, 일반적으로 상용 PDP TV에 적용되는 Weber 회로와 유사한 80 [%]의 에너지 회수 특성을 가지면서도 전력 스위치 소자를 5 개, 인덕터를 1개 줄일 수 있어 원가 절감이 가능함을 검증하였다.

Reset Circuit Composition Using a Single Voltage Source for an Efficient Plasma Display,” *Displays*, vol. 25, no. 4, pp. 123-134, Nov. 2004.

- [10] F. S. Kang, S. G. Oh, “An Efficiently Revised Sustain Driver for AC Plasma Display,” *IEEE Trans. on Con. Elect.*, vol. 50, no. 1, pp. 8-14, Feb. 2004.
- [11] 강필순, 박진현, 공관식, “Sustain Driver and Reset Circuit for Plasma Display,” 한국해양정보통신학회 추계종합학술대회 논문집, 2005년 10월 28일.

참고문헌

- [1] A. Sobel, “Plasma Displays,” *IEEE Trans. on Plasma Science*, vol. 19, no. 6, pp. 1032- 1047, Dec. 1991.
- [2] D. W. Parker et al., “The TV on the Wall- has its time come?” *proc. of International Broadcasting Convention*, pp. 575-580, 1997.
- [3] L. F. Weber et al., “Power efficient sustain drivers and address drivers for plasma panel,” *U.S. Patent 4 866 349*, Sept. 1989.
- [4] H. B. Hsu et al., “Regenerative Power Electronics Driver for Plasma Display Panel in Sustain-Mode Operation,” *IEEE Trans. on Ind. Elect.*, vol. 47, no. 5, pp. 1118-1125, Oct. 2000.
- [5] C. C. Liu et al., “A Novel Energy-Recovery Sustaining Driver for Plasma Display Panel,” *IEEE Trans. on Ind. Elect.*, vol. 47, no. 6, pp. 1271-1277, Dec. 2000.
- [6] Y. K. Shin et al., “The Voltage-Pulsing Effects in AC Plasma Display Panel,” *IEEE Trans. on Plasma Science*, vol. 27, no. 5, pp. 1366-1371, Oct. 1999.
- [7] F. S. Kang, S. J. Park, J. H. Cho, W. S. Yoon, and C. U. Kim, “High-performance Sustain Driver for Plasma Display,” *IEEE Trans. on Ind. Elect.*, vol. 53, no. 4, pp. 1322-1327, Aug. 2006.
- [8] W. S. Yoon, F. S. Kang, H. W. Park, C. U. Kim, “Energy Recovery Circuit and Energy Recovery Method using the same,” *US 7,009,823 B2*, March 7, 2006.
- [9] F. S. Kang, “Series Resonant Sustain Driver and

저자소개

강 필 순(Feel-soon Kang)



2000년 부산대학교 전기공학
(공학석사)

2003년 부산대학교 전기공학
(공학박사)

2004년 오사카대학 전기공학과 Post-Doc.

2004년~현재 한밭대학교 제어계측공학과 조교수

2004년~현재 *IEEE Trans. Industrial Electronics*

Associate Editor

※ 관심분야: 전력전자, 전력 IT, 대체에너지