

논문 21-1-4

## 나노급 CMOSFET을 위한 니켈-코발트 합금을 이용한 니켈-실리사이드의 열안정성 개선

### Thermal Stability Improvement of Ni-Silicide using Ni-Co alloy for Nano-scale CMOSFET

박기영<sup>1</sup>, 정순연<sup>1</sup>, 한인식<sup>1</sup>, 장잉잉<sup>1</sup>, 종 준<sup>1</sup>, 이세광<sup>1</sup>, 이가원<sup>1</sup>, 왕진석<sup>1</sup>, 이희덕<sup>1,a</sup>  
(Kee-Young Park<sup>1</sup>, Soon-Yen Jung<sup>1</sup>, In-Shik Han<sup>1</sup>, Ying-Ying Zhang<sup>1</sup>, Zhun Zhong<sup>1</sup>, Shi-Guang Li<sup>1</sup>,  
Ga-Won Lee<sup>1</sup>, Jin-Suk Wang<sup>1</sup>, and Hi-Deok Lee<sup>1,a</sup>)

#### Abstract

In this paper, the Ni-Co alloy was used for thermal stability estimation comparison with Ni structure. The proposed Ni/Ni-Co structure exhibited wider range of rapid thermal process windows, lower sheet resistance in spite of high temperature annealing up to 700 °C for 30 min, more uniform interface via FE-SEM analysis, NiSi phase peak. Therefore, The proposed Ni/Ni-Co structure is highly promising for highly thermal immune Ni-silicide for nano-scale MOSFET technology.

**Key Words** : Ni-Co alloy, Ni-silicide, Thermal stability, Nano-scale CMOSFETs

#### 1. 서론

Salicide (Self-align silicide) 기술은 집적회로 공정에서 CMOSFET (Complementary Metal Oxide Semiconductor Field Effect Transistor)의 게이트와 소스/드레인의 면저항과 RC지연을 감소 시킴으로써 소자의 성능을 개선시키기 위해 사용되는 중요한 기술이다[1,2]. 가장 먼저 사용된 타이타늄-실리사이드 (titanium-silicide)는 넓은 온도범위에 걸쳐 일정한 면저항을 가지며 실리사이드 두께에 따른 면저항 값의 의존성이 낮은 반면 실리사이드 형성 후 낮은 비저항을 갖는 C54로의 상변이가 어렵고 선폭이 작아짐에 따라 면저항이 급격히 증가하는 단점이 있다[3]. 따라서 소자의 소형화에 따라 면저항 증가로 인해 드레인 구동전류를 감소시키게 된다. 이의 대안으로 코발트-실리사이드 (cobalt-silicide)가 대두 되었는데, 코발트-실리

사이드는 선폭에 따른 면저항 의존성과 높은 열안정성을 가진 반면 코발트-실리사이드 형성 시 기판의 표면 상태에 대해 의존성이 크므로 실리사이드의 계면특성이 열화 되기 쉽고 실리콘의 소모율이 타이타늄-실리사이드에 비해 20 % 이상 높아 누설전류가 증가하는 등 100 nm 이하 nano-scale CMOS의 적용에 부적합한 특성을 보인다[4]. 따라서 이러한 단점을 보완하기 위해 니켈-실리사이드 (nickel-silicide)의 연구가 활발히 진행 중에 있다[5,6].

니켈-실리사이드는 증착한 니켈이 거의 모두 실리콘과 반응하기 때문에 실리콘의 양을 정확히 조절할 수 있을 뿐 만 아니라 형성된 실리사이드의 두께가 매우 얇아 nano-scale CMOS 기술에 매우 적합한 특성을 보인다. 하지만 접합에서의 누설전류가 증가하는 문제점이 있고 이후 후속공정에서 면저항이 큰 니켈 다이-실리사이드(NiSi<sub>2</sub>)로 상변이 되거나 응집현상이 나타나 계면특성의 열화가 보이는 등 열안정성 확보 측면에서 큰 문제점을 야기 하고 있다[7,8].

본 논문에서는 니켈-실리사이드의 열 안정성을 확보하기 위해 코발트가 10 % 포함된 니켈-코발트 (Ni-Co) 합금을 사용하여 열 안정성 및 면저항

1. 충남대학교 전자공학과  
(대전시 유성구 공동 220)  
a. Corresponding Author : hdllee@cnu.ac.kr  
접수일자 : 2007. 10. 4  
1차 심사 : 2007. 10. 23  
심사완료 : 2007. 11. 27

과 계면특성을 개선시키고자 하였다. 또한 새로운 적층 구조인 실리사이드 (Ni/Ni-Co)를 제안하여 비교 분석하였으며, 니켈-코발트 합금을 이용한 실리사이드가 nano-scale CMOS 기술에 적용 가능함을 확인 하였다.

## 2. 실험

### 2.1 시편제작

본 실험을 위하여 p-type의 실리콘 웨이퍼를 사용하였고 공정 순서는 그림 1과 같다. 금속 박막을 증착하기 전에 D·I water로 희석시킨 HF 용액 (HF : D·I water = 1 : 100)에서 30초간 자연 산화막을 식각하고 RF magnetron sputter를 사용하여 기본 진공도 (base pressure) 및 증착 진공도 (working pressure)를 각각  $5 \times 10^{-7}$  및  $3 \times 10^{-3}$  Torr 에서 Ni (10 nm)을 증착 하였다.

타겟 표면의 산화막과 불순물을 제거하기 위해 증착 전에 충분한 pre-sputtering를 200 W에서 5분간 실행한 후 main-sputtering를 각각 실행하였다. 안정된 니켈-실리사이드 형성을 위해 급속 열처리 (RTP: Rapid Thermal Process)를 기본 진공도  $3 \times 10^{-2}$  Torr에서 400 ~ 700 °C, 30초간 실시하였으며, 실리사이드 형성 후 반응하지 않은 금속은 H<sub>2</sub>SO<sub>4</sub> : H<sub>2</sub>O<sub>2</sub> (4 : 1) 용액에서 선택적으로 식각 하였다. 열 안정성 (thermal stability) 분석을 위하여 실리사이드가 가장 형성이 잘된 RTP 500 °C 조건에서의 시편을 고 순도 질소 (N<sub>2</sub>, 99.99 %) 분위기에서 고온 열처리 (furnace anneal)를 600 ~ 700 °C 에서 30 분간 열처리하였다.

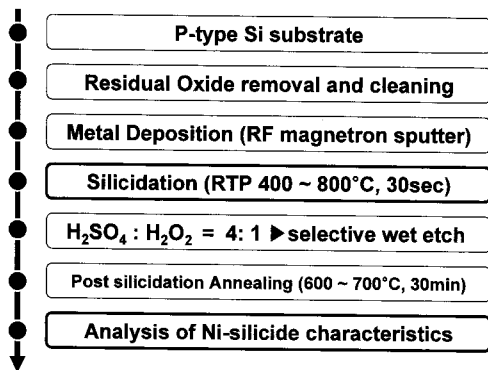


그림 1. 실험 공정 순서.

Fig. 1. Process flow for experiment.

### 2.2 실리사이드 특성 측정 및 분석

제작된 시편의 특성을 측정된 방법과 분석에 대해 열거하면 니켈-실리사이드 형성 후 면저항 측정은 FPP (Four-Point Probe)를 이용하여 급속 열처리 온도에 따른 실리사이드의 면저항과 후속열처리 후 실리사이드의 면저항을 측정하였다. 또한 증착된 금속 박막의 두께와 형성된 실리사이드의 두께 및 계면 특성을 확인하기 위해 FE-SEM (Field Emission Scanning Electron Microscopy, 한국 기초 과학 지원 연구원 전주 분소, 모델명 S-4700)을 이용하여 확인하였다. 급속 열처리 후, 열 안정성 확인을 위한 후속공정 열처리 후의 두께와 계면특성 분석도 관찰하였다. 또한 니켈-실리사이드의 후속 공정 열처리 전후의 상변이 (phase shift)를 관찰하기 위하여 XRD (X-ray Diffraction)를 이용하여 분석하였다.

## 3. 결과 및 고찰

각 금속을 증착한 후 급속 열처리를 진행하여 실리사이드 형성 후 면저항 특성을 그림 2에 나타내었다. 니켈 단일구조와 니켈-코발트 합금을 이용한 구조 모두 500 °C 에서 가장 낮고 안정된 10 ohm/sq. 이하의 면저항을 확보 할 수 있었다.

그러나 니켈 단일구조에서의 면저항은 600 °C 이상부터 급격히 증가 하는 것을 확인 할 수 있었고 니켈/코발트 구조와 니켈-코발트 합금을 사용한

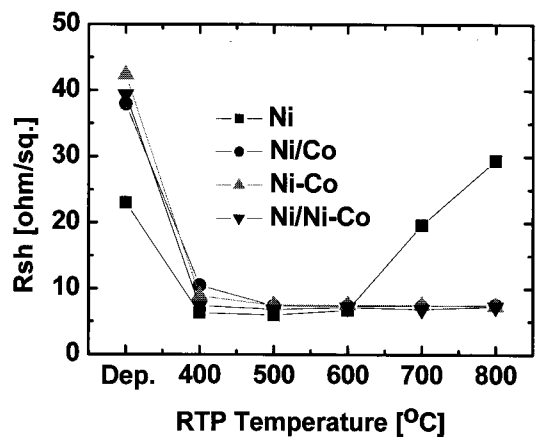
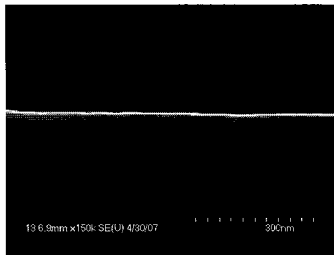
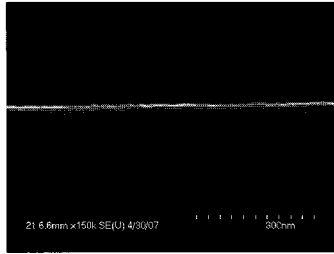


그림 2. RTP온도에 따른 silicide의 면저항 특성.

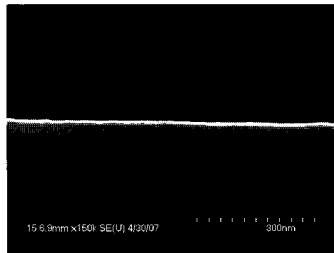
Fig. 2. Dependence of silicide sheet resistance as a function of RTP temperature.



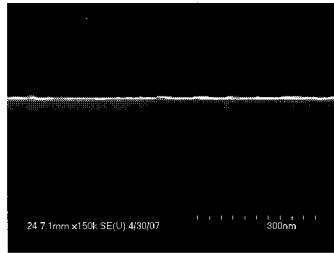
(a)



(b)



(c)



(d)

그림 3. RTP(500 °C, 30초)후 NiSi의 단면 FE-SEM 사진. (a) Ni, (b) Ni/Co, (c) Ni-Co, (d) Ni/Ni-Co.

Fig. 3. Cross-sectional SEM image of NiSi with a RTP at 500 °C for 30 s. (a) Ni, (b) Ni/Co, (c) Ni-Co, and (d) Ni/Ni-Co structures.

구조에서는 열처리로 인한 특성의 변화는 나타나지 않았다. 면저항 데이터는 실리사이드의 두께와 매우 밀접한 관계를 가지고 있기 때문에 형성된 니켈-

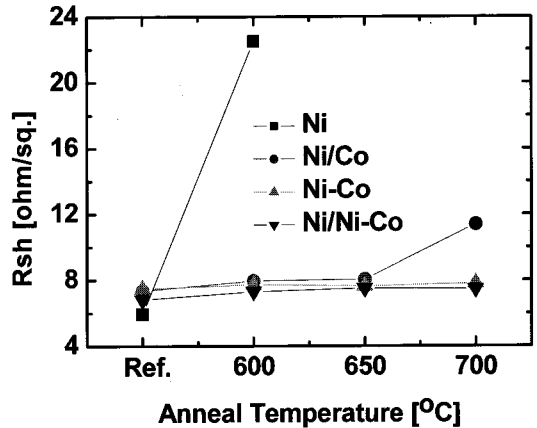


그림 4. 고온 열처리 후 면저항 특성.

Fig. 4. Sheet resistance after post-silicidation annealing.

실리사이드의 정확한 두께를 확인하기 위하여 FE-SEM을 통해 확인한 단면 이미지를 그림 3에 나타내었다. 단면 확인 결과 모든 구조에서 균일하고 얇은 두께의 실리사이드가 형성이 된 것을 확인 할 수 있었다.

다음으로 가장 낮은 면저항과 균일한 실리사이드를 가진 급속 열처리 500 °C 에서의 시편을 사용하여 후속 공정 열처리 후 면저항 특성을 그림 4에 나타내었다.

후속 열처리 후 각 구조에 열안정성에 대한 특성을 확인할 수 있었다. 단일구조인 니켈의 경우 600 °C 이후 급격히 면저항이 증가하였으며 니켈/코발트 구조에서도 700 °C에서 면저항이 증가하는 것을 확인 할 수 있었다. 하지만 니켈-코발트 합금을 사용한 구조에서는 후속 공정 열처리 과정에서도 면저항의 특성이 크게 바뀌지 않는 것을 확인 하였다. 후속 열처리 후 단면사진을 그림 5에 나타내었다. 니켈의 경우 후속 열처리 후 표면의 상태는 매끄럽고 좋기는 하나 응집 현상이 많이 발생하였고 니켈/코발트의 경우도 응집현상이 발생한 것을 확인 하였다. 반면에 니켈-코발트 합금인 경우에는 실리사이드 층의 단절 현상 및 응집 현상을 관찰 할 수 없었다. 따라서 니켈-코발트 합금의 경우 다른 구조의 실리사이드에 비해 열 안정성이 매우 우수하다고 할 수 있다. 더욱이 니켈-코발트 합금을 적용한 경우가 실리사이드 형성 후 후속 고온 열처리 공정에 바람직하다고 할 수 있다.

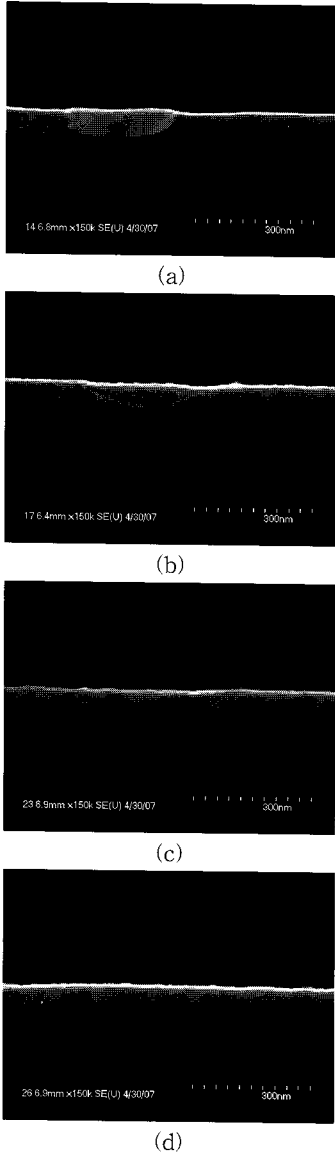


그림 5. 고온 열처리 후(anneal 700 °C) 실리사이드의 단면 FE-SEM 사진. (a) Ni, (b) Ni/Co, (c) Ni-Co, (d) Ni/Ni-Co.  
 Fig. 5. Cross-sectional profile of Ni silicide with a anneal at 700 °C for 30 min. (a) Ni, (b) Ni/Co, (c) Ni-Co, and (d) Ni/Ni-Co structures.

하지만 코발트의 특성인 기관 표면의 의존성으로 인해 니켈-코발트 합금 구조를 사용했을 때 실리사이드의 계면이 열화 되는 것을 볼 수 있었다.

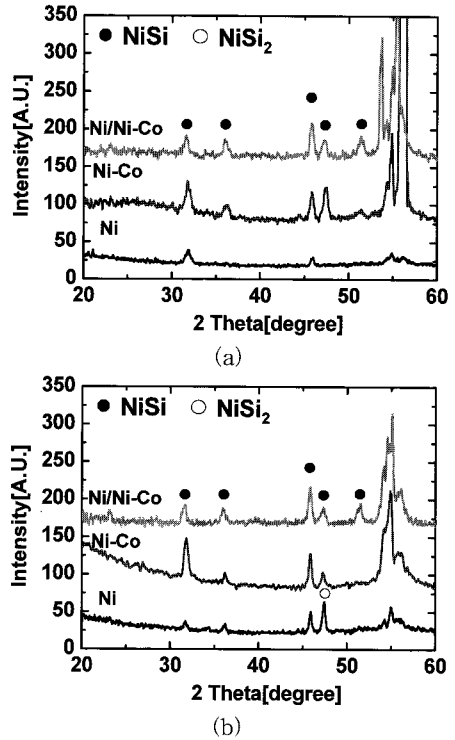


그림 6. 급속 열처리(500 °C, 30초) 및 후속 열처리(700 °C, 30분) 후 XRD 상변이 분석. (a) 급속 열처리 후 (b) 후속 공정열처리 후  
 Fig. 6. Analysis of XRD peak of NiSi after RTP(500 °C) and post-silicidation annealing (700 °C for 30 min). (a) after RTP (b) after anneal

이러한 계면 열화를 줄이기 위해 제안한 니켈/니켈-코발트 합금구조를 통하여 균일한 계면특성과 얇은 두께의 실리사이드를 형성 시킬 수 있었으며 얇은 접합에서의 고른 계면 특성은 소스/드레인 접합의 적용에 적합하다고 할 수 있다.

열 안정성 평가를 위한 급속 열처리 후와 후속 공정 열처리 후의 시편을 XRD 분석을 통하여 상변이 분석을 그림 6에 나타내었다. 급속 열처리 후 모든 시편에서 모노-실리사이드(mono-silicide: NiSi)로 상변이가 된 것을 확인 할 수 있었다. 하지만 단일구조인 니켈인 경우 후속 공정 열처리를 한 후 면저항이 큰 다이-실리사이드로 상변이가 진행된 것을 알 수 있고 이 결과로 인해 면저항이 증가 하는 것을 확인 할 수 있었다. 반면에 후속 공정 열처리 후에도 니켈-코발트 합금을 사용한 구

조에서는 실리사이드의 결합이 모노-실리사이드로 형성됨을 알 수 있었다. 따라서 니켈-코발트 합금을 이용한 실리사이드는 니켈 단일구조나 적층구조에 비해 매우 우수한 열 안정성을 가지고 있다고 할 수 있다. 더욱이 니켈-코발트 합금을 이용한 니켈-실리사이드에서는 열 안정성뿐만 아니라 얇은 접합 그리고 니켈/니켈-코발트 합금의 적층구조를 사용하여 계면 특성까지 향상시킬 수 있다는 것을 확인 하였다.

#### 4. 결 론

본 논문에서는 니켈-코발트 합금 구조를 제안하여 니켈 단일구조와 니켈-실리사이드의 특성과 열 안정성에 대하여 비교 분석하였다. 니켈-코발트 합금을 이용한 구조 (니켈-코발트 합금, 니켈/니켈-코발트 합금)가 니켈 단일구조와 다층구조인 니켈/코발트 보다 우수한 열 안정성을 나타냄을 확인하였다. 특히 FE-SEM 분석을 통하여 니켈/니켈-코발트 합금의 적층구조를 적용하면서 단일 구조의 니켈-코발트 합금보다 열 안정성뿐만 아니라 계면 특성까지 개선되었는 것을 확인 할 수 있었고 XRD 분석을 통하여 후속 열처리 과정에서 면저항이 큰 다이-실리사이드로의 상변이가 일어나지 않는 것을 확인 하였다. 이러한 결과를 통해 니켈-코발트 합금을 이용한 니켈-실리사이드는 얇은 접합과 고른 계면특성을 보이고 있기 때문에 nano-scale CMOSFET기술에 적용 가능하다고 할 수 있다.

#### 참고 문헌

- [1] T. Shibata, K. Hieda, M. Sato, M. Konaka, R. L. M. Dang, and H. Iizuka, "An optimally designed process for submicron MOSFETs", Tech Dig of IEDM, p. 647, 1981.
- [2] K. Goto, T. Yamazaki, A. Fushida, S. Inagaki, and H. Yagi, "Optimization of salicide process for sub 0.1um CMOS device", Symp. on VLSI Tech, p. 119, 1994.
- [3] Y. Taur, J. Sun, D. Moy, L. K. Wang, B. Davari, S. P. Klepner, and C. Y. Ting, "Source drain contact resistance in CMOS self-aligned  $TiSi_2$ ", IEEE Trans. Electron Device, Vol. 34, No. 3, p. 575, 1987.
- [4] J. B. Lasky, J. S. Nakos, O. J. Cain, and P. J. Geiss, "Comparison of transformation to low resistivity phase and agglomeration of  $TiSi_2$  and  $CoSi_2$ ", IEEE Trans. Electron Device, 38, p. 262, 1991.
- [5] J. G. Yun, S. Y. Oh, B. F. Huang, H. H. Ji, Y. G. Kim, S. H. Park, H. S. Lee, D. B. Kim, U. S. Kim, H. S. Cha, S. B. Hu, J. G. Lee, S. K. Baek, H. S. Hwang, and H. D. Lee, "Highly thermal robust NiSi for nanoscale MOSFETs utilizing a novel hydrogen plasma immersion ion implantation and Ni-Co-TiN tri-layer", IEEE Electron Device Lett., Vol. 26, No. 2, p. 90, 2005.
- [6] T. Morimoto, H. S. Momose, T. Iinuma, I. Kunishima, K. Suguro, H. Okana, I. Katakabe, H. Nakajima, M. Tsuchiaki, M. Ono, Y. Katsumata, and H. Iwai, "A NiSi salicide technology for advanced logic device", Tech. Dig. of IEDM, p. 653, 1991.
- [7] M. A. Nicolet and S. S. Lau, "Formation and characterization of transition-metal silicides", VLSI Electronics Microstructure science, Vol. 6, Chapter 6, Academic press, p. 457, 346, 358, 1983.
- [8] T. H. Hou, T. F. Lei, and T. S. chao, "Improvement of junction leakage of nickel silicided junction by a Ti-capping layer", IEEE Electron Device Lett., 20, p. 572, 1999.