

급속 열처리 방법에 의한 Sn 솔더 범프의 리플로와 금속간 화합물 형성

양주현 · 조해영 · 김영호*

한양대학교 신소재공학과

Reflow of Sn Solder Bumps using Rapid Thermal Annealing (RTA) method and Intermetallic Formation

Ju-Heon Yang, Hae-Young Cho and Young-Ho Kim*

Division of Materials Science and Engineering, Hanyang University, Seoul, 133-791, Korea

초 록: 본 실험에서는 두 가지 리플로 시스템에 따라 솔더 범프 내에 생성되는 금속간 화합물의 성장 거동에 대하여 연구하였다. 산화막이 증착된 Si 기판 위에 직류 마그네트론 스퍼터링을 이용하여 Ti (50 nm), Cu (1 μ m), Au (50 nm), Ti (50 nm)의 박막을 형성한 후, 전해 도금을 이용하여 5 μ m 두께의 Cu 범프와 20 μ m 두께의 Sn 범프를 형성하였다. 급속열처리장치(RTA)와 일반 리플로를 이용하여 전해 도금으로 형성된 Sn (20 μ m)/ Cu (5 μ m) 범프를 동일한 온도에서 각각 리플로 공정을 진행한 결과, 급속열처리장치를 이용하여 리플로를 할 때, 플럭스를 사용하지 않고 범프로 형성할 수 있었으며, 솔더 계면에 형성된 금속간 화합물이 일반 리플로의 경우보다 더 얇게 형성되었다.

Abstract: We studied a growth behavior of Intermetallic compounds (IMCs) during solder bumping with two reflow methods. Ti (50 nm), Cu (1 μ m), Au (50 nm) and Ti (50 nm) thin films were deposited on SiO₂/Si wafer using the DC magnetron sputtering system as the under bump metallization (UBM). And the 5 μ m thick Cu bumps and 20 μ m thick Sn bumps were fabricated on UBM by electroplating. Sn bumps were reflowed in RTA(Rapid Thermal Annealing) system and convection reflow oven. When RTA system was used, reflow was possible without using flux and IMC thickness formed in the solder interface was thinner than that of a convectional method.

Keywords: Rapid thermal annealing (RTA) system, Convection reflow oven, Intermetallic compound (IMC)

1. 서 론

최근 들어 노트북 PC, 핸드폰, 전자수첩, PDA 등 전자 산업의 제품 소비 동향은 고성능화, 복합기능화를 요구하면서도 소형화, 경량화를 지향하는 추세에 있다. 이러한 소비시장의 욕구를 충족시키기 위하여 구성 부품 중 많은 비율을 차지하고 있는 반도체의 경박 단소화에 대한 필요성이 절실하다.¹⁻⁵⁾ 따라서 반도체 칩 접속에 있어 기존

의 접속 방식인 wire bonding, TAB 기술로는 시스템의 크기를 줄이며 전기적 성능을 향상 시키는데 그 한계에 이르고 있다. 따라서 새로운 접속 기술인 플립칩 기술의 필요성이 점점 커지고 있다.⁶⁾

플립칩(flip chip) 기술은 반도체의 집적도를 높이고, 전기적 성능과 신뢰성을 향상 시키는 등의 장점을 바탕으로 많은 응용분야에서 사용되고 있다. 일반적인 플립칩 공정은 낮은 녹는점을 가지는 솔더 범프를 칩에 형성한 후 리플로 공정을 통

*Corresponding author
E-mail: kimyh@hanyang.ac.kr

해 범프와 범프 또는 범프와 패드 사이에 접합을 하는 기술이다.⁷⁾ 플립칩 본딩을 통한 금속 범프간의 접합을 구현할 경우, wire bonding에 의한 칩간의 연결이 아닌 금속 범프에 의한 칩간의 직접적인 연결이 이루어져 접합을 위한 추가적인 공간이 필요 없게 되어 칩의 크기를 줄일 수 있고, 금속 범프에 의한 접합이 이루어지므로 wire에 의한 신호 손실을 줄일 수 있으며, 또한 금속 범프에 의한 직접적인 연결로 인해 전기적 성능도 향상시킬 수 있는 장점을 가지고 있다.⁸⁻¹¹⁾ 플립칩 본딩을 이용한 칩 적층을 할 경우, 여러 단계의 리플로 공정이 필요하게 되고, 이와 같은 공정 중에 액상의 솔더와 UBM (Under Bump Metallurgy)이 반응하여 금속간 화합물이 생성되며 금속간화합물의 형상과 두께는 접합신뢰성에 큰 영향을 미친다. 금속간화합물의 두께의 경우 리플로 공정시 dwell time에 영향을 받으며, 과도한 금속간 화합물의 성장은 솔더 접합부의 수명을 단축시킬 수 있다.¹²⁻¹³⁾

본 연구에서는 전해 도금 방법으로 솔더 범프를 형성한 후, 금속열처리장치를 이용하여 솔더 범프를 형성하였다. 금속열처리장치를 이용하여 리플로 공정을 진행할 경우, 진공 챔버 내 forming gas(95 vol % N₂+5 vol % H₂)분위기에서 공정이 진행되므로 산화막 제거 및 형성 방지를 위한 플럭스를 사용하지 않고 공정이 가능하다. 그리고 진공 챔버 내에서 복사열을 이용하여 리플로 공정이 진행되므로 승온 시간이 짧고 온도 조절이 용이하여 공정 시간을 단축시킬 수 있고, 이로 인해 과도한 금속간 화합물의 생성을 억제할 수 있는 장점이 있다. 따라서 금속열처리장치와 일반 리플로우를 이용하여 리플로 공정을 진행한 후 각 시

스템에 따른 금속간 화합물의 거동을 비교·분석하였다.

2. 실험 방법

Sn 범프의 리플로 공정시 리플로 시스템에 따른 금속간 화합물의 생성량을 비교하기 위해, 산화막이 증착된 Si 시편에 전해 도금과 리플로 공정을 위한 Ti (50 nm)/ Au (1 μm)/ Cu (1 μm)/ Ti (50 nm)의 박막 층을 직류 마그네트론 스퍼터링 방법을 이용하여 증착을 하였다. 최상층의 티타늄 층은 접속 저항을 측정하는 테스트 칩에서 리플로한 솔더 범프가 퍼지는 것을 막기 위해 사용하는 것으로 실제 칩에서 필요한 경우에만 사용한다. 그리고 리플로 공정시 금속간 화합물의 성장 거동을 명확하게 관찰하기 위해, 박막 층이 형성된 시편에 전해 도금을 이용하여 5 μm 두께의 Cu 범프를 형성한 후, 그 위에 같은 방법을 이용하여 20 μm 두께의 Sn 범프를 형성하였다. 이렇게 제작된 시편을 각각 금속열처리장치와 일반 리플로우를 이용하여 리플로 공정을 진행하였다. 첫 번째, 금속열처리장치를 이용하여 리플로 공정을 진행한 경우, 솔더 범프의 산화막 형성 방지를 위해 진공 상태의 챔버 안에 혼합 가스(95 vol % N₂+5 vol % H₂)를 흘려주면서 리플로 공정을 진행하였다. 본 실험에서 이용된 금속열처리장치의 온도 profile을 Fig. 1에 나타내었다. 두 번째, 일반 리플로우의 경우, 금속열처리장치와 달리 대기 중에서 공정이 진행되기 때문에 솔더 범프의 산화막 형성 방지를 위해 수용성 플럭스를 도포 후 리플로 공정을 진행하였다. 본 실험에서 이용된 일반 리플로우의 온도

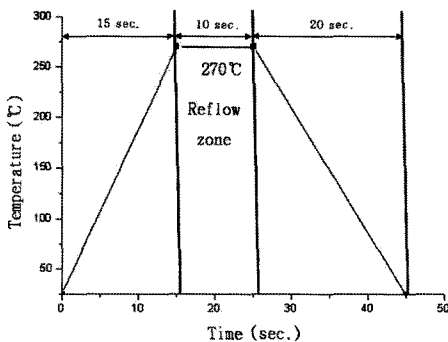


Fig. 1. Temperature profile of RTA.

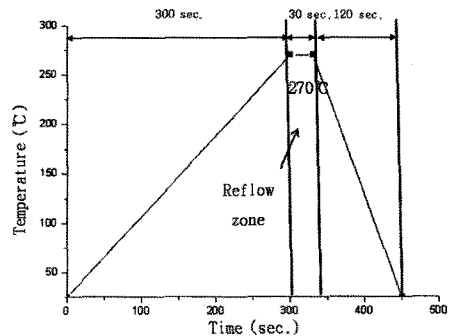


Fig. 2. Temperature profile of convection reflow oven.

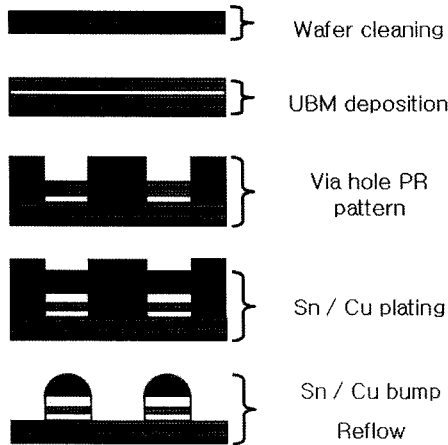
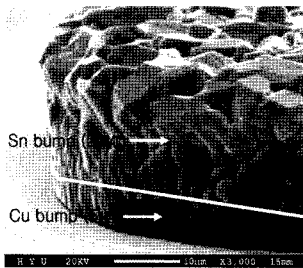
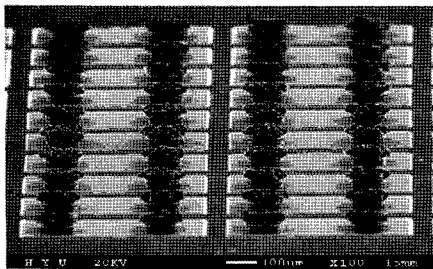


Fig. 3. Schematic illustration of test chip fabrication process.



(a) Sn / Cu bump on metal line



(b) Low magnified Sn / Cu bumps on the metal lines

Fig. 4. SEM micrographs of the test chip, (a) Sn / Cu bump on the metal line, (b) low magnified Sn / Cu bumps on the metal lines.

profile을 Fig. 2에 나타내었으며, 전반적인 공정의 개요도를 Fig. 3에 나타내었다.

급속열처리장치와 일반 리플로를 이용하여 리플로 된 Sn / Cu 범프의 금속간 화합물 형성 거동을 확인하기 위해 각각의 시편을 에폭시 레진을 이용하여 마운팅하고 연마 한 후, 주사전자현미경 (SEM: scanning electron microscopy)의 후방산란전자 (BSE: back-scattered electron) 이미지 모드를 사

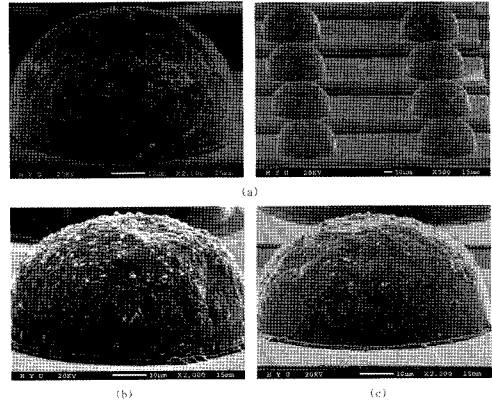


Fig. 5. SEM micrographs of Sn / Cu bumps with different reflow temperature, (a) 250°C, (b) 270°C, (c) 290°C.

용하여 Sn / Cu 범프 계면에서 금속간 화합물을 관찰하였고, image analyzer를 이용하여 금속간 화합물 층의 평균 두께를 측정하여 비교·분석 하였다. 각 조건당 적어도 1개 이상의 사진을 찍어 분석 하였다.

3. 실험 결과 및 고찰

형성된 Sn (20 μm) / Cu (5 μm) 범프의 SEM 이미지를 Fig. 4에 나타내었다. Sn 범프의 표면이 거친 모습을 보이고 있지만, 일정한 높이로 브릿지 현상 없이 잘 형성된 모습을 관찰할 수 있다. 전해도금을 통해 형성된 Sn / Cu 범프를 다양한 온도 (250, 270, 290°C)에서 리플로 공정을 실시하였고, 리플로 공정을 마친 Sn / Cu 범프의 SEM 이미지를 Fig. 5에 나타내었다. SEM 이미지에서 확인할 수 있듯이 급속열처리장치를 이용하여 리플로 공정을 진행할 경우, 빠른 공정 시간 내에 플럭스를 사용하지 않고 반 구형대의 리플로 된 솔더 범프의 형상을 얻을 수 있었다. 그리고 리플로 공정시 공정 온도에 따른 금속간 화합물의 성장 거동을 비교하기 위해서 급속열처리장치를 이용하여 250°C, 270°C, 290°C에서 각각 리플로 공정을 진행한 시편의 단면을 주사전자현미경의 back-scattered electron(BSE) image 모드를 사용하여 Sn / Cu 범프 계면에서의 금속간 화합물을 관찰한 후, image analyzer를 통해 두께를 측정하였다. 다양한 온도에서 리플로 공정을 마친 Sn / Cu 범프의 금속간 화합물 관찰을 위한 BSE 이미지를 Fig. 6에

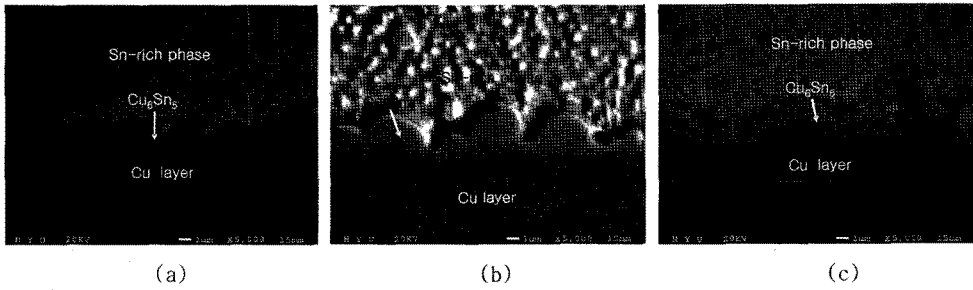


Fig. 6. BSE image showing the cross-sections of Sn / Cu bumps with different reflow temperature, (a) 250°C, (b) 270°C (c) 290°C.

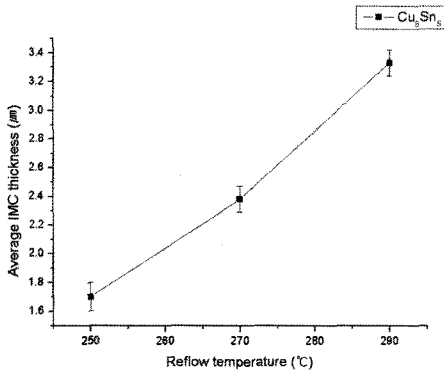


Fig. 7. Average thickness of intermetallic compound layers with variations of the reflow temperature (250, 270 and 290°C).

나타내었다. 리플로 온도에 상관없이 Cu_6Sn_5 의 금속간 화합물이 생성되었으며, 두께 변화는 250°C의 경우 약 1.7 μm , 270°C의 경우 약 2.4 μm , 290°C의 경우 약 3.3 μm 로 측정되었고, 공정 온도가 증가하면 금속간 화합물의 두께도 증가하는 것을 관

찰할 수 있었다. 공정 온도에 따른 금속간 화합물의 두께 변화를 Fig. 7에 나타내었다. 각 조건당 10개 이상의 사진에서 두께를 측정하였으며, 표준편차를 그림에 표시하였다.

리플로 공정시 금속간 화합물의 생성에 중요한 영향을 미치는 요소 중에 하나인 온도를 270°C로 동일하게 설정한 후, 금속열처리장치와 일반 리플로를 이용하여 Sn / Cu 범프를 각각 리플로 하였다. 이때, 270°C 유지 시간은 금속열처리장치의 경우 10초 동안이며, 일반 리플로의 경우 30초간 유지하였다. 유지 시간이 차이가 나는 것은 금속열처리장치의 경우 전반적인 공정시간이 짧아 단 시간에 리플로 공정이 완료되지만, 일반 리플로의 경우는 공정시간이 상대적으로 길어 리플로 공정이 완료되는데 시간이 더 길게 소요된다. 금속열처리장치를 이용하여 리플로 한 Sn / Cu 범프의 SEM 이미지를 Fig. 8에 나타내었으며, 일반 리플로를 이용하여 리플로 한 Sn / Cu 범프의 SEM 이미지를 Fig. 9에 나타내었다. 리플로 공정을 통해

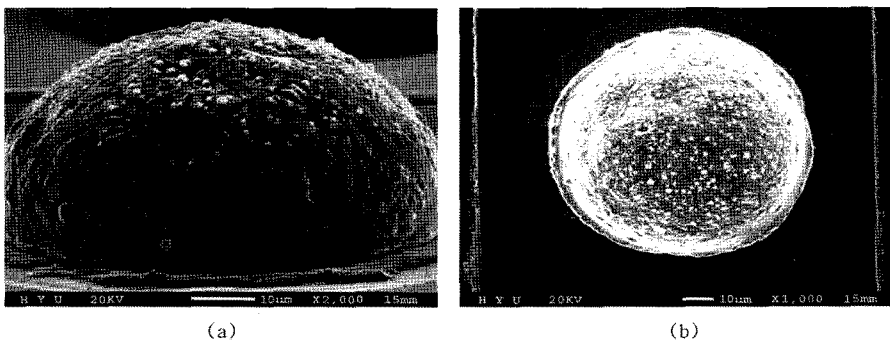


Fig. 8. SE images of (a) the side view of a reflowed bump and (b) the top view of a reflowed bump. This specimen was reflowed by using RTA (rapid temperature annealing) and reflow zone temperature is 270°C.

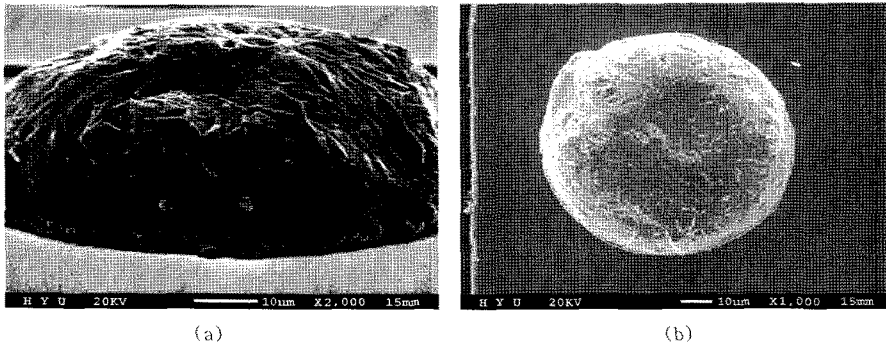


Fig. 9. SE images of (a) the side view of a reflowed bump and (b) the top view of a reflowed bump. This specimen was reflowed by using convection reflow oven and reflow zone temperature is 270°C.

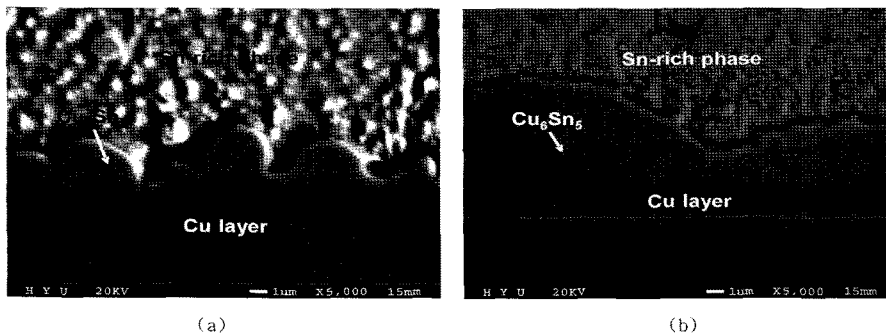


Fig. 10. BSE image showing the cross-sections of (a) Sn / Cu bump after reflow using RTA and (b) Sn / Cu bump after reflow using convection reflow oven.

Sn / Cu 범프가 반 구형태로 변형되었으며, 금속열처리장치를 이용한 시편의 경우 일반 리플로를 이용한 시편보다 표면의 거칠기가 줄었고, 반 구형태의 직경이 보다 작게 관찰되었다. 그리고 일반 리플로를 이용하여 리플로 공정을 한 시편의 경우 범프 모양이 부분적으로 붕괴된 곳을 관찰할 수 있었다. 이런 현상이 일어나는 이유는 플럭스를 사용하여 일반 리플로를 할 때, 범프가 장시간 동안 고온에 노출 되면서 IMC가 과도하게 성장, 솔더 표면까지 확산되었기 때문이다.

리플로 공정이 진행된 시편의 금속간 화합물의 성장 거동을 확인하기 위해 주사전자현미경(SEM: scanning electron microscopy)의 후방산란전자(BSE: back-scattered electron) 이미지 모드를 사용하여 Sn / Cu 범프 계면에서 금속간 화합물을 관찰한 이미지를 Fig. 10에 나타내었으며 Cu_6Sn_5 의 금속간 화합물이 생성된 것을 확인할 수 있었다. 그리고 금속열처리장치를 이용한 시편이 일반 리플로를 이용한 시편에 비해서 금속간 화합물이 적

게 생성된 것을 관찰할 수 있으며, 실제 image analyzer 분석 결과 금속열처리장치의 경우 금속간 화합물의 두께가 약 $2.4 \mu m$, 일반 리플로의 경우 금속간 화합물의 두께가 약 $4.8 \mu m$ 로 측정되었다.

리플로 공정시 금속간 화합물의 생성은 공정 온도 및 공정 시간에 영향을 받으며, 공정 온도가 동일할 경우 공정시간, 즉 솔더 범프의 녹는점 이상 온도에서 유지되는 시간(dwel time)에 의해 금속간 화합물의 두께가 결정된다. 금속열처리장치의 경우 진공 챔버 내에서 빠른 승온 시간에 의한 짧은 공정 시간에 일반 리플로와 비교했을 때, 동일한 온도 조건에서 금속간 화합물의 생성량이 일반 리플로의 경우의 절반 정도 생성되는 것을 확인할 수 있었으며, 일반 리플로의 경우 느린 승온 시간에 의한 긴 공정 시간으로 인해 금속열처리장치에 비해 상대적으로 긴 dwel time을 가지게 되어 금속간 화합물의 두께가 두껍게 형성된 것을 관찰할 수 있다.

일반적으로 솔더 범프의 리플로 공정시 솔더 범

프와UBM (under bump metallurgy) 간에 금속간 화합물이 형성되며, 이렇게 형성된 금속간 화합물은 금속학적인 결합을 이루기 때문에 접합성을 높이는 역할을 한다. 하지만 이런 금속간 화합물은 깨지기(brittle) 쉬운 성질을 가지고 있어, 과도한 금속간 화합물의 성장은 오히려 신뢰성에 나쁜 영향을 미친다. 따라서 동일 공정 온도에서 금속간 화합물의 생성량이 적은 급속열처리장치가 일반 리플로에 비해 신뢰성 측면에서 우수하며, 짧은 공정 시간을 통해 전체적인 공정 시간을 단축시킬 수 있으며.

산화막 제거 및 방지를 위한 플럭스를 사용하지 않고 진공 챔버 안에서 혼합 가스를 이용하는 방법을 통해 환경적인 측면에서도 유리한 점을 가지고 있다. 그리고 급속열처리장치의 경우 리플로된 솔더 범프가 반 구형태를 유지하는 반면, 일반 리플로를 이용할 경우 반 구형태의 범프 모양에서 부분적으로 붕괴된 모습을 관찰할 수 있었는데, 이는 플럭스를 이용하여 일반 리플로를 할 경우, IMC가 솔더 표면까지 확산하기 때문이다. 따라서 솔더 범프의 솔더량이 작은 경우, 급속열처리를 이용하여 질소 분위기에서 리플로가 가능하며 플럭스를 사용하지 않아도 되는 장점이 있다.

4. 결 론

본 실험에서는 Sn/Cu 범프를 급속열처리장치와 일반 리플로를 이용하여 리플로 공정을 진행하였으며, 리플로 시스템의 차이에 따른 솔더 범프의 금속간 화합물의 형성 거동을 확인하기 위해 각각의 시스템에서 리플로 공정을 마친 시편을 주사전자 현미경(SEM: scanning electron microscopy)의 후방 산란전자 (BSE: back-scattered electron) 이미지 모드를 사용하여 분석한 후 다음과 같은 결론을 얻었다.

(1) 급속열처리장치를 이용하여 플럭스를 사용하지 않고, 진공 챔버 내에서 혼합 가스(95 vol % N_2 + 5 vol % H_2)분위기에서 리플로 공정을 진행하여 Sn / Cu 범프를 성공적으로 형성할 수 있었다.

(2) 급속열처리장치를 이용하여 다양한 온도에서 리플로 공정을 진행할 경우, 공정 온도가 증가할수록 금속간 화합물의 생성량이 증가하였고, 270°C에서 리플로 공정을 진행한 Sn / Cu 범프의

경우 Cu_6Sn_5 의 한 종류의 금속간 화합물이 생성되었으며, 평균 두께는 약 2.4 μm 정도였다.

(3) 일반 리플로를 이용하여 270°C에서 리플로 공정을 진행한 Sn / Cu 범프의 경우 급속열처리장치를 이용한 리플로 공정과 동일하게 Cu_6Sn_5 의 한 종류의 금속간 화합물이 생성되었으나, 평균 두께는 약 4.8 μm 정도였다.

(4) Sn / Cu 범프의 리플로 공정이 진행되는 동안 리플로 시스템의 차이에 따른 금속간 화합물의 생성량의 차이를 확인할 수 있었으며, 급속열처리장치를 이용하는 경우가 일반 리플로를 이용하는 것보다 과도한 금속간 화합물의 생성을 방지하여 보다 신뢰성 있는 리플로 공정을 진행할 수 있는 것을 확인할 수 있었다.

감사의 글

이 논문은 2008년 정부(교육인적자원부)의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구입니다. (KRF-2008-005-J04101)

참고문헌

1. R. Crowley, "Three-dimensional electronics packaging", Technology Rep. Technology Search Int. Inc. Austin, (1995), pp. 7-11
2. T. Matsumoto, Y. Kudoh, K-H. Yu, N. Miyakawa, and H. Itani, "Three-dimensional integration technology based on wafer bonding technique using micro-bumps", Ext. Abstract, 1995 Int. Conference Solid State Devices Mater. Osaka, Japan, (1995), pp. 1073-1074
3. D. Bollmann, R. Braun, R. Buchner, U. Cao-Minh, M. Engelhardt, G. Errmann, T. Grassl, K. Hieber, H. Hubner, G. Kawala, M. Kleiner, A. Klumpp, S. Kuhn, C. Landesberger, H. Lezec, W. Muth, W. Pamler, R. Popp, E. Renner, G. Ruhl, A. Sanger, U. Scheler, C. Schmidt, S. Schwarzl, J. Weber, W. Weber, and P. Ramm, "Three-dimensional metallization for vertically integrated circuits", Microelectronic, Engineering, (1997), pp. 39-47
4. K. Takahashi, H. Terao, Y. Tomita, Y. Yamaji, M. Hoshino, T. Sato, T. Morifuji, M. Sunohara, and M. Bonkohara, "Current status of research and development for three-dimensional and chip stack technology", Japanese journal of applied physics Part 1, Vol.

- 40 no. 4B (2001), pp. 3032-3037
5. H. Kanbach, J. Wilde, F. Kriebel, and E. Meusel, "3D Si-on-Si stack packaging, Soldering & Surface Mount Technology", Soldering & Surface Mount Technology, Vol. 12 no 1, 2000, pp. 35-39.
 6. 2004 신기술동향조사 보고서-반도체 패키지기술, 특허청 (2004), pp. 45-50
 7. Young-Ho Kim, "Low Temperature Flip Chip Bonding Process", The 2nd international symposium on microelectronics and packaging (ISMP2003), pp. 253-257
 8. S. Linder, H. Baltes, F. Gnaedinger, and E. Doering, "Fabrication technology for wafer through-hole interconnections and three-dimensional stacks of chips and wafer", Micro Electro Mechanical Systems MEMS, 1994, pp. 349-354
 9. M. Koyanagi, H. Kurino, K-W Lee, K. Sakuma, N. Miyakawa, and H. Itani, "Future System-on-Silicon LSI System", IEEE Micro, Vol. 18, No. 4 (1998), pp. 17-92
 10. K. Takahashi, M. Hoshino, H. Yonemura, M. Tomisaka, M. Sunohara, M. Tanioka, T. Salo, K. Kojima, and H. Terao, "Development of Advanced 3-D Chip Stacking Technology with Ultra-Fine Interconnection", Proc 51th Electronic Components and Technology Conference, Orlando, FL, May. 2001, pp. 541-546
 11. G. Feng, X. Peng, J. Cai, and S. Wang, "Through-Wafer Via Technology for 3-D Packaging", 6th International Conference on Electronic Packaging Technology, 2005, pp. 57-60
 12. C. B. LEE, S. B. JUNG, Y. E. SHIN, and C. C. SHUR, "Effect of isothermal aging on ball shear strength in BGA joints with Sn-3.5Ag-0.75Cu solder", Material Transactions, 43, 1858 (2002)
 13. J.H.L. Pang, D.Y.R. Chong, and T.H. Low, "Thermal cycling analysis of flip chip solder joint reliability", IEEE transactions on components, packaging, and manufacturing technology, 24, 705 (2001)
 14. S. H. Park, T. S. Oh, and G. Englemann, "Interfacial Reactions of Sn Solder with Variations of Under-Bump-Metallurgy and Reflow Time", Journal of the Microelectronics & Packaging Society, Vol. 14, No. 3, P. 43-49 (2007)