

## 2500V IGBTs with Low on Resistance and Faster Switching Characteristic

낮은 온-저항과 빠른 스위칭 특성을 갖는 2500V급 IGBTs

Samuell Shin\*, Yongseo Koo\*, Jongil Won\*, Jongki Kwon\*\*, Jaechang Kwak\*★

신사무엘\*, 구용서\*, 원종일\*, 권종기\*\*,곽재창\*★

### Abstract

This paper presents a new Insulated Gate Bipolar Transistor(IGBT) based on Non Punch Through(NPT) IGBT structure for power switching device. The proposed structure has adding N+ beside the P-base region of the conventional IGBT structure. The added n+ diffusion of the proposed device ensure device has faster turn-off time and lower forward conduction loss than the conventional IGBT structure. But, added n+ region can reduce th breakdown voltage and latching current density of the proposed device due to its high doping concentration. This problems can be overcome by using diverter on the right side of the device. In the simulation results, turn-off time of the proposed device is 0.3us and the on-state voltage drop is 3V. The results show that the proposed device has superior characteristic than conventional structure.

### 요 약

본 연구는 전력용 스위칭 소자로 널리 활용되고 있는 IGBT(Insulated Gate Bipolar Transistor)소자로서 NPT(Non Punch Through) IGBT 구조에 기반 한 새로운 구조의 IGBT를 제안하였다. 제안된 구조는 기존 IGBT 구조의 P-베이스 영역 우측 부분에 N+를 도입함으로 N-드리프트 영역의 정공분포를 N+영역으로 밀집시켜 턴-오프 시 정공의 흐름을 개선, 기존 구조보다 더 빠른 턴-오프 시간과 더 낮은 순방향 전압강하를 갖는 구조이다. 또한 P+를 게이트 우측 하단에 형성함으로써 순방향 전압 강하 특성을 개선시키기 위해 도입한 캐리어 축적 층인 N+에 의해 발생하는 낮은 래치-업 특성과 낮은 항복 전압 특성을 개선시킨 구조이다. 시뮬레이션 결과 제안된 구조의 턴-오프와 순방향 전압강하는 기존 구조대비 각각 0.3us, 0.5V 향상된 특성을 보였다.

*Key words : IGBT, Turn-off, Power Device, Power Electronics.*

## 1. 서론

\* 서경대학교 전자공학과  
(Department of Electronics Engineering, Seokyeong University)

\*\* 한국전자통신 연구원  
(Electronics and Telecommunications Research Institute)

★ 서경대학교 컴퓨터과학과  
(Department of Computer Science, Seokyeong University)  
교신저자 (Corresponding author)

※ 감사의 글 (Acknowledgment)  
본 연구는 산업자원부 전력IT사업에 의하여 지원되었음  
接受日:2008年 5月 13日, 修正完了日: 2008年 06月 04日

전력용 반도체는 1957년 사이리스터(Thyristor)에서 BJT(Bipolar Junction Transistor)와 파워 MOSFET (Metal Oxide Semiconductor Field Effect Transistor)을 거쳐 IGBT(Insulated Gate Bipolar Transistor)에 이르기 까지 고속, 고효율화, 고내압화 실현을 목표로 지금까지 발전을 이루어 왔다[1][2].

IGBT는 바이폴라((Bipolar)의 낮은 온-저항, 높은 전류밀도 특성과 MOS의 빠른 스위칭 특성의 장점을 하나로 취합한 MOS 입력 단으로 구성된 소자이다[3][4]. IGBT의 대표적인 장점은 낮은 게이트 전압을 요구하며 게이트 구동 회로의 구현이 간편하고 제어

가 용이하여 고속 스위칭 동작이 가능하다는 것이다 [5]. 하지만 이러한 장점에도 불구하고 IGBT는 P-베이스(Base) 사이에 존재하는 JFET(Junction Field Effect Transistor)영역으로 인해 온(ON)-저항이 증가됨으로 순방향 전도 손실이 높아지게 되며[6][7]. JFET영역을 고려한 P-베이스 사이의 넓은 N-드리프트 영역은 턴-오프 시 스위칭 시간을 증가시키는 요인인 tail 전류를 발생시킴으로써 전력 손실을 증가시킨다[8]. 따라서 최근에는 구조적 개선을 통한 순방향 전도 손실과 턴-오프 손실을 줄이기 위한 방법으로 Field Stop[9], Super Junction[10] 구조 등이 제안되고 있다. 그러나 이러한 구조적 변경은 IGBT의 대표적인 턴-오프 특성과 순방향 전압 강하 특성의 트레이드-오프 관계로 작용하므로 턴-오프 특성과 순방향 전압강하 특성의 관계를 개선하기 위한 많은 연구가 이루어지고 있다[11][12].

따라서 본 연구에서는 순방향 손실과 스위칭 손실에 따른 트레이드-오프 관계를 개선시키기 위해 기존 IGBT에 캐리어 축적 층인 N+를 도입하였으며, 또한 캐리어 축적 층 도입으로 인해 발생하는 낮은 항복특성과 낮은 래치 전류의 특성을 개선시키기 위해 다이버터(Diverter) 특성과 같은 P+와 종래 방법[14]인 P+베이스 중앙 트렌치 구조를 도입하여 래치 특성과 항복특성을 개선시켰다.

## II. 본론

### 2.1 소자 구조 제안 및 동작특성 분석

본 연구에서는 2500V급 IGBT의 스위칭 속도와 순방향 전압강하의 트레이드-오프 관계 개선 및 래칭 전류 밀도를 증가시켜 래치 특성을 개선시키기 위한 새로운 구조의 수평(Planar) 게이트 IGBT를 제안하였다. 제안된 구조는 전체 셀 길이 390um로 2500V급 IGBT의 마진 10%를 고려한 길이를 선정하였으며, 셀 폭은 23um로 종래의 방법[13]과 같은 길이와 농도로 선정하여 기존 IGBT에 캐리어 축적 층인 N+와 다이버터 구조를 포함한 P+ 에미터 트렌치(Trench) 타입의 새로운 구조를 제안, 그 타당성을 검증하였다.

그림 1의 (a)와 (b)는 각각 기존 수평(Planar) 게이트 IGBT와 제안된 새로운 구조의 IGBT를 보여주고 있다. 제안된 IGBT는 기존 IGBT가 갖는 P-베이스 영역 우측 풀리 게이트 하단 부분에 캐리어 축적 층인 N+ 도입과 게이트 끝 하단 부분에 P+ 다이버터(Diverter) 및 P+ 에미터 트렌치(Trench) 구조를 도입한 구조이다. 제안된 구조는 2차원 소자 시뮬레이터인 MEDICI를 이용하여 작용과 특징에 대해 분석하

였으며, 표 1.를 통해 시뮬레이션에서 사용된 파라미터를 나열하였다.

Table 1.

The device parameters used for simulation

표 1.

시뮬레이션에서 사용되는 소자 파라미터

$L_G$	- gate electrode length (um)	13
$L_E$	- emitter electrode length (um)	8
$L_D$	- diverter electrode length (um)	2
$L_T$	- total length (um)	23
$L_{e1}$	- P++ emitter region length (um)	5
$L_{e2}$	- N++ emitter region length (um)	3
$L_{ch}$	- channel length (um)	2
$L_{cs}$	- carrier stored region length (um)	3
$E_e$	- P++ emitter etching depth (um)	0.5
$t_{ox}$	- oxide thickness ( $\text{\AA}$ )	1000
$D_T$	- total depth (um)	390
$D_D$	- diverter region depth (um)	1.5
$D_P$	- p+ collector depth (um)	0.5
$D_{nd1}$	- gate under N-drift region depth (um)	389.5
$D_{nd2}$	- p-base under N-drift region depth (um)	386.5
$D_{nd3}$	- diverter under N-drift region depth (um)	387.5
$D_{cs}$	- carrier stored region depth (um)	1.5
$D_b$	- p-base region depth (um)	3
$D_e$	- n++ emitter depth (um)	0.5
$Nd$	- N-drift region doping ( $cm^{-3}$ )	$1^{13}$
$Pb$	- p-base region doping ( $cm^{-3}$ )	$3.5^{17}$
$P^{++}$	- p++ emitter region doping ( $cm^{-3}$ )	$3^{19}$
$N^{++}$	- n++ emitter region doping ( $cm^{-3}$ )	$3^{19}$
$P^+$	- p+ diverter region doping ( $cm^{-3}$ )	$1^{15}$
$N^+$	- n+ carrier stored doping ( $cm^{-3}$ )	$1^{16}$
$P^+c$	- p+ collector 하단 doping ( $cm^{-3}$ )	$1^{19}$

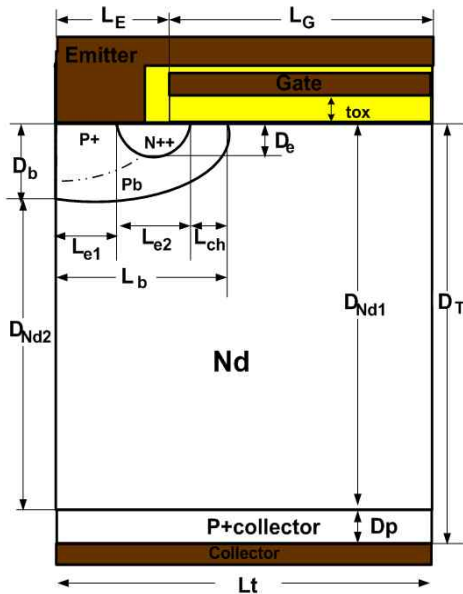


Fig 1(a). Cross-section of conventional IGBT structure  
 그림 1(a). 기존 IGBT 구조의 단면도

여주고 있다. 제안된 IGBT 구조는 기존 IGBT의 전기적 특성 개선을 위해 3가지 방향으로 제시되었으며, 제시된 방향은 다음과 같다. 첫 번째, P-베이스 우측 부분에 캐리어 축적 층인 N+를 도입함으로써 P-베이스 영역과 N-드리프트 영역간의 에너지 장벽을 기존 IGBT의 에너지 장벽보다 높여 줌으로써 P+ 컬렉터 영역에서 P-베이스 영역으로 주입되는 정공 전류의 흐름을 방해함으로써 정공 전류는 캐리어 축적 층인 N+ 주위에 밀집되어진다. 따라서 캐리어 축적 층 주위에 밀집된 정공은 IGBT의 동작 상태에서의 전류 흐름을 원활하게 함으로 N-드리프트 영역의 온-저항을 감소시켜 기존 IGBT의 반복적인 셀 배열로 발생하는 JFET 영향을 감소 시켰다. 또한, 정공전류의 밀도를 캐리어 축적 층인 N+ 영역으로 밀집시킴으로 오프상태에서의 턴-오프 시간을 감소시키는 특징을 갖는다.

하지만 캐리어 축적 층인 N+의 도입은 낮은 항복 전압 특성을 초래하며 N++ 에미터 하단 P-베이스의 농도를 감소시킴으로 낮은 래치 특성을 갖게 된다. 따라서 게이트 우측 하단에 p+ diverter를 도입한 두 번째 방법은 캐리어 축적 층으로 발생하는 낮은 항복 특성과, 낮은 래치 특성을 개선하기 위해 도입되었으며, 이는 캐리어 축적 층인 N+ 영역에서 최초 발생하는 임계전계를 분산시킴으로 낮은 항복특성을 다소 개선시킬 수 있다. 또한 오프 상태에서의 P-베이스 영역을 경유하여 P+ 에미터 영역으로 흐르는 정공 전류의 일부를 P+ diverter 영역으로 흐르게 함으로 래치 특성을 개선시킬 수 있으나, 동작 상태에서의 P-베이스와 P+ diverter로 인한 전류 흐름의 분산은 높은 순방향 전압 강하를 발생시킴으로 캐리어 축적 층인 N+와 p+ diverter의 도입은 서로간의 손실로 작용한다.

마지막으로 도입된 P+ 에미터 하단의 P-베이스 중앙 트렌치 구조는 종래의 방법[14]의 구조로서 래치 전류 특성을 더욱 개선시키기 위해 도입되었다. 따라서 그림 1.(b) 에서 제안한 구조는 기존 IGBT가 갖는 JFET 영향으로부터 발생하는 높은 순방향 전압강하 특성과 느린 스위칭 속도를 개선하기 위해 캐리어 축적 층인 N+가 도입 되었으며 캐리어 축적 층 도입으로 인해 발생하는 낮은 항복특성과 낮은 래치 특성을 개선하기위한 P+ diverter와 종래방법[14]이 도입 되었다.

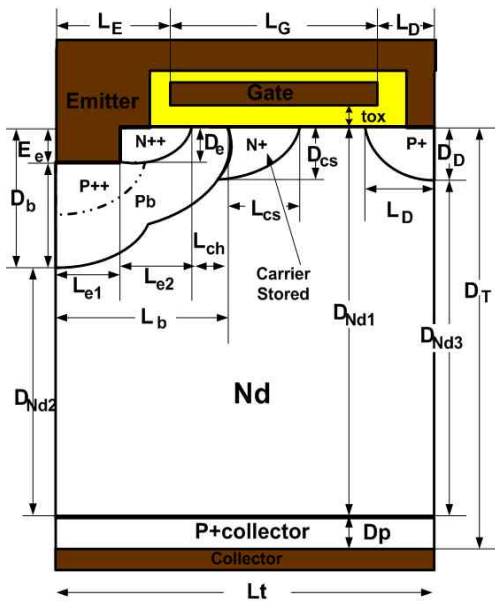


Fig 1(b). Cross-section of proposed IGBT structure  
 그림 1(b). 제안된 IGBT 구조의 단면도

그림 1. 의 (b)는 제안된 IGBT 구조의 단면도를 보

2.2 제안된 구조의 시뮬레이션 결과 및 고찰

2.2.1 순방향 전도 특성

제안된 구조(그림 1.(b))가 갖는 낮은 순방향 전압강하 특성은 기존 IGBT의 P-베이스를 캐리어 축적층인 N+로 고립시킴으로 P-베이스 영역과 N-드리프트 영역간의 에너지 장벽을 기존 IGBT의 에너지 장벽보다 높여 줌으로써 P-컬렉터로부터 주입된 정공전류의 흐름을 방해하여 P-베이스 영역으로 들어가는 정공전류의 흐름을 방해 시킨다. 따라서 P-베이스 영역으로 이동하지 못한 정공들이 캐리어 축적층 주위에 축적되며 이는 N-드리프트 영역으로 분산되어진 정공 전류의 밀도를 P-베이스와 게이트 하단의 캐리어 축적층인 N+ 주변 정공들의 전류 밀도를 높여주는 역할을 한다. 이러한 현상은 전하 중성 조건을 충족시키기 위해 N++ 에미터 영역에서의 전자 전류 주입을 증가시키며 전류의 흐름을 개선함으로써 온-저항을 감소, 결국 기존 IGBT의 순방향 전압강하 특성보다 낮은 특성의 전압강하를 갖게 한다.

그림 2 는 IGBT의 순방향 동작 상태에서의 동작전류  $100A/cm^2$  에서의 포화전압을 나타낸 그림이다. 그림의 좌형에서 보여 지는 바와 같이 제안된 구조의 전자 전류와 정공 전류는 앞서 설명한 캐리어 축적층에 의한 전하 중성조건을 만족시키기 위해 기존 IGBT보다 더 많은 양의 정공전류(IH)와 전자전류(IE)를 갖게 됨을 확인 할 수 있다.

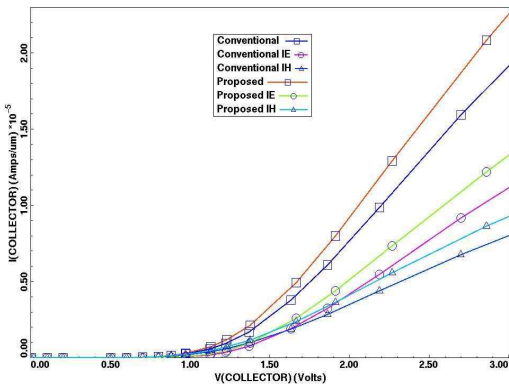


Fig 2. On-State Characteristics of proposed IGBTs  
그림 2. 제안된 IGBT의 순방향 전도 특성

그림 2 는 기존 IGBT와 제안된 소자들의 순방향 전압강하 특성을 보여준다. 순방향 전압강하 특성은 게이트에 15V 전압을 인가하여 채널이 형성되었을 때 컬렉터 전극으로 부터 전압을 증가시켜 측정하는 것으로써  $100A/cm^2$ 의 동작전류에서 발생하는 포화전압( $V_{ce,sat}$ )을 의미한다.

제안된 소자의 순방향 전압강하 특성은 3.15V이며 이것은 기존 IGBT가 갖는 3.66V에서 약 0.5V 감소된 특성으로 기존 IGBT보다 우수한 특성을 나타낸다.

그림 3 은 캐리어 축적층이 갖는 낮은 순방향 전압강하 특성에 따른 낮은 항복전압간의 특성을 N+의 농도와 길이 변화로써 알아보았다.

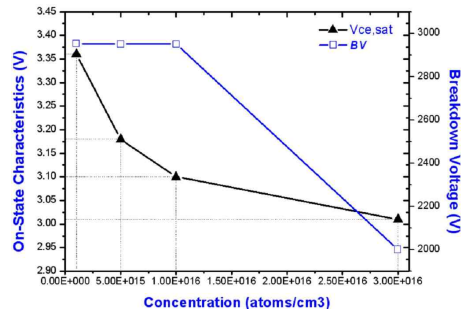


Fig 3(A). As concentration variation of carrier stored, relationship between On-State characteristics and breakdown voltage

그림 3(A). 캐리어 축적층 농도 변화에 따른 순방향 전압강하와 항복전압간의 관계

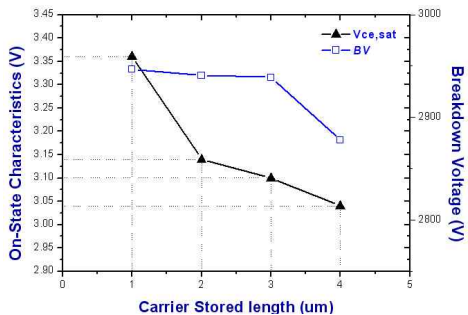


Fig 3(B). As length variation of carrier stored, relationship between On-State characteristics and breakdown voltage

그림 3(B). 캐리어 축적층 길이 변화에 따른 순방향 전압강하와 항복전압간의 관계

앞서 설명했듯이 캐리어 축적층인 N+의 도입은 낮은 항복전압을 유발함으로써 캐리어 축적층의 크기와 농도는 낮은 항복전압 특성에 매우 큰 영향을 준다. 따라서 순방향 전압강하 특성과 높은 항복 전압 특성을 만족시키기 위해 그림 3 에서 보여 지는 바와 같이 캐리어 축적층인 N+의 농도는  $1^{16}(atoms/cm^3)$  이하의 레벨에서 순방향 전압강하에 따른 낮은 항복

전압의 문제점이 적게 발생하는 것을 확인 할 수 있었으며 N+의 길이는 3um 이하의 영역에서 서로간의 문제점이 적음을 확인할 수 있었다.

**2.2.2 턴-오프 특성**

전력용 반도체인 IGBT는 빠른 스위칭 속도와 낮은 전력손실이 중요함으로 턴-오프 시 발생하는 전력 손실을 줄여야 하는데 이것은 턴-오프 시 발생하는 전력손실이 턴-온 시 발생하는 전력손실보다 높기 때문이다[8][15].

그림 4는 기존 IGBT와 제안된 소자의 전기적 특성 중 턴-오프 특성을 보여주는 그림이다. 턴-오프 시점은 전류가 동작상태의 1/10로 떨어지는 지점을 말하며 턴-오프 특성 분석은 전자와 정공의 수명시간을 5us로 고정 시킨 상태에서 2차원 소자 시뮬레이터인 MEDICI를 이용하여 시뮬레이션을 수행하였다.

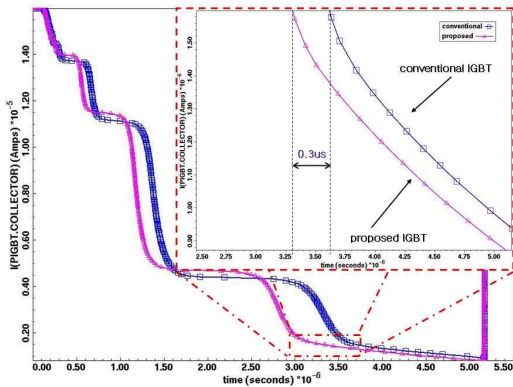


Fig 4. Turn-off characteristics of proposed IGBTs  
그림 4. 제안된 소자들의 턴-오프 특성

그림. 4에서 보이는 바와 같이 제안된 구조의 빠른 턴-오프 특성 조건은 앞서 설명한 캐리어 축적층인 N+의 도입으로 발생하는 온-상태 동작에서의 전자전류와 정공전류의 흐름이 기존 IGBT보다 활발하게 이동하는 것과 관련이 있다. 턴-오프 과정은 턴-온 상태에서 컬렉터 전압에 의해 P-베이스와 N-드리프트 영역 사이의 얇아진 공핍층이 다시 컬렉터 단에 인가된 바이어스만큼 확장 될 때, 정공전류의 흐름은 P-베이스 영역을 지나 P+ 에미터로 빠져 나간다. 하지만 기존 IGBT인 경우 N-드리프트 영역 내 축적되어있는 정공전류의 분포가 컬렉터 영역에서부터 P-베이스 영역에 이르기까지 선형적으로 감소 분산되어져 있기 때문에 턴-오프 시간에 제약을 받는다. 따라서

제안된 IGBT는 캐리어 축적층인 N+를 P-베이스 우측부분에 형성함으로써 P-베이스 영역과 N-드리프트 영역간의 에너지 장벽을 기존 IGBT의 에너지 장벽보다 높여 줌으로써 턴-온 상태에서의 정공전류의 밀도를 높여주며 오프 상태에서의 빠른 턴-오프 작용을 한다.

제안된 소자의 턴-오프 특성은 3.34us이며 이것은 기존 IGBT가 갖는 3.65us에서 약 0.3us 감소된 특성으로 기존 IGBT보다 우수한 특성을 나타낸다.

그림 5는 IGBT 소자의 대표적인 트레이드-오프 관계인 순방향 전압강하 특성과 턴-오프 특성간의 관계를 캐리어 축적층인 N+의 농도와 길이 변화에 따라 알아보았다.

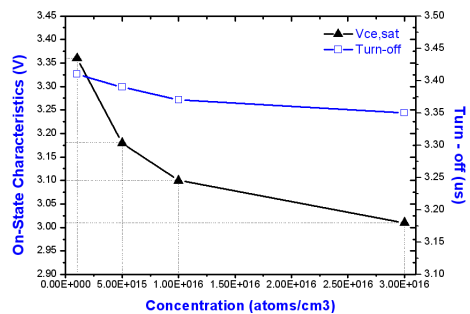


Fig 5(A). As concentration variation of carrier stored, relationship between On-State characteristics and Turn-off time

그림 5.(A) 농도 변화에 따른 순방향 전압강하와 턴-오프의 관계

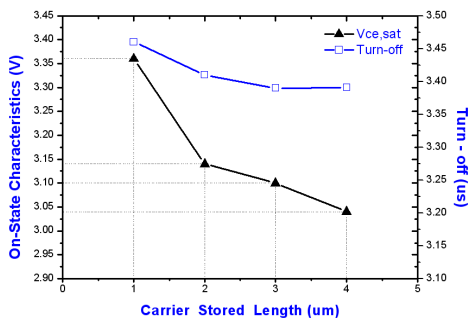


Fig 5(B). As length variation of carrier stored, relationship between On-State characteristics and Turn-off time

그림 5(B) 길이 변화에 따른 순방향 전압강하와 턴-오프의 관계

그림 5의 (a)와 (b)는 앞서 설명한 그림 3의 분석을 바탕으로 캐리어 축적 층인 N+의 도핑 농도를  $1^{15}$  (atoms/cm<sup>3</sup>) 부터  $5^{16}$  (atoms/cm<sup>3</sup>)까지 증가 시킬 때의 턴-오프 특성과 N+의 길이를 1um부터 4um까지 증가 시킬 때의 턴-오프 특성을 순방향 전압강하와 비교한 것이다. 그림 3과 5에서 확인할 수 있듯이 순방향 전압강하는 캐리어 축적 층인 N+ 농도와 길이가 길어질수록 개선되는 것을 보이는 반면 턴-오프 특성은 변화가 적음을 확인할 수 있었다. 따라서 캐리어 축적 층의 농도와 길이변화에 따른 항복전압을 고려할 때, N+ 농도는  $1^{16}$  (atoms/cm<sup>3</sup>), 길이는 3um 이하의 영역에서 서로간의 손실이 적게 발생하는 것을 확인할 수 있었다.

**2.2.3 항복특성**

그림 6은 기존 IGBT와 제안된 구조인 캐리어 축적 층 도입에 따른 항복전압과 게이트 우측 하단에 형성되어지는 P+(diverter) 도입에 따른 항복 전압을 보여주고 있다.

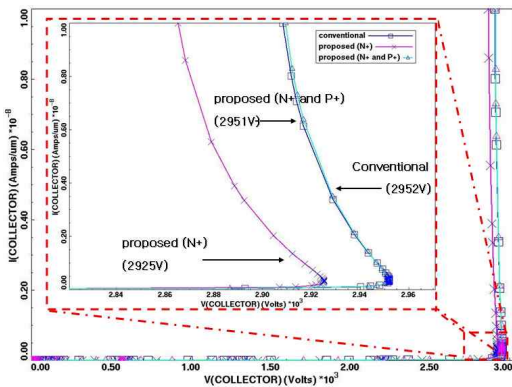


Fig 6. The Breakdown characteristics of proposed IGBTs  
그림 6. 제안된 소자들의 항복 특성

그림 6에서 보이는 바와 같이 2952V의 항복 특성을 갖는 기존 IGBT는 캐리어 축적 층인 N+의 도입으로 인해 약 30V정도의 낮은 항복 특성을 갖는다. 이것은 그림 3의 (A)와 (B)에서 설명한 것과 같이 캐리어 축적 층 도핑농도와 길이에 따라 달라지는 것으로 제안된 구조의 N+농도  $1^{16}$  (atoms/cm<sup>3</sup>)와 길이 3um일 때의 결과 값이다.

다음은 N+ 도입으로 인해 발생하는 낮은 항복전압을 개선하기 위해 P+ diverter를 도입한 구조로  $1^{15}$

(atoms/cm<sup>3</sup>)의 농도와 2um의 폭, 1.5um의 깊이를 갖는다. P+ 농도와 길이는 순방향 전압강하 특성에 최대한 영향을 주지 않는 범위 안에서 제안된 것으로 P+의 농도의 증가는 턴-오프 특성과 래치 특성이 개선되어지는 반면 순방향 전압강하와 항복전압에 매우 큰 손실을 가져온다. 마찬가지로 P+의 길이 변화는 깊이가 깊어질수록 래치 특성은 개선되지만 낮은 항복전압을 유발한다. 따라서 제안된 구조는 캐리어 축적 층 N+에 의해 감소하는 항복전압을 p+ diverter를 이용하여 증가 시킨다.

**2.2.4 래치-업 전류 특성**

래치 특성을 개선하기 위해 제안된 구조는 기존 IGBT 구조에 P+ 에미터 하단 P-베이스 중앙 트랜치 구조인 종래 방법[14]과 p+ diverter를 도입한 구조이며 그림 7은 기존 IGBT와 제안된 IGBT 구조의 래치-업 특성을 보여주고 있다.

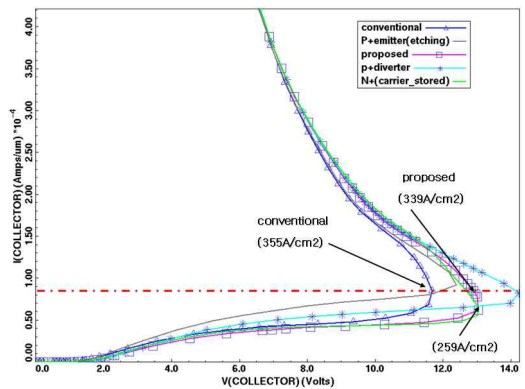


Fig 7. The Latch-up characteristics of proposed IGBTs  
그림 7. 제안된 소자들의 래치-업 특성

래치 특성은 SOA(Safe Operation Area)를 결정짓는 가장 중요한 요소로써 P-N-P구조의 기생 사이리스터 형태를 말한다. 래치-업 동작은 IGBT 소자가 정상 동작할 때에는 동작하지 않으나, 전류가 일정한 값 이상이 되면 사이리스터가 턴-온 되어 래치-업 현상이 발생한다. 따라서 낮은 래치-업 전류는 IGBT 소자의 안정성을 떨어트리는 원인이 됨으로 안정성을 고려할 때 래치-업 전류를 높이는 것이 중요하다.

제안된 소자의 래치-업 전류는  $339A/cm^2$ 이며 이것은 기존 IGBT 구조가 갖는  $355A/cm^2$ 보다 약 16A정도 감소된 특성이다. 하지만, 이러한 래치-업 특성은 순방향 전압강하와 턴-오프 특성을 개선시킨 구조의 래치-업 전류  $259A/cm^2$ 에 비해 약  $80A/cm^2$  향상된

특성으로 순방향 전압강하와 턴-오프 시간을 감소시키고 동시에 래치-업 전류를 증가 시켜줌으로써 IGBT 소자의 안전 동작 영역을 높일 수 있음을 확인할 수 있다.

Table 2.

A final Simulation result comparative

표 2.

최종 시뮬레이션 결과 비교

	Vce,sat	Turn-off	Latch-up	B.V
conventional	3.66V	3.65us	355 A/cm <sup>2</sup>	2952V
proposed	3.15V	3.34us	339 A/cm <sup>2</sup>	2951V

### III 결론

본 논문에서는 IGBT 소자의 대표적인 트레이드-오프 관계에 있는 순방향 전압강하와 턴-오프 특성을 개선시킨 구조와 그에 따라 발생하는 낮은 항복특성 및 낮은 래치 특성을 개선시킨 수평 게이트 IGBT를 제안하였다.

시뮬레이션 결과 P+ 중앙 트렌치 구조[14]와 P+ diverter의 래치 특성은 339 A/cm<sup>2</sup>로 기존 IGBT 구조가 갖는 355 A/cm<sup>2</sup>보다 약 16A정도 감소된 특성이나 캐리어 축적 층인 N+ 도입에 따른 래치 특성 259 A/cm<sup>2</sup>에 비해 약 80 A/cm<sup>2</sup> 향상된 특성을 나타낸다. 또한 P+ diverter의 도입은 래치 특성 외에 캐리어 축적 층 도입으로 인한 낮은 항복특성을 개선 기존 IGBT의 항복전압인 2952V와 비슷한 2951V로 N+ 도입으로 인해 발생하는 2925V의 낮은 항복전압보다 약 30V 향상된 특성을 보였다. 마지막으로 도입된 캐리어 축적 층인 N+의 도입은 기존 IGBT의 순방향 전압강하를 3.66V에서 3.15V로 약 0.5V 향상된 특성을 보였으며 턴-오프 특성은 기존 3.65us에서 3.34us로 약 0.3us 향상된 특성을 보였다. 시뮬레이션 결과 제안된 구조는 기존 IGBT 소자의 항복전압 및 래치 특성을 유지한 상태에서 순방향 전압 강하와 턴-오프 특성을 향상 시켰으며, 표 2.를 통해 시뮬레이션 결과를 나타내었다.

### 참고문헌

[1] B. J. Baliga, "Power Semiconductor Device" PWS Publishing Company, pp. 446-455, Dec. 1996.

[2] T. K Khanna. "The Insulated Gate Bipolar Transistor Theory and Design" IEEE press. Wiley & Sons, INC, 2003.

[3] B. J. Baliga, et al, "The Insulated Gate Rectifier(IGR): A New Power Switching Devices," Proc. IEDM, pp.265-265, 1982.

[4] M. S. Adler, et al, "The Evolution of Power Device Technology," IEEE Trans. Electron Devices, Vol. ED-31, pp.1570-1591, Nov. 1984

[5] Wanjung Kim, Changho Chol, Dongseok Hyun, "An Improved Turn-off Gate Control Scheme for Series Connected IGBTs", 전력전자학회 논문지 제1호, pp.99-104. 2003

[6] K. K. Ng, "Analysis of the Gate Voltage Dependent Series Resistance of MOSFET's," IEEE Trans. Electron Devices., vol.ED-33, No.7, July. 1986.

[7] 윤종만, 최연의, 한민구, "JFET 효과를 감소시킨 고압용 수직형 IGBT", 전기학회 논문지, 제 44권 23호, pp.303-309, 1995.

[8] Sehwan Ryu, HyungKeun Ahn, DeukYoung Han, "An Analytical Transient Model For NPT IGBT". ICPE '01 International conference on power electronics, pp 26-30, Oct. 2001.

[9] T. Laska, M. Munzer, F. Pfirsch, C. Schaeffer, and J. Schmidt, "The field stop IGBT (FS IGBT) a new power device concept with a great improvement potential", Proc. 12th ISPSD, pp.335, 2000.

[10] F. D. Bauer, "The super junction bipolar transistor: a new silicon power device concept for ultra low loss switching applications at medium to high voltages", Solid-State Electronics, Vol. 48, No. 5, pp. 705, 2004.

[11] V. K Khanna. "The Insulated Gate Bipolar Transistor Theory and Design" IEEE press. Wiley & Sons, INC, 2003...

[12] S. Huang, "The Injection Efficiency Controlled IGBT" IEEE Electron Device letter, vol.23, No.2, pp. 88-90, February 2002.

[13] 신사무엘, 손정만, 구용서, "2500V급 IGBT의 전기적 특성에 관한 연구", 대한전자공학회 추계학술대회, 제30권, pp.323-324, 2007.

[14] Chong-Man, Doo-Young Kim, Min-Koo Han, Yearn-Ik Choi, "A Self-Aligned Trench Body IGBT Structure with Low Concentrated Source", 전기학회 논문지, 45권, pp.249-255, 1996.

[15] Sehwan Rye, Kwangchal Hwang, HyungKeun

Ahn, DeukYoung Han, " Transient Characteristics of NPT-IGBT with different temperature", 한국전지전자재료학회 하계학술대회, pp 292-295, 2002

저 자 소 개

신 사 무 엘 (학생회원)



2008년 : 서경대학교 전자공학과 졸업 (공학사)  
 2008년 3월~현재 : 서경대학교 대학원 전자컴퓨터공학과 (공학석사)  
 <주관심분야> IGBTs, Power Device, Power MOSFET, ESD, etc.

곽 재 창 (정회원)



1983년 2월 연세대학교 문학사  
 1989년 12월 Univ. of Iowa 전산학 석사  
 1993년 8월 Univ. of Iowa 전산학 박사  
 1995년 ~현재 서경대학교 컴퓨터 과학과 부교수.

<주관심분야> Network Traffic Control, Realtime Scheduling, QoS, Embedded System, etc.

구 용 서 (정회원)

전기 전자 학회 논문지 (Journal of IKEEE) Vo18, No1 참조

원 중 일 (학생회원)



2008년 : 서경대학교 전자공학과 졸업 (공학사)  
 2008년 3월~현재 : 서경대학교 대학원 전자컴퓨터공학과 (공학석사)  
 <주관심분야>ESD Protectoin, Power Device, Power MOSFET, ESD, etc.

권 중 기 (정회원)

전기 전자 학회 논문지 (Journal of IKEEE) Vo110, No2 참조