

A Simple Bridge Resistance Deviation-to-Frequency Converter for Intelligent Resistive Transducers

지능형 저항성 변환기를 위한 간단한 브리지 저항 편차-주파수 변환기

Lee Po*, Won-Sup Chung**, Sang-Hee Son*

이 포*, 정 원 섭**, 손 상 희*

Abstract

A bridge resistance deviation-to-frequency (BRD-to-F) converter is presented for interfacing resistive sensor bridges. It consists of a linear operational transconductance amplifier (LOTA), a current-controlled oscillator (CCO). The prototype converter was simulated using commercially available discrete components. The result shows that the converter has a conversion sensitivity amounting to 16.90 kHz/Ω and a linearity error less than ±0.03 %.

요 약

저항형 센서 브리지를 인터페이싱 하기 위한 저항 편차-주파수 변환기를 제시하였다. 이 변환기는 선형 연산 트랜스컨덕턴스 증폭기(linear operational transconductance amplifier: LOTA)와 전류-제어 발진기(current-controlled oscillator: CCO)로 구성된다. 제시된 변환기를 상업용 개별 소자들을 이용하여 SPICE 시뮬레이션 하였다. 시뮬레이션 결과는, 변환기가 16.90 kHz/Ω의 변환 감도와 ±0.03 %의 최대 선형 오차를 가진다는 것을 보여준다.

Key words : resistive bridge sensor, resistive bridge circuit, resistance deviation-to-frequency converter, operational transconductance amplifier, current-controlled oscillator

1. 서론

4개의 센서로 이루어진 저항형 센서 브리지는 감도가 높기 때문에, 산업 및 프로세서 컨트롤 시스템 그리고 의학용 기구 등에 널리 응용된다. 디지털 시스템과 이 센서들을 인터페이스 하기 위해서는, 저항의 작은 변화를 디지털화 할 수 있는 정밀한 인터페이스

회로가 요구된다. 브리지 저항 편차를 디지털 형태로 변환하는 가장 간단한 방법은 미지의 저항을 주파수 또는 시간차로 변환하는 것이다. 저항-주파수 변환기들은 저항형 브리지 뒤에 아날로그 전압 차동 적분기와 전압 비교기로 구성되는 이완 발진기(relaxation oscillator)에 기초를 둔다 [1], [2]. 이 변환기들은 높은 감도를 가지며 저항 편차-시간의 선형적 변환을 제공한다. 이 변환기들의 주된 단점은 그들의 복잡한 회로 구성과 큰 소비전력이다.

본 논문에서는, 간단한 브리지 저항 편차-주파수(bridge resistance deviation-to-frequency: BRD-to-F) 변환기를 제안한다. 이 변환기는 두 개의 연산 트랜스컨덕턴스 증폭기(operational transconductance amplifier: OTA)만을 필요로 한다. 변환기의 변환 감도는 한 OTA의 바이어스 전류로 제어될 수 있다. 회로가 간단하고 변환 감도를 전기적으로 제어할 수 있

*清州大學校 電子情報工學部

(School of Electronics and information Engineering)

★ 청주대학교 전자정보 공학부 교수

e-Mail : circuit@cju.ac.kr, Tel : 043-229-8462

※ 이 논문은 2008년 정부(교육과학기술부)의 지원을 받아 수행된 연구임(지역거점연구단육성사업/충북BIT연구중심대학육성사업단)

接受日:2008年 2月 17日, 修正完了日: 2008年 8月 25日

기 때문에, 제안된 회로는 저항형 센서를 위한 지능형 트랜스듀서 (intelligent transducer)를 구현하는 데에 특히 적합하다.

II. 본론

1. 브리지 저항 편차-주파수 변환기

그림 1에 BRD-to-F 변환기의 회로도를 나타내었다. 4개의 암 (arm)을 가지는 저항형 센서 브리지는

$$V_{IN} = \frac{\Delta R}{R} V_{CC} \quad (1)$$

로 주어지는 전압출력을 제공한다. 여기서 V_{CC} 는 직류 전류 공급기이고, R 과 ΔR 은 각각의 센서들의 오프셋 (offset) 저항과 저항 변화를 나타낸다. V_{IN} 은 LOTA로 표시된 선형 (linear) OTA에 의해 직류 전류 I_O 로 변환된다. 즉,

$$I_O = G_m V_{IN} \quad (2)$$

여기서 G_m 은 LOTA의 트랜스컨덕턴스이다. 전류 I_O 는 기준 전류 I_R 과 함께 전류 I_C 를 형성한다. 즉,

$$I_C = I_O + I_R = I_R + \frac{G_m V_{CC}}{R} \Delta R \quad (3)$$

이 전류는 OTA, 두 개의 저항기 (R_1 과 R_2), 커패시터 C , 그리고 두 개의 다이오드 (D_1 과 D_2)로 구성된 전류-제어 발진기 (current-controlled oscillator: CCO)의 발진 주파수를 제어한다 [3].

BRD-to-F 변환기가 어떻게 동작하는지 알아보기 위해, 변환기의 각각의 마디의 신호 파형을 그림 1(b)에 나타내었다. $t_0 \leq t$ 인 순간에는 다이오드 D_1 이 "ON"이 되고, OTA의 입력 단자에는 약 $2V_D$ (1.4 V)가 걸린다. 따라서 OTA는 양 (+)으로 포화되어 자신의 바이어스 전류 I_C 를 출력시킨다. 전류 I_C 는 커패시터 C 와 다이오드 D_1 을 통해 접지로 흐르므로, v_1 은 I_C/C 의 기울기로 선형적으로 증가한다. 이 상태는 v_2 전압이 $v_D (=V_D)$ 전압에 도달할 때까지 계속 유지된다. v_2 전압이 V_D 전압에 도달하는 순간 다이오드 D_1 은 "OFF" 그리고 D_2 는 "ON"이 되고, OTA의 음 (-)으로 포화되어 자신의 바이어스 전류 I_C 를 출력 단자로부터 끌어들인다. 전류 I_C 는 접지로부터 D_2 와 커패시터 C 를 통해 흐르므로, v_1 전압은 $-I_C/C$ 의 기울기로 선형적으로 감소한다. 이 상태는 v_2 전압이 $-V_D$ 전압에 도달할 때까지 계속 유지된다. v_2 전압이 $-V_D$ 전압에 도달하는 순간 다이오드 D_2 는 "OFF"가 되고 D_1 은 "ON"이 되어 새로운 주기를 시작한다.

앞에서 기술한 내용으로부터, BRD-to-F 변환기의

출력 주기를 다음과 같이 구할 수 있다. 그림 1(b)의 동작 파형들로부터, T_1 기간 동안

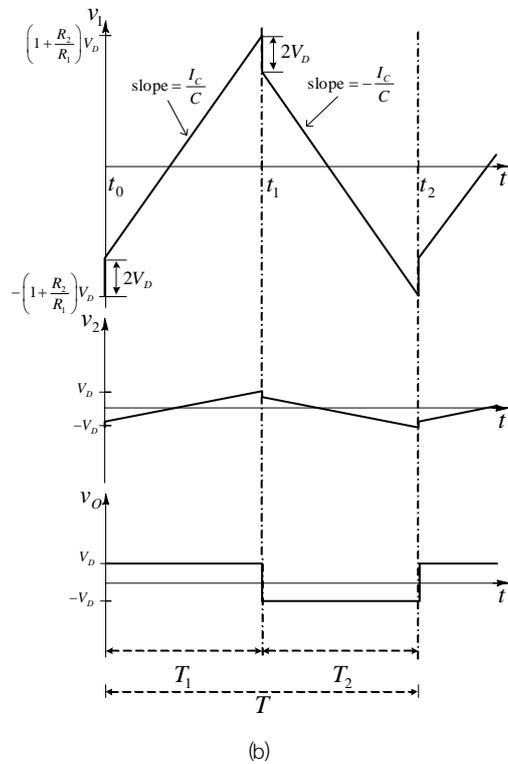
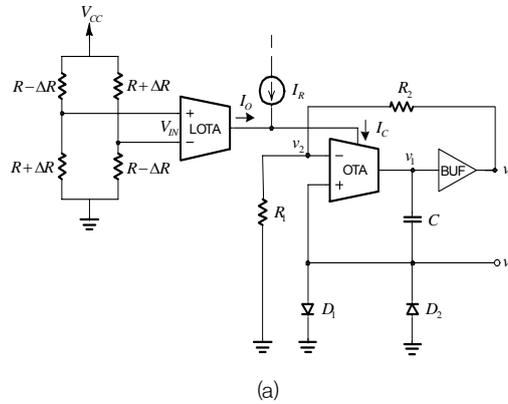


그림 1 (a) 제안된 BRD-to-F 변환기의 회로도.

(b) BRD-to-F 변환기의 출력 파형.

Fig. 1 (a) Circuit diagram of the proposed BRD-to-F converter.

(b) Output waveforms of the BRD-to-F converter.

$$\frac{\left(1 + \frac{R_2}{R_1}\right)V_D - \left[-\left(1 + \frac{R_2}{R_1}\right)V_D + 2V_D\right]}{T_1} = \frac{I_C}{C} \quad (4)$$

를 얻고, 이 식을 정리하면,

$$T_1 = \frac{2C R_2}{I_C R_1} V_D \quad (5)$$

를 얻는다. 마찬가지로, T_2 기간 동안에는 그림 1(b)로부터

$$\frac{-\left(1 + \frac{R_2}{R_1}\right)V_D - \left[\left(1 + \frac{R_2}{R_1}\right)V_D - 2V_D\right]}{T_2} = -\frac{I_C}{C} \quad (6)$$

를 얻고, 이 식을 정리하면,

$$T_2 = \frac{2C R_2}{I_C R_1} V_D \quad (7)$$

를 얻는다. 식 (5)과 식 (7)을 결합시키면, 출력 주기 T 를 다음과 같이 얻을 수 있다.

$$T = T_1 + T_2 = \frac{4C R_2}{I_C R_1} V_D \quad (8)$$

식 (8)에 식 (3)을 대입하여 변환기의 발진 주파수 f 를 구하면

$$f_0 = \frac{I_R + \frac{G_m V_{CC}}{R} \Delta R}{4C \left(\frac{R_2}{R_1}\right) V_D} \quad (9)$$

을 얻는다. 이 변환기의 변환 감도는 다음 식과 같이 구해진다.

$$\frac{\partial f_0}{\partial \Delta R} = \frac{\frac{G_{m1} V_{CC}}{R}}{4C \left(\frac{R_2}{R_1}\right) V_D} \quad (10)$$

식 (9)를 보면 알 수 있듯이, 발진 주파수 f 는 센서의 저항 변화 ΔR 에 비례한다는 것을 알 수 있다.

2. 선형 연산 트랜스컨덕턴스 증폭기

브리지 저항 편차-주파수 변환기를 위해 설계된 선형 OTA의 회로도를 그림 2에 나타내었다 [4], [5]. 이 선형 OTA의 입력 전압 V_{in} 과 출력 전류 I_{out} 의 관계식은 다음과 같이 표현된다.

$$I_{out} = \frac{I_Y}{I_X} \frac{V_{in}}{R_E} = G_m V_{in} \quad (11)$$

트랜스컨덕턴스 G_m 은 $(I_Y/I_X)(1/R_E)$ 로 주어진다. 선형 OTA의 트랜스컨덕턴스가 직류 바이어스 전류 I_Y 와 I_X 의 비로 결정된다는 점에 주목할 필요가 있다. OTA의 입력 선형 범위는 $|V_{in}| \leq R_E I_X$ 이다.

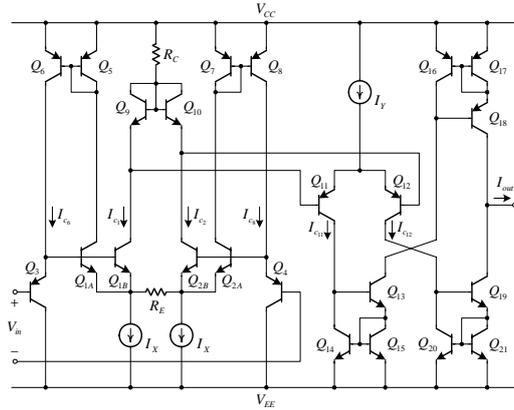


그림 2 BRD-to-F 변환기를 위해 설계된 선형 OTA의 회로도.

Fig. 2 Circuit diagram of a linear OTA designed for the BRD-to-F converter.

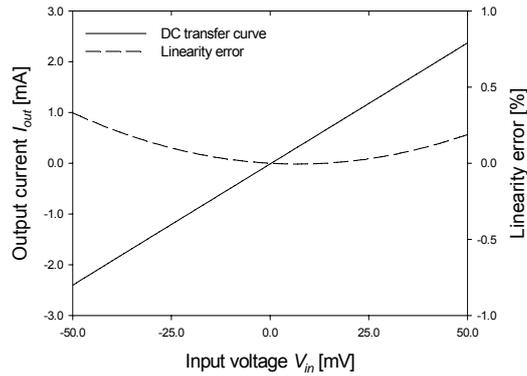


그림 3 그림 2에 보인 선형 OTA의 시뮬레이션된 직류 전달 특성.

Fig. 3 Simulated dc transfer characteristic of the linear OTA shown in Fig. 2.

III. 시뮬레이션 결과

그림 2에 보인 선형 OTA 회로를 개별 부품을 이용하여 SPICE 시뮬레이션 하였다. 선형 OTA를 위해 사용된 트랜지스터 어레이(array)들은 Q2N2222(npn)과 Q2N2907(pnp)이었고 저항기들은 $R_C = 150 \text{ k}\Omega$ 과 $R_E = 1 \text{ k}\Omega$ 이었다. 시뮬레이션에 사용된 전류 전원들은 간단한 전류-미러(simple current-mirror)와

저항기로 이루어져 있다. 바이어스 전류 I_B 는 100 μA 의 입력 선형 범위를 얻기 위하여 100 μA 로 정하였다. 모든 시뮬레이션들은 $V_{CC} = 5\text{ V}$ 와 $V_{EE} = -5\text{ V}$ 의 공급 전압에서 실행하였다. 5 mA의 고정된 I_T 에 대하여 시뮬레이션 된 직류 전달 특성을 그림 3에 나타내었다. 이 그림으로부터, 선형 OTA는 $\pm 50\text{ mV}$ 의 차동 입력 범위 내에서 $\pm 0.3\%$ 보다 작은 선형 오차를 보인다는 것을 알 수 있다.

그림 1(a)에 보인 BRD-to-F 변환기 회로를 개별 부품을 이용하여 SPICE 시뮬레이션 하였다. LOTA는 그림 2에 보인 선형 OTA를 사용하였고, OTA는 LM13600을 그리고 D_1 과 D_2 는 1N914를 사용하였다. 수동 소자 값들은 $C = 5\text{ nF}$, $R_1 = 2\text{ k}\Omega$, 그리고 $R_2 = 10\text{ k}\Omega$ 이었다. 기준 전류 I_{R} 은 50 μA 로 정하였다.

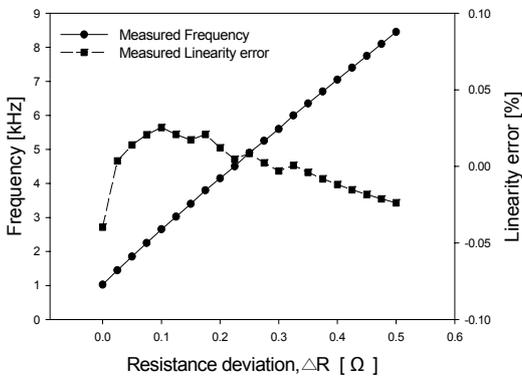


그림 4 시뮬레이션된 주파수 대 저항 편차와 그것의 선형 오차.

Fig. 4 Simulated frequency versus resistance deviation and its linearity error.

표 1. 기존의 회로와 제안된 회로의 성능 비교.

Table 1. Comparison of previous circuit and proposed circuit.

	소자명	개수	선형오차	변환감도	공급전압
논문 [1]	LF411	3	0.025 %	1 Hz/ Ω	$\pm 12\text{ V}$
논문 [2]	AD621	1	0.25 %	0.83 Hz/ Ω	·
	OPA632 TLE2074	5			
제안된 회로	LOTA	1	0.03 %	16.9 KHz/ Ω	$\pm 5\text{ V}$
	LM13600	1			

그림 4는 센서들의 저항값이 350 Ω 의 오프셋(offset) 저항에서 0.025 Ω 씩 변할 때 측정된 주파수 변화를 나타낸다. 이 그림으로부터, 변환기의 변환 감도는 16.90 kHz/ Ω 이며, 프리 런닝(free running) 주파수는 1.025 kHz이다. 변환 특성의 선형 오차는 $\pm 0.03\%$ 보다 작다. 이 변환기의 최대 소비전력은 센서들의 저항 편차가 0.5 Ω 일 때 195 mW이다.

표 1은 기존의 회로들과 본 논문에서 제안된 회로의 성능 비교를 나타낸 것이다.

IV. 결론

브리지의 저항 변화를 그것의 증가적인 주파수로 변환하는 새로운 회로를 제안하였다. 제안된 변환기는 설계 원리와 회로 구성이 간단하며, 브리지 센서의 작은 저항 변화에 대해서 높은 감도와 좋은 선형성 특성을 가진다. 제안된 변환기는 바이폴라 공정을 이용하여 IC로 제작 중이다.

참고문헌

- [1] K. Mochizuki and K. Watanabe, "A high-resolution linear resistance-to-frequency converter", IEEE Trans. Instrum. Meas., vol. 45, no. 3, pp. 761-764, June 1996.
- [2] V. Ferrari, C. Ghidini, D. Marioli, and A. Taroni, "Oscillator-based signal conditioning with improved linearity for resistive sensors", IEEE Trans. Instrum. Meas., vol. 47, no. 1, pp. 293-298, Feb. 1998.
- [3] "National Operational Amplifiers" Databook. Santa Clara, CA: National Semiconductor Corp., 1995.
- [4] W.-S. Chung, K.-H. Kim, and H.-W. Cha, "A linear operational transconductance amplifier for instrumentation application", IEEE Trans. Instrum. Meas., vol. 41, no. 3, June 1992.
- [5] W.-S. Chung, H.-W. Cha, and S.-H. Son, "A low-voltage low-power bipolar transconductance with high linearity", IEICE Trans. Fundamentals, vol. E88-A, no. 1, pp. 353-356, Jan. 2005.

 저 자 소 개

이 포



2006년 : 청주대학교 반도체설계
공학과 졸업 (공학사)
2008년 : 청주대학교 대학원 전자
공학과 (공학석사)
2008년 2월~현재 : (주)오카스 연
구원 근무.

<주관심분야> CMOS ROIC, 센서 신호처리회로
설계 등

정 원 섭 (정회원)



1997년 : 한양대학교
전자통신공학과 졸업 (공학사)
1979년 : 한양대학교 대학원
전자통신공학과 (공학석사)
1986년 : 일본
시즈오카(Shizuoka) 대학 대학원
전자과학연구과 (공학박사)
1986년 4월~현재 : 청주대학교

반도체설계공학과 교수

<주관심분야> Bipolar 및 CMOS 아날로그 집적회로
설계, 센서 신호처리 회로 설계 등

손 상 희 (정회원)



1983년 : 한양대학교
전자공학과 졸업 (공학사)
1985년 : 한양대학교 대학원
전자공학과 (공학석사)
1988년 : 한양대학교 대학원
전자공학과(공학박사)
1991년 3월~현재 : 청주대학교
반도체설계공학과 교수

<주관심분야> CMOS Analog IC 설계 및 Mixed
Mode 설계