

UMTS용 고출력 세라믹 도파관 필터 개발에 관한 연구

임광택^{1*}

A Study on the development of high power ceramic waveguide filter for UMTS

Kwang-Taeg Lim^{1*}

요 약 본 논문에서는 UMTS용 세라믹 도파관 필터에 관한 것으로 회로 및 구조 시뮬레이터를 이용하여 설계하고 필요로 하는 주파수대역에서의 설계 방법에 대한 제시와 함께 실제 제작을 통한 변수 및 특성을 비교하여 50W 이상의 파워에서 적용이 가능하고 소형화가 가능한 도파관 필터를 개발하였다. 중심주파수가 1,950 MHz, 2,140 MHz를 가지는 도파관 필터를 설계하고 제작하여 특성을 살펴본 결과 밴드 폭 60MHz를 가지며 삽입손실 1.0dB 이하, 반사손실은 20dB이상, 상대 주파수 대역에서의 감쇄특성이 60dB 이상 값을 나타내었다. 파워테스트 결과 50.8W에서 특성이 변화하지 않으며 내부 온도가 30도 이하를 갖으며 50W 이상에서 사용이 가능함을 확인 하였다.

Abstract The present study, which is about a ceramic waveguide filter for UMTS, designed a filter using a circuit and structure simulator, suggested a design method at a required frequency band, and developed a waveguide filter, which can be applied at a power of over 50W and be miniaturized, through implementing the design and examining related variables and characteristics. In the results of designing a waveguide filter with the center frequency of 1,950 MHz and 2,140 MHz and examining its characteristics, bandwidth was 60MHz, insertion loss was below 1.0dB, return loss was over 20dB, and attenuation at the relative frequency band was over 60dB. In the results of a power station test, the characteristics did not change and internal temperature was below 30°C at 50.8W, and this confirmed that the filter is usable at over 50W.

Key Words : Waveguide, Filter, Insertion Loss, Return Loss, UMTS

1. 서론

정보화 사회의 발전과 정보통신 기술의 발전에 힘입어 다양한 기능을 갖는 유무선 기기들의 활발한 보급과 함께 이동통신기기의 사용이 급증하고 있다. 또한 정보의 이용량이 많아지고 다양한 종류의 매체를 통한 정보의 획득이 늘어나고 있어, 각종의 정보처리 및 고품질의 통신 시스템 개발을 위한 고성능 필터개발이 요구되고 있다.

현재까지 연구 개발되고 있는 필터의 종류는 일반적으로 마이크로스트립(Microstrip), 슬롯라인(slotline)을 이용한 필터, 동축 공진기를 이용하는 필터, 공동공진(cavity)

필터로 구분할 수 있다[1-5]. 마이크로 스트립이나 스트립라인 필터는 소형화가 가능하고 반도체 회로 내에 집적화하여 호환성이 뛰어난 장점이 있으나, 기판 상에 존재하는 유전체 손실과 방사손실에 의해 낮은 무부하 품질계수를 갖기 때문에 높은 삽입손실로 인하여 특성이 저하된다.

또 다른 형태인 동축 공진기형 필터나 공동공진필터 등은 방사손실이 적어 비교적 높은 무부하 품질계수와 온도 안정성을 가지므로 넓은 주파수 대역에서 협대역 필터로 응용 될 수 있다. 동축 공진기 형태의 필터와 공동공진필터는 기존 필터 특성의 중간정도의 특성을 가지며 소형화하는데 유리하다. 기존 유전체 공진기 필터와는

이 논문은 2008년 호원대학교 교내학술연구비 지원에 의하여 연구되었음.

¹호원대학교 컴퓨터게임학부

접수일 08년 08월 22일

수정일 08년 09월 30일

*교신저자 : 임광택(ktlim@howon.ac.kr)

계재확정일 08년 10월 16일

달리 세라믹 도파관 필터[6-9]는 소형화를 위해 내부에 공기가 아닌 유전율을 가지는 세라믹으로 구성하여 특성의 확보와 소형화를 동시에 이룰 수 있는 장점이 있으나, 그 개발이나 연구 성과가 미흡한 부분이 많다.

따라서, 본 연구에서는 세라믹을 이용하여 우수한 품질계수를 갖으며 기존의 고출력에 한계가 있는 TEM 모드 세라믹 필터의 문제점을 해결하고, Cavity 필터가 갖는 크기의 소형화를 위한 한계를 극복하기 위한 세라믹 도파관 필터를 설계 및 개발하였다. 세라믹 도파관 필터의 개발은 고전적 필터 설계 및 해석 방법을 이해하고 적절한 해석 방법을 적용한 시뮬레이션 결과와 실제 filter의 설계 제작을 통하여 문제점과 변수를 파악함으로써 개발이 이루어 질 수 있다. 본 연구에서는 고전적 해석방법과 3D 시뮬레이션을 통한 변수를 확인하고 실제 제품의 성형 및 제작을 통하여 UMTS 주파수 대역에서의 세라믹 도파관 필터를 개발하였다.

2. 실험방법

2.1 회로 설계

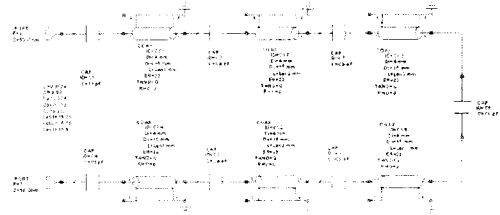
UMTS용 세라믹 도파관 필터의 개발을 위하여 표 1과 같은 주파수 특성을 만족하도록 설계를 실시하였다. 회로 설계는 AWR사의 Microwave office 2-D simulator를 이용하여 회로를 구현하였고, 구현된 회로를 이용하여 필터를 구현하는 파라미터들을 추출하였다.

[표 1] 도파관 필터 설계 사양

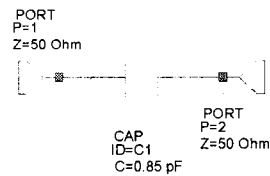
Item	단위	Tx	Rx
Frequency range	MHz	1,920 ~ 1,980 MHz	2,110 ~ 2,170 MHz
Bandwidth	MHz	60	60
Insertion loss	dB	< 1.0	< 1.0
Return loss	dB	> 15	> 15
Ripple	dB	< 0.5	< 0.5
Attenuation	dB	> 60	> 60
		@2,110~2,170 MHz	@1,920~1,980 MHz

2.2 파라미터 추출 및 구조설계

회로 설계에 의해 특성을 만족하는 각 용량 값들을 그림 1과 같이 추출할 수 있다. 추출된 용량 값을 그림 2와 같이 S-parameter로 변환하고 이를 아래의 수식을 이용하여 phase 값을 구할 수 있다.

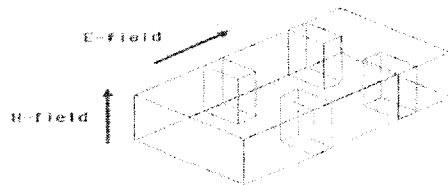


[그림 1] TE 모드 도파관 필터 등가회로



[그림 2] S-parameter 추출을 위한 simulation

직사각형 도파관 내에서는 E-field가 수평으로 H-field가 수직으로 교차되어 흐른다(그림 3). 따라서 H면을 변화시켜 E-field의 흐름을 변화시키는 방법이 직사각형 H면에 불연속면을 만들어 구현시키는 도파관 필터이다.



[그림 3] 계단 불연속 도파관내 E, H field의 흐름

K 인버터를 이용한 반파장 필터는 각 단의 중심 주파수에서 반 파장 길이를 갖는 무손실 전송선로를 이용하여 직렬 결합시킨 직렬접촉 필터이다. 특성 임피던스 Z_0 는 transmission line의 회로망에 대한 ABCD 매트릭스로 표시하면 아래의 K 인버터의 일반화된 식에 의해 표현될 수 있다.

$$\begin{bmatrix} 0 & jK \\ j/K & 0 \end{bmatrix} = k \begin{bmatrix} 0 & jkZ_0 \\ j/kZ_0 & 0 \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \beta l & jZ_0 \sin \beta l \\ j \sin \beta l / Z_0 & \cos \beta l \end{bmatrix} \quad (2)$$

위의 두 행렬식을 곱하면 다음과 같이 쓸 수 있다.

$$\begin{bmatrix} -k\sin\beta l & jkZ_0\cos\beta l \\ \frac{j\sin\beta l}{kZ_0} & -\frac{j}{k}\sin\beta l \end{bmatrix} \quad (3)$$

$$\begin{bmatrix} k\cos(\beta l + \frac{\pi}{2}) & jkZ_0\sin(\beta l + \frac{\beta}{2}) \\ \frac{j\sin(\beta l + \frac{\pi}{2})}{kZ_0} & \frac{j}{k}\sin(\beta l + \frac{\pi}{2}) \end{bmatrix} \quad (4)$$

위 식으로부터 K 인버터는 특성 임피던스가 Z_0 인 transmission line을 kZ_0 으로 바꾸어주고, 위상을 $\frac{\pi}{2}$ 만큼 변화시킨다는 것을 알 수 있다. ABCD 파라미터와 S 파라미터와의 관계식에서 유도된 S_{11} 은 아래와 같이 쓸 수 있고 이를 변환시킬 수 있다.

$$S_{11} = \frac{A + \frac{B}{Z_0} - CZ_0 + D}{A + \frac{B}{Z_0} + CZ_0 + D} \quad (5)$$

$$\frac{\frac{kZ_0}{Z_0} - \frac{Z_0}{kZ_0}}{\frac{kZ_0}{Z_0} + \frac{Z_0}{kZ_0}} = \frac{k - \frac{1}{k}}{k + \frac{1}{k}} = \frac{K^2 - 1}{K^2 + 1} \quad (6)$$

위의 유도된 S_{11} 값을 다음의 식과 같이 표현할 수 있다.

$$|S_{11j-1,j}| = \frac{k_{j-1,j}^2 - 1}{k_{j-1,j+1}^2 + 1} \quad (7)$$

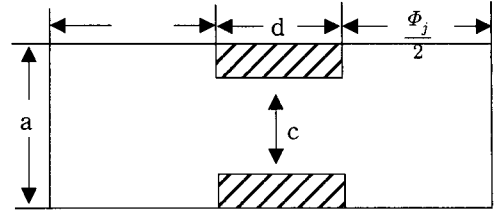
도파관 안에 체비세프 curve인 아래의 식에 의해 w_0 를 구할 수 있다.

$$A_{dB} = -10\log_{10}[1 + h^2 Tn^2 B]$$

$$B = \left(\frac{\lambda_g}{\alpha\lambda_{g0}} \sin\left(\frac{\pi\lambda_{g0}}{\lambda_g}\right) \right)$$

$$\frac{\lambda_{gl}}{\lambda_{g0}} \sin\left(\pi \frac{\lambda_{g0}}{\lambda_{gl}}\right) = -\frac{\lambda_{gu}}{\lambda_{g0}} \sin\left(\pi \frac{\lambda_{g0}}{\lambda_{gu}}\right) = a \quad (8)$$

여기에서 λ_g 는 관내 파장이고 λ_{g0} 는 center frequency의 관내 파장이다.



[그림 4] 불연속 도파관의 크기 a, c, d

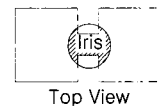
앞선 식에 의해 공진 주파수에서 각각의 S 파라미터에 해당하는 크기는 그림 4와 같다. a, c, d 를 결정하고 $\Phi = \angle(S_{11})$ 을 구하면 다음과 같다.

$$L_j = \frac{\lambda_{g0}}{2} \left(1 - \frac{\Phi_j + \Phi_{j+1}}{360} \right) \quad (9)$$

위 식으로부터 유도된 cavity length L_j 을 λ_{g0} 로 구할 수 있다. λ_{g0} 는 공진주파수에서의 관내 파장이고 Φ_j 와 Φ_{j+1} 은 관내 각 영역의 electrical length이다.

2.3 S-parameter와 Phase를 이용한 도파관 필터 설계

도파관 필터의 구조를 설계하기 위해 iris는 그림 5와 같은 구조를 갖는 것을 의미하게 되고, coupling과 s-parameter를 이용하여 iris를 구현하게 된다.



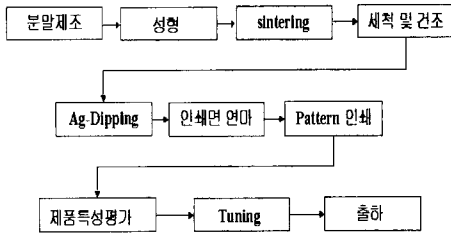
[그림 5] iris 구조

이 iris를 구하기 위해서는 3-D 구조 시뮬레이터를 이용하여 등가의 값을 도출하여 적용하여야 한다. 이러한 3-D 시뮬레이터는 FEM 방식을 적용하여 해석하는 툴인 HFSS와 FDTD를 적용하여 해석하는 CST사의 microwave studio 등을 활용할 수 있으며, 본 연구에서는

HFSS를 적용하여 특정한 iris 값을 얻기 위해 프로그램
 내의 HP Empire 3-D 라는 프로그램을 사용하였다.

2.3 제작 및 분석

필터 제작 방법은 설계가 완료된 상태에서 적용한 유
 전체 분말을 수급한 후 이를 성형하고 가공하여 전기적
 특성을 확인하였다.



[그림 6] 유전체 필터 제작 과정

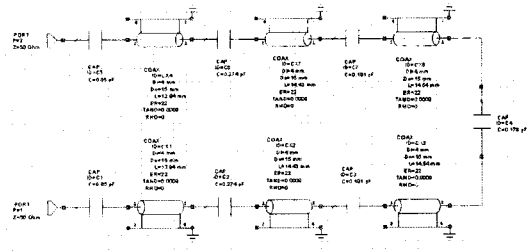
그림 6은 세라믹 필터의 제작 과정을 보여주고 있는
 것으로, 세라믹 도파관 필터의 제작 과정은 기존의 일반
 적인 세라믹 필터의 제작과정과 유사하다. 다만 다른 점
 이 있다면, 성형을 하는데 있어 기존 필터가 가지는 공진
 기를 이루는 동축 형태를 가지고 있지 않으며, 이에 따라
 성형하는데 필요한 압의 크기가 더 크다. 또한, y축으로
 의 길이가 x와 z축에 비해 상대적으로 큼에 따라 일정한
 압력을 가해 틀어지거나 뒤틀리는 현상을 제어하는데 어
 려움이 있다. 또한, 기존의 제조방법과 다른 점은 앞서 설
 명한 바와 같이 설계에 있어서의 iris에 따른 형태에 의한
 가공공차를 최소화하는 기술이 필터 구현의 know-how가
 될 수 있다. 이러한 공차를 최소화시키기 위해서는 사용
 재료의 수축률 및 소결 온도에 따른 조건의 확보가 중요
 하며, 소결이 완료된 소체에 대한 정밀 가공 기술이 필수
 적이다. 이러한 이유로 인하여 다양한 방법의 제작 과정
 을 거쳐 도파관 필터용 소체의 가공공차를 1/100 mm이
 하로 가져갈 수 있었으며, 설계시 이러한 공차 범위 내에
 서 특성을 만족할 수 있도록 설계하였다.

3. 결과 및 고찰

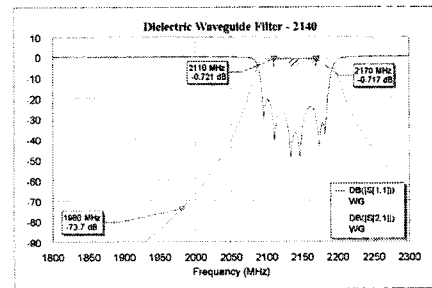
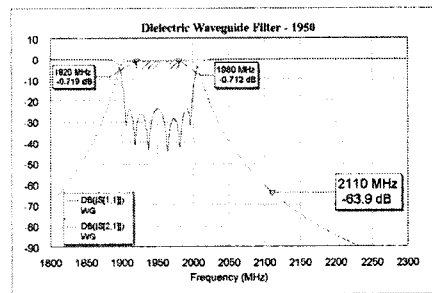
3.1 UMTS용 세라믹 도파관 필터

3.1.1 설계 특성

그림 7은 simulator를 이용하여 표 1을 만족하는 등가
 회로를 구현하고 파라미터를 추출한 것을 보여주고 있으
 며, 그림 8은 그에 따른 설계 특성을 보이고 있다.



[그림 7] 등가회로 설계 및 파라미터 추출



[그림 8] 시뮬레이션 주파수 특성 곡선

특성을 살펴보면 중심주파수 1,950MHz와 2,140MHz
 에서 주파수 밴드 폭은 60MHz이고, 삽입손실은 0.1dB
 이하 반사손실 20dB 이상을 보였다. 상대 주파수대역에
 서의 감쇄 특성은 600dB 이상의 값을 보여주었다. 이러
 한 특성을 만족하는 파라미터는 설계 특성 값에서부터
 내부 S-parameter 추출을 위한 coupling 값을 구할 수 있
 다.

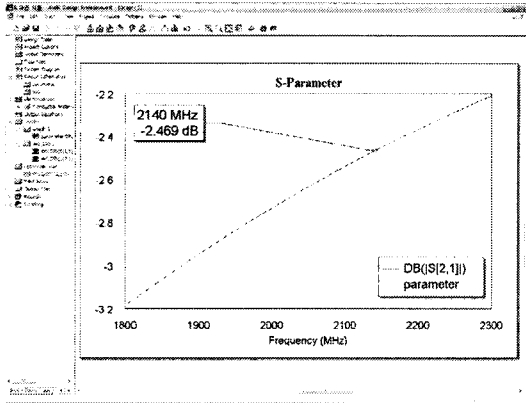
$$C1 = C5 = 0.85 \text{ pF}, \quad C2 = C6 = 0.274 \text{ pF}, \\ C3 = C7 = 0.191 \text{ pF}, \quad C4 = 0.178 \text{ pF}$$

이 된다.

이와 같은 결과는 앞에서 이야기 한바와 같이 대칭 구
 조를 가지는 회로설계와 원하는 주파수대역에서의 전기
 적 특성을 만족하도록 optimization된 값을 통하여 구할
 수 있다. 추출된 내부 coupling값을 이용하여 그림 9와 같

이 내부 s-parameter를 추출 할 수 있다.

그림 9는 coupling 값을 이용하여 S-parameter를 구하는 시뮬레이션결과를 보여주고 있는 것이고, 이와 같이 coupling 값을 변환하여 표 2와 같은 S-parameter를 구하였다.

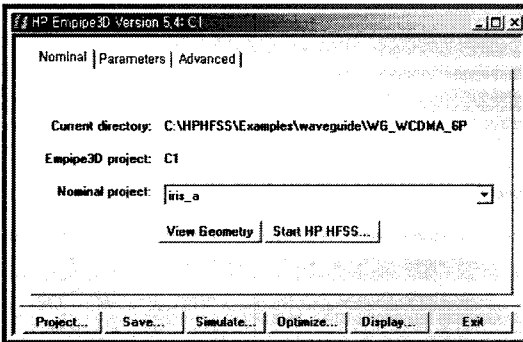


[그림 9] S-parameter 추출 simulation

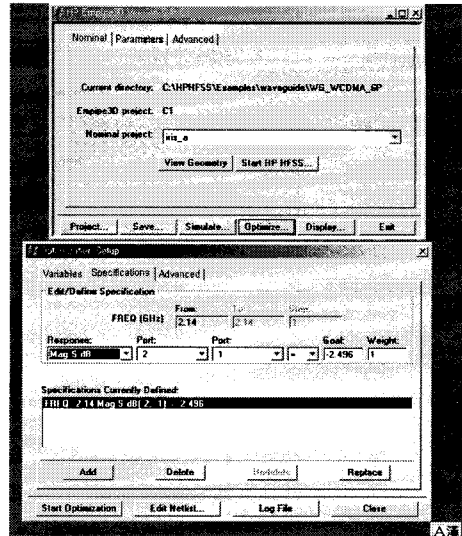
[표 2] S-parameter 추출

	C-coupling value	S-parameter value
C1 = C5	0.85 pF	- 2.496 dB
C2 = C6	0.274 pF	- 9.226 dB
C3 = C7	0.191 pF	-12.085 dB
C4	0.178 pF	-12.662 dB

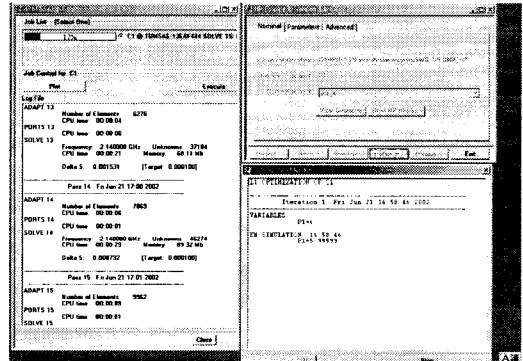
s-parameter를 그림 10에 보이는 바와 같이 empice 3-D 프로그램에 적용하여 그림 11과 같은 순서로 iris를 구한 결과 5.54414mm의 iris 벽 두께를 구할 수 있었다.



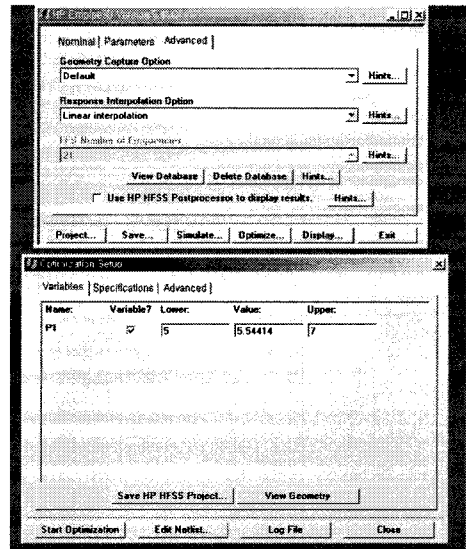
[그림 10] iris를 구하기 위한 HFSS Empice 프로그램



(a) HP Empice 3D에 S1=-2.496을 입력



(b) simulation



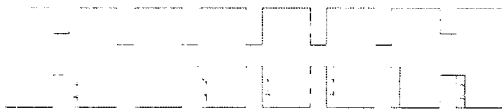
(c) iris 벽두께 simulation 결과값
[그림 11] iris 값을 구하는 simulation 과정

동일한 방법으로 각각의 S2 ~ S4까지 적용하면 표 3과 같은 결과를 얻을 수 있다.

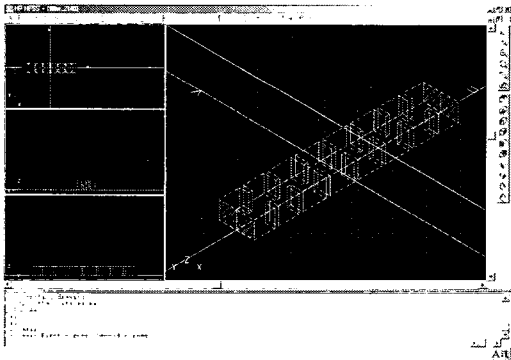
[표 3] Iris 추출 데이터

S-parameter	iris 변환 값
S1 = -2.496 dB	Ir 1 = Ir 7 = 5.54414 mm
S2 = -9.226 dB	Ir 2 = Ir 6 = 7.82673 mm
S3 = -12.085 dB	Ir 3 = Ir 5 = 8.01325 mm
S4 = -12.662 dB	Ir 4 = 8.01976 mm

표 3과 같이 추출된 Iris 값을 적용한 도파관을 그림 12와 같이 3-D simulator인 HFSS에 적용하여 시뮬레이션을 실시하였다. 적용된 시뮬레이션의 특성은 중심주파수가 2,140 MHz이고 밴드가 60MHz인 도파관 필터의 특성을 보였다(그림 13).

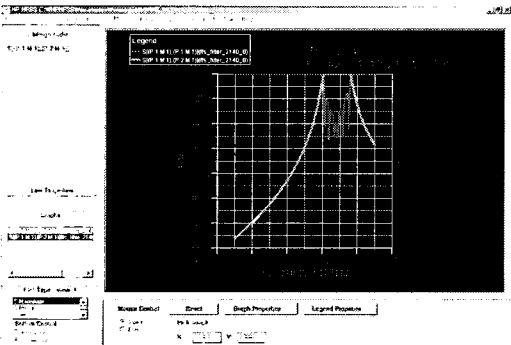


(a) Iris 적용 도파관 필터 형태



(b) 3-D simulator 적용

[그림 12] 3-D 시뮬레이터를 이용한 도파관 필터 해석



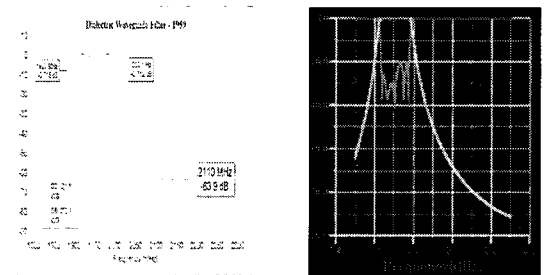
[그림 13] 시뮬레이션에 따른 주파수 특성 그래프

회로 시뮬레이션 결과와 이를 바탕으로 각 파라미터의 값들을 구한 후 3-D simulator를 이용하여 설계한 구조의 특성과 비교하면 삽입손실이나 감쇄특성은 95% 이상 맞는 것을 확인 할 수 있으며, 반사손실의 경우 적용하는 유전체의 특성값을 정확히 설계 치에 반영하지 못하는 문제로 인하여 80% 이상의 정확도를 보이고 있다.

3.1.2 제작 및 측정

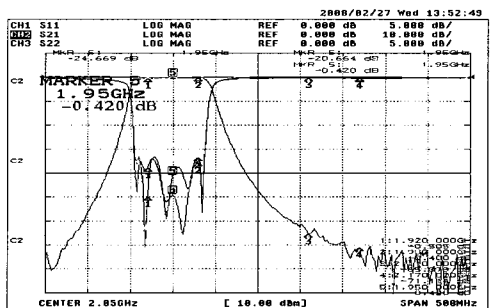
그림 6에서 보인 제작 공정을 통하여 세라믹 도파관 필터를 제작하였다. 제작된 필터는 가공오차를 1/100 mm 이하로 유지하며 특성을 확인 하였으며, 최종 특성 결과를 얻기 위해 미세 튜닝을 실시하였다. 그림 14는 중심주파수가 1,950MHz 인 도파관 필터의 시뮬레이션 특성과 실제 제작된 필터의 전기적 특성 그래프이다. 3D 시뮬레이션 특성과 비교하여 90%이상 일치함을 확인 할 수 있으며, 밴드폭이 60MHz(1,920 ~ 1,980MHz) 주파수대역에서 삽입손실이 0.6dB 이하, 반사손실 15dB 이상, 리플은 0.2dB 이내, 상대 주파수대역에서의 감쇄특성은 65.3dB로 특성을 만족하고 있다.

그림 15는 중심주파수가 2,140MHz인 도파관 필터의 시뮬레이션 특성과 실제 제작된 필터의 전기적 특성 그래프이다. 앞선 1,950MHz 와 동일하게 90%이상 시뮬레이션 특성과 일치함을 볼 수 있었으며, 전기적 특성 역시 목표로 한 특성을 만족하고 있다.



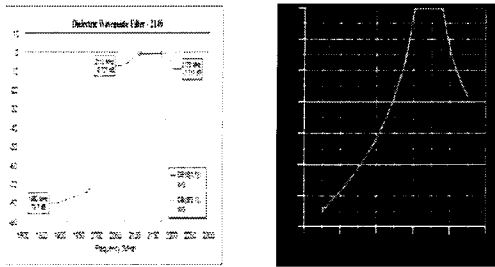
(a) 2D simulation

(b) 3D simulation

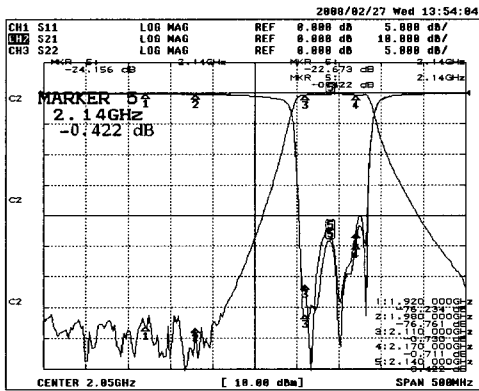


(c) 샘플 도파관 필터 특성그래프

[그림 14] 도파관 필터 특성 그래프 (Fc : 1,950 MHz)



(a) 2D simulation (b) 3D simulation



(c) 샘플 도파관 필터 특성그래프

[그림 15] 도파관 필터 특성 그래프(Fc : 2,140 MHz)

나, 계측기의 계측오류이내에 있는 것으로 특성에 영향이 전혀 확인 할 수 있었다. 이러한 결과로서 개발된 소형 유전체 도파관 필터는 50W 이상의 시스템에 적용이 가능함을 확인하였다.

[표 4] power test 결과

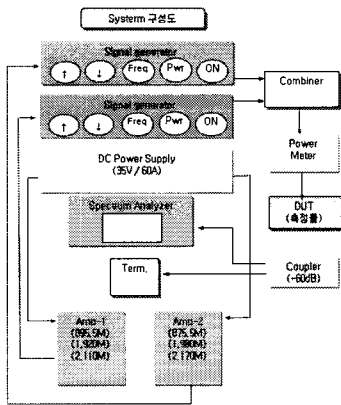
power	I.L (dB)		R.L (dB)		attenuation (dB)		ripple	
	1,950	2,140	1,950	2,140	1,950	2,140	1,950	2,140
0	0.47	0.76	16.7	20.3	65.9	76.7	0.03	0.05
10W	0.49	0.71	17.8	21.3	63.1	76.9	0.04	0.06
15W	0.46	0.75	16.9	20.1	66.2	75.7	0.03	0.06
20W	0.41	0.76	16.2	20.3	62.8	77.2	0.04	0.05
25W	0.47	0.73	15.8	21.1	65.8	76.8	0.03	0.06
30W	0.54	0.76	18.1	20.3	67.9	78.7	0.04	0.05
35W	0.45	0.71	19.8	20.2	66.6	76.8	0.03	0.06
40W	0.49	0.81	15.2	21.3	65.9	77.7	0.04	0.05
45W	0.44	0.74	16.7	19.3	63.0	76.0	0.03	0.06
50W	0.50	0.79	16.1	22.1	67.1	76.2	0.04	0.05
55W	0.52	0.75	18.8	20.3	64.2	76.8	0.03	0.06

4. 결론

본 연구개발을 통하여 다음과 같은 결과를 얻을 수 있었다.

1. 소형 유전체 도파관 필터의 개발에 있어서 2-D simulator와 3-D simulator를 이용하여 내부 용량 값과 그에 따른 S-parameter를 추출하여 시뮬레이션을 적용할 경우 90% 이상의 정확도를 가지는 도파관 필터를 얻을 수 있다.
2. 도파관 필터의 개발에 있어서 유전체의 정밀 가공 및 공정간 제어가 중요함을 확인할 수 있었으며, 정밀가공은 1/100mm 이하의 정밀도를 가져야 특성을 구현하는데 문제가 없다.
3. 도파관 필터는 50W이상에서 주파수 특성에 변화가 없으며, 50W급 이상의 시스템에 적용 가능하다.

이러한 결과를 토대로 목표로 하는 세라믹 도파관 필터의 개발에 있어 simulation을 활용하여 이를 기존 세라믹 필터 제조 공정에 적용할 경우 원하는 주파수 대역에서 필요로 하는 필터의 개발을 용이하게 할 수 있음을 확인할 수 있었다. 지금까지의 도파관 필터는 TE mode를 이용하여 구현하는 필터로 실제 제작시 공진기간



[그림 16] power test system 구성도

제작된 도파관 필터는 허용 power를 확인하기 위하여 그림 16과 같이 power test system을 구축하여 테스트를 실시하였다. 테스트는 10W에서부터 5W 씩 증가시켜 50W 이상에서 특성의 변화나 소체와 PCB의 열적 변화를 확인하는 방법으로 하였다. 테스트는 24시간 power를 유지한 후 주파수 특성을 확인하는 방법을 사용하였다. power test 결과 55W까지 특성의 변화가 미세하게 있으

c-coupling만이 구현되었으며, 그에 따라 감쇄 특성이 사용주파수 대역에 비해 저주파에서는 우수하나 상대적으로 고주파에서는 떨어지는 문제가 있었으며, 향후 이러한 문제에 대한 해결 방안에 대한 연구가 필요하다.

참고 문헌

- [1] R.E. Collin, "Field Theory of Wave," MGH, New York, 1960.
- [2] Y-C.Shih, T.Itoh, L.Q.Bui, "Computer-Aided Design of Millimeter-Wave E-Plane Filters," IEEE Trans. Microwave Theory Tech., Vol. MTT-31, No.2, Feb. 1983.
- [3] Y-C. Shih, "Design of Waveguide E-Plane Filters with All Metal Inserts," IEEE Trans. Microwave Theory Tech., Vol. MTT-32, No.7, Jul. 1984.
- [4] N. Marcuitz, "Waveguide Handbook," McGRAW-Hill Book Company, INC. 1951.
- [5] J.D. Rhodes, "Theory of Electrical Filters," John Wiley & Sons, 134-149.
- [6] A. E. Atia, A. E. Williams, "Nonminimum-phase optimumamplitude bandpass waveguide filters," IEEE Trans. Microwave Theory & Tech., vol. 22, no. 4, pp. 425-431, 1974.
- [7] S. Amari, U. Rosenberg, and J. Bornemann, "Singlets, cascaded singlets and the nonresonating node odel for modular design of advanced microwave filters," IEEE Microwave Wireless Compon. Lett., vol. 14, no. 5, pp. 237-239, May 2004.
- [8] A. Kirilenko, L. Mospan, V. Tkachenko, "Extracted Pole Bandpass Filters Based On the Slotted Irises," 32nd European Microwave Conference Proceedings, Milan, Italy, 2002, Vol. 3.
- [9] S. Amari, U. Rosenberg, J. Bornemann, "Adpative synthesis and design of resonator filters with source/load-multi-resonator coupling," IEEE Trans. Microwave Theory & Tech., vol. 50, pp. 1969-1978, Aug. 2002.

임 광 택(Kwang-Taeg Lim)

[정회원]



- 1989년 3월 : 광운대학교 전자계산기공학과 (공학석사)
- 1993년 8월 : 광운대학교 전자계산기공학과 (공학박사)
- 1997년 9월 ~ 현재 : 호원대학교 컴퓨터게임학부 교수

<관심분야>

도파관필터설계, 시뮬레이션, 문서정보처리