

정보통신연구진흥원

www.ita.re.kr

▶ 중장기 IT R&D 발전전략 수립

정통부 및 IITA는 지난해 수립한 14개 기술분야별 “IT기술로드맵(ITRM) 2012”을 기반으로 새로 추진할 10대 전략분야별 기술로드맵 및 중장기 기술개발 계획을 마련하고자 한다. 중장기 IT R&D의 중장기 비전 및 추진전략을 수립함으로써 체계적이고 효과적으로 개발하여야 할 전략분야를 선정하고, IT R&D 정책수립·시행에 필요한 정책 자료의 제공 및 IT기술혁신을 창출하기 위한 R&D정책대안을 제시할 수 있게 된다. 9월말까지 IT R&D 발전방향과 10대 전략분야별 분과보고서를 기반으로 총괄 보고서를 완료하고, 10월에는 산학연의 광범위한 의견수렴을 위한 인터넷 공개검토 및 공청회, 패널토의 등을 추진한후 12월에 총괄 보고서를 발간할 예정이다.

■ 문의 : 기술기획팀 조일구 선임(042-710-1042)

▶ 중장기 IT 부품·소재 신기술 워킹그룹(WG) 워크숍 개최

IT부품·소재의 세계 경쟁력 강화를 위해 정통부에서 전략적으로 육성이 필요한 10대 부품·소재 신기술 발굴을 위해 지난 8월 24일 WG 워크숍을 개최하였다. 10대 부품·소재 신기술의 선정기준은 파급효과, 중요도, 역량, 정통부 중점추진분야와 부합여부 등을 종합하여 선정하였다. 10대 부품소재 신기술별로 R&D 전략을 수립하여 10월말까지 보고서를 발간할 예정이다.

■ 문의 : 장선호 기술역(042-710-1181)

▶ 융합기술 WG 및 산업분석 WG 개최

IT융합기술 분야 연구개발 산출물과 연계하여 기술분야별로 특화된 서비스 모델을 발굴하고, 테스트베드 및 시범적용 등을 통한 상용화 촉진을 위해 운영하고 있는 융합기술 WG는 지난 7월 11일 5차 회의를 통해 융합기술 사업화 기반조성 사업 내용 검토를 완료하고, 사업화 기반조성 사업계획(안) 중간보고서를 완성하였다. 본 WG는 12월까지 사업화 기반조성 사업 계획을 수립할 예정이다.

■ 문의 : 장선호 기술역(042-710-1181)

▶ 2007년 하계 융합기술 워크숍 개최

IT/NT/NT융합 ‘테스트베드/시범서비스사업’과 ‘기술개발사업’ 간에 상호 협력대상을 공유하고 사업연계 가능성을 도모하기 위해 융합기술 하계 워크숍을 9월 중순 개최할 예정이다. 본 워크숍에는 테스트베드/시범서비스사업(안)을 소개하고, 정통부 융합기술 사업으로 진행되고 있는 11개 기술개발 과제의 결과물 활용방안 등을 발표하여 기술개발 결과물 및 서비스 시나리오, 사업화 연계방안 등을 토의할 예정이다.

■ 문의 : 이민경 연구원(042-710-1182)

▶ 2008년도 신성장동력핵심기술개발사업 과제발굴 추진계획

중장기 IT R&D 발전전략을 통한 차년도 과제발굴 영역(NEPSA) 도출/기술수요 평가를 8월에 완료하였다. NEPSA(Next year Project Selection Area)를 통한 기대수익(Return)과 위험성(Risk)간의 포트폴리오 선정평가 방법을 적용하여 분야별 과제선정 및 자원투자 방향을 설정하였다. 이후 9~10월중에 과제계획안 운영을 통한 후보과제안(RFP) 작성하고, 11월까지 후보과제 인터넷 공시 및 중복성 검토, 기술수요자 검토를 완료할 예정이

다. 또한 12월초에 총괄조정위원회를 개최하여 자원배분/지원과제(RFP)를 확정할 계획이다.

■ 문의 : 이상호 연구원(042-710-1183)

▶ 2008년도 신성장동력핵심기술개발사업 기술수요접수 결과

2008년도 신규과제발굴에 활용할 기술수요 접수결과 총 454개 기술수요(정규 : 262개, 수요자 : 90개, 혁신자 : 75개 정책수요 : 27개)가 접수되었다. 이중 IT융합부품 분야는 91개이다.

■ 문의 : 기술기획팀 박성호 연구원(042-710-1046)

▶ 기술거래사회와 협력협정 체결

IITA는 지난 7월 18일 IITA 대회의실에서 (사)한국기술거래사회(회장 김인철)와 기술평가 및 마케팅을 통한 기술사업화 촉진을 위한 협력협정을 체결했다. 이에 따라 양 기관은 기술거래, 유통 등의 정보를 공유하고, 기술거래사 풀을 활용한 기술평가와 기술사업화 정책 발굴 등 IT 기술이전 및 사업화를 위한 공동 협력을 추진하게 된다.

IITA의 경우 금년 초에 ‘기술평가 전문기관’으로 지정되어 성과창출에 기반을 다지고 있는 가운데 이번 협력을 통해 기술사업화는 더욱 탄력을 받게 되었고, 전문인력 중심의 기술마케팅 협력체계에 따른 IT 기술의 성과확산과 더불어 IT 기업에 양질의 공공서비스를 제공하게 되었다. Ⓜ



IT SoC 산업활성화를 위한 코디네이터

IT- SoC협회

www.itsoc.or.kr

▶ IT-SoC조찬세미나 개최

IT-SoC협회는 지난 7월 5일 코엑스인터컨티넨탈 호텔에서 IT-SoC조찬세미나를 개최했다. 이번 조찬세미나에는 FSA(Fabless Semiconductor Association) Asia-Pacific Executive Director인 Dr. Jeremy Wang이 초청인사로 참여해 “Global Fabless/Foundry Collaboration and Innovation”을 주제로 강연했다. Dr. Jeremy Wang은 “팹리스 반도체 시장의 연평균 성장률은 일반 반도체 시장 성장률보다 훨씬 높다. 그러나 팹리스 기업들이 최신 공정 기술을 적용한 칩을 내놓기 위해서는 자금력과 IP확보가 중요하다.”고 강조했다. 또한 그는 팹리스 산업이 반도체 개발 및 제조 비용은 점점 많이 들고 위험성은 높아지는데 수익을 내기는 어려운 산업이 되고 있다고 지적했다. 특히 제품을 시장에 선보이는 시간이 늦어지는 만큼

발생하는 매출 손실이 엄청나다는 점을 지적하며 이 문제를 어떻게 극복할 것인지가 업계의 큰 도전과제라고 역설했다.



▶ SoC 포럼/SoC PG 합동 워크샵 개최

SoC포럼/SoC PG 합동 워크샵이 9월 7일부터 8일까지 양일간 IT-SoC협회와 한국정보통신기술협회(TTA) 공동 주관으로 제주도 동양션라 이즈리조트에서 개최됐다. 이번 행사에서는 ‘효율적인 SoC 개발과 SoC 산업 활성화’를 주제로 SoC 관련 산·학·관·연 전문가 30여명이 참석하여 국내 팹리스 업계의 IP 활용현황과 SoC사실표준과 경쟁력 강화방안 등에 대한 심도있는 논의가 이뤄졌다. IT-SoC협회 최윤섭 과장은 IP 표준화과제 추진현황을 소개했으며, 숭실대 이성수 교수는 나노 SoC 표준화 로드맵을 소개했다. 또한 ETRI SoC산업진흥센터의 차진종 팀장은 ‘국내 팹리스 업계의 IP 활용현황’과 SoC산업진흥센터의 ‘IP기술지원현황’을 발표했으며, 시스템센트roid 박인학 대표는 ‘시뮬레이션 가속화 기술’을 발표했다.

▶ ‘2007 IT SoC 대상’ 공모

정보통신부와 IT-SoC협회는 우수한 IT SoC 설계 기술의 공개적인 발굴 및 포상을 통하여 산업계의 개발 의욕을 고취하고 전략적 기술 개발과 효율적인 산업화 방향을 제시하고자 ‘2007 IT SoC 대상’을 공모한다. IT SoC 대상을 비롯해 신기술상, Best Product상 등 총 4점을 포함하며, 수상기업에는 전자신문 및 IT SoC Magazine 특집 기사화, IT-SoC Fair 참가 지원 등 특전이 주어진다. 신청기한은 9월 3일부터 14일까지이며, 심사위원회의 심사를 거쳐 10월 초 심사결과가 발표된다.

자세한 사항은 협회홈페이지(www.itsoc.or.kr) 또는 IT-SoC Fair 홈페이지(www.it-soc.org)를 참조

■ 문의 : 임인영 대리(bei97@itsoc.or.kr, 02-407-9041)

▶ 2007 Q2 IT SoC 산업동향 리포트 발간



IT-SoC협회는 8월 22일 2사분기 IT SoC 산업동향 리포트를 발간하였다. IT-SoC협회는 2사분기 리포트 작성을 위하여 매출액 상위 8개사를 포함한 총 24개 팹리스 기업을 대상으로 각각 2사분기 매출액, 영업이익, 순이익을 조사했다. 이 데이터를 근거로 작성된 리포트는 언론사, 회사, 관련 기관 및 연구소에 배포했다. 2사분기 IT SoC 산업동향 리포트는 협회

홈페이지(www.itsoc.or.kr)에서 다운받을 수 있다.

■ 문의 : 최정호 대리(choihj@itsoc.or.kr, 02-407-9042) 

한국전자통신연구원 SoC산업진흥센터

www.asic.net

▶ IT-SoC인력양성 후원기업 명사특강

국내 대표적인 전자부품 전문기업인 삼성전기(사장 강호문) 김학선 상무는 지난 8월 20일 '국내 SoC분야 명사특강'에서 '1등 전략'을 주제로 명사특강을 실시하였다.

ETRI SoC산업진흥센터의 주최로 IT-SoC아카데미에서 열린 이날 명사특강에는 IT-SoC전공인증과정 석·박사과정 대학원생 등 70여명이 참여해 높은 관심을 나타내었다.

IT-SoC전공인증과정의 일환으로 시행중인 '국내 SoC 분야 명사특강'은 지난 2004년 12월 ARM코리아 김영섭 사장을 시작으로, 그동안 매그나칩 허영 사장, 삼성전자 우남성 부사장, 엠택비전 이성민 사장, MCS로직 남상윤 사장 등 업계 명사들이 강사로 참여하여 실시되었다. 특강은 설계특론 개

설기간 중 월요일 오전에 서울 송파구 가락동 IT-SoC아카데미 6층 세미나실에서 실시된다. SoC산업진흥센터는 현장에서 필요로 하는 SoC 설계전문인력의 기준을 이공계 석·박사과정 학생들과 공유함으로써, 기업과 대학간 상호협력 네트워크를 구축할 수 있는 장을 지속적으로 마련할 것이다.

■ 문의 : SoC아키텍트양성팀 김현주(kimhj1@etri.re.kr, 02-3433-6036)



▶ 한국전기연구원 SoC 실무설계 맞춤형 교육과정 개설

SoC산업진흥센터에서 운영하는 IT-SoC아카데미는 한국전기연구원 SoC설계 담당자를 대상으로 SoC실무설계 맞춤형 교육과정 개설하였다.

이번 교육과정은 IT 융합부품 분야의 "Digital/Analog/RF IC분야 공통설계과정"으로 구성되어 2007년 7월 13일부터 10월 5일까지 10주간 60시간 과정으로 매주 금요일(10시~17시)에 한국전기연구원 융합기술연구단을 방문하여 강의를 진행하고 있으며 약 15명의 교육생이 참여하고 있다.

SoC/ASIC 개요	ASIC/SoC 설계방법론
	FPGA를 이용한 검증
	저전력 설계 기법
	칩 테스트 및 테스트를 고려한 설계
	공정 및 패키징 분야
VHDL 설계언어	VHDL 기술 및 구조
	반도체 회로 설계와 SoC
	간단한 VHDL 표현
	Test Bench를 이용한 회로 검증
	HDL 고급설계방법과 Simulation
	상용화 칩 개발시 Spec 결정
	에러발생 포착 및 디버깅
실장 테스트의 노하우 등 설계사례 소개	
기타	Design Process
	효과적인 회로합성과 타이밍을 위한 Design Compiler와 Prime Time
	Verilog HDL 문법 및 사용방법
	아날로그 회로설계를 위한 ADE & Spectre
	ASIC/SoC Back-end 설계와 Back-end 설계 후 칩제작 공정 과정

프로젝트 관리자뿐 아니라 SoC설계실무 담당자들은 SoC설계의 전 과정 체험과 산업현장의 생생한 설계 노하우 전달을 위한 맞춤형 방문교육을 지원하는 SoC산업진흥센터의 산업체 교육지원 프로그램에 매우 만족하고 있다고 전하였다.

IT-SoC아카데미에서는 SoC설계관련 기업체를 대상으로 ▲설계툴 교육 ▲단기 설계교육 ▲증장기 설계교육 ▲산업체 맞춤형 실무교육을 실시하고 있으며,

지난 2006년에는 삼성전기 직원 47명을 대상으로 상반기, 하반기 두 차례 맞춤형 교육을 실시한 바 있다.

■ 문의 : SoC아키텍트양성팀 노예철 선임(yccho@etri.re.kr, 02-3433-6062)

▶ 한영외고 디지털 회로설계 체험학습 기회 마련

IT-SoC아카데미에서는 이공계 기피현상이 심한 가운데 과학기술 분야에 관심이 많은 이공계 대학에 진학예정 한영외국어고등학교 학생들을 대상으로 대학 1~2학년 수준의 IT 융합부품 분야의 디지털 회로설계체험을 위한 여름방학 현장실습교육을 실시하였다.

이번 체험학습은 IT-SoC아카데미에 구축된 SoC설계실습 환경과 툴 키트를 활용하여 산업현장 중심의 프로젝트 수행형 설계실습 교육을 실시함으로써 이공계 관심유도와 차세대 국가과학자 육성을 도모하는 기회마련의 계기로 실시되었다. 학습과정은 디지털 회로설계의 기초인 Boolean Algebra와 Logic Gate의 개념과 디지털 회로설계언어인 Verilog HDL의 기초를 배우고, Logic Simulator, Logic Synthesizer와 같은 설계도구의 사용법을 익힌 다음 지정된 설계 프로젝트 주제를 가운데 수강생들이 자신의 주제를 선택하고 FPGA가 장착된 Training Kit로 그 결과를 시연하여 보고서를 작성하도록 구성되었다. 한영외국어고등학교 2~3학년 학생 13명이 참여하였으며 한국외국어대학교 전 자정보공학부 조경순 교수가 자원봉사로 무료 강의를 진행하였다. 수강한 학생들은 처음 접하는 대학 강의 수준의 디지털 회로설계라는 분야가 어렵기도 했지만 첨단 기술의 연구개발과정을 경험해본다는 자부심을 가지고 수업에 임하였다. 참여한 학생들은 5일 동안 매일 6시간 이상 계속되는 이론강의와 실습교육, 교육 후 주어지는 숙제, 자율적인 설계 프로젝트 수행 등은 처음 경험해 보는 어려움이었지만, 모든 과정을 마친 후 성공적으로 프로젝트 결과를 시연하고 수료증을 받는 순간 느꼈던 성취감은 색다른 경험이었다고 입을 모았다.

■ 문의 : SoC아키텍트양성팀 노예철 선임(yccho@etri.re.kr, 02-3433-6062)

▶ 미국 Northeastern 대학 김용빈 교수특강 "Nano CMOS Technology를 활용한 고성능 저전력 설계방법"

IT-SoC아카데미에서는 SoC 설계관련 기업체 및 SoC전공인증과정 학생들을



대상으로 ▲설계틀 교육 ▲단계 설계교육 ▲중장기 설계교육 ▲산업체 맞춤형 실무교육 이 외에 국내외 유명인사 초빙특강을 실시하고 있다.
7월 19일부터 20일까지 이틀간 개설된 이번 특강은 SoC 설계 관련 산업체 전문인력 및 SoC전공인증과정

학생 30여명이 참석한 가운데 미국 Northeastern University 김용빈 교수를 초빙하여 IT SoC 융합부품 분야의 'Nano CMOS Technology를 활용한 고성능 저전력 설계방법'을 주제로 42nm, 35nm 공정에서의 고성능 저전력 회로설계와 설계흐름 및 설계방법에 대한 강의로 진행되었다.

고성능 및 저전력 회로설계방법은 최신 Deep Sub-micrometer 설계와 공정의 급진전에 따라 고성능 저전력 설계의 중요성이 부각되고 있어 산업계, 학계, EDA 툴업체에서 많은 관심을 가지고 있는 설계방법이다.

■ 문의 : SoC아키텍트양성팀 손병복 선임(bsohn@etri.re.kr, 02-3433-6032)

▶ 2007년 2차 IT SoC 시제품 개발지원 선정 통보 및 2008년 계획

ETRI SoC산업진흥센터는 차세대 이동통신, DMB, DTV 등 고기능 정보통신 기기 및 부품 개발에 필요한 IT SoC 개발을 지원하기 위하여, 2007년 3월 1일부터 5월 31일까지 IT SoC 시제품 개발지원 신청 접수를 받아 6월 25일 2007년 2차 IT SoC 시제품 개발지원 심의위원회를 개최하였다.

신청 접수결과 총 19종 19개사가 신청하였으며, 이 중 심의를 거쳐 15종 15개사를 최종 선정하였다. 공정기술별로는 0.13μm 3종, 0.18μm 6종, 0.35μm 3종, 0.5μm 3종이 선정되어 초미세공정으로 개발되는 SoC의 개발비용에 대해 50% 이내를 정부지원금으로 지급하였다.

그 동안 IT SoC 시제품 개발지원은 SoC 개발기업의 편리성을 위하여 수시 신청 접수 및 분기별(3월, 6월, 9월) 심의 선정으로 운영되었으나 2007년부터 정부지원금의 차년도 예산 이월 문제로 인해 기존의 분기별 1회(3월, 6월, 9월) 심의 선정에서 3차 지원을 1개월 앞당겨 8월에 심의위원회를 추진하였다. 올해 1차, 2차, 3차를 통한 SoC 시제품 개발지원은 올해 11월까지 개발완료가 가능한 SoC 개발에 한하여 지원하고 있다.

한편, 2008년 IT SoC 시제품 개발지원의 원활한 운영을 위해 2007년 11월에 1차 심의 선정을 추진하여 하반기 SoC 시제품 개발지원 공백을 최소화할 계획이다.

■ 문의 : SoC산업기술팀 장인수(janginsu@etri.re.kr, 02-3433-6087)

▶ 연구개발 디지털 IP 상용화 지원 프로그램 안내

한국전자통신연구원 연구원이 연구개발한 디지털 IP에 대해 SoC 설계전문(팹리스) 기업이 활용할 수 있도록 '연구개발 디지털 IP 상용화 지원 프로그램'을 추진할 예정이다. 국책 연구개발 성과의 기업 확산과 국내 중소 팹리스 기업 제품의 시장적기진입 및 경쟁력 향상을 위해, 국책 연구과제로 개발된 디지털 IP를 ETRI IT융합·부품연구소 산하의 SoC산업진흥센터를 통해 중소 팹리스 기업이 활용할 수 있도록 하고자 한다.

이에 따라 지난 5월 SoC산업진흥센터에서는 ETRI가 보유한 디지털 IP를 대상으로 산업체 수요조사를 실시하였으며, 그 결과 Low-power H.264 Encoder/Decoder에 대한 수요가 가장 높게 나타났다. 수요제기 상위 5개 IP는 다음과 같으며 향후 산업체 및 연구개발 부서의 의견 수렴을 통해 연구개발 Digital IP의 상용화 지원을 추진할 계획이다. '연구개발 IP 상용화 지원' 프로그램을 통해 ETRI의 연구개발 기능과 산업지원 기능간의 시너지 효과를 극대화 하고, IP 재사용을 촉진함으로써 고가의 해외 IP 수입대체 효과와 비용절감 효과를 얻을 수 있을 것으로 예상된다.

■ 문의 : SoC산업기술팀 이자영(cyanblue@etri.re.kr, 02-3433-6091)

	IP명	검증 파운드리 및 공정	수요제기 업체수
1	Low-power H.264 Decoder	IBM 90nm	10개사
2	Low-power H.264 Encoder	FPGA	10개사
3	MPEG4 Codec	Hynix 0.35um	5개사
4	T-DMB	TSMC 0.13um	4개사
5	WMAC	TSMC 0.18um	3개사

▶ Lossless JPEG Encoder IP 도입

SoC산업진흥센터에서는 CAST사의 Lossless JPEG Encoder IP를 신규로 도입하여 2007년 9월부터 지원 서비스를 실시하고 있다. 이번에 신규 도입된 Lossless JPEG Encoder IP는 ISO/IEC 10918-1(CCITT T81 recommendation) 표준을 준수하며, Lossless Encoding mode(SOF3) 지원 및 Discrete Cosine Transform(DCT) 기능의 Lossy JPEG Compression IP이다. Gate Count는 90nm ASIC에서 21K gates(achieving 500 MSamples /sec)이며, 세부 규격은 다음과 같다.

Features
<ul style="list-style-type: none"> • Conforms to the spatial (sequential) lossless encoding mode (SOF3) of the ISO/IEC 10918-1 standard (CCITT T81 recommendation) • Standalone operation <ul style="list-style-type: none"> - Pixel samples input - Standalone ISO/IEC 10918-1 JPEG stream output • Easily programmable through standard JPEG markers stream <ul style="list-style-type: none"> - Programmable image dimensions/APPn and COM markers - Full range sample precision support (2 to 16 bits per sample) - Up to four stream programmable Huffman table - Programmable Restart Interval/Point Transform function - Programming errors catch-up features • Compact, high-performance architecture <ul style="list-style-type: none"> - 21K gates achieving 500 MSamples/sec (0.09μm ASIC)

Medical, Military, Space Imaging, Professional, Studio-quality Cameras and Editing Suites, High-end film, Photo scanners, Industrial machine vision systems 등의 응용분야에서 주로 사용될 것으로 예상되는 Lossless JPEG Encoder IP는 Encryption 형태로 제공되며 양산이 가능하다.

■ 문의 : SoC산업기술팀 이길용(gylee@etri.re.kr, 02-3433-6088) 