



# 44<sup>th</sup> Design Automation Conference를 다녀와서

올해 44회를 맞이한 DAC(Design Automation Conference)는 6월 4일부터 8일까지 5일간 캘리포니아 샌디에고에서 개최되었다. 이번 DAC에도 샌프란시스코에서 열렸던 43회 DAC와 마찬가지로 인텔, IBM, ARM, Sun Microsystems 등 첨단 SoC/IP 설계회사와 Cadence, Synopsys 등 EDA 개발회사, 그리고 TSMC, UMC 등 유수의 파운드리회사들이 참가하였다. 전시회 참여업체는 약 250여개로 예년보다 약간 증가하였고 총 참관객수는 11,000여명으로 다소 줄어들었다. 하지만 국내 참여업체 관계자들은 참관객들의 질적인 수준이 작년 DAC보다 더 높아 제품을 홍보하고 관련 업계 사람들과 정보를 교환하기에 더욱이 좋은 기회였다고 평가했다. 또한 이번 DAC 컨퍼런스는 총 10개 트랙, 53개의 세션들이 진행되었으며 약 161개의 논문이 발표되어 매우 역동적인 기술교류가 이루어졌다.

여기에서는 44<sup>th</sup> DAC의 주요 이슈와 전시회에 참여하였던 국내 SoC업체들의 제품에 대해 살펴 보고자 한다.

이현노 IT-SoC협회 R&D지원팀 대리 (hnlee@itsoc.or.kr)

## 1. 44th DAC 주요 이슈

반도체 공정이 초미세 공정으로 급진전하고 있다. 대표적인 파운드리 업체인 IBM, UMC, SMIC 등이 현재 65나노 공정을 수용할 수 있는 양산 체계를 갖추고 있으며, 45나노 공정을 본격적으로 시작하는 단계이다. 특히, IBM은 이번 전시회에서 삼성전자, 차터드 등과 제휴하여 개발하고 있는 45나노 공동 플랫폼 기술들을 선보였다.

작년엔 시스템 레벨 위주의 설계가 주요 이슈였으나, 올해는 Software 개발과 SoC의 복잡성 문제를 병렬처리기법(parallel processing, concurrent programming)으로 고속 처리하는 방법이 주요 이슈로 대두되었다. EDA업체 분석가인 게리 스미스씨는 그의 발표에서 Hardware와 Software를 같이 제공하는 토틸 솔루션의 필요성을 제기하였으며 DFM/DFY (Design For Manufacturing / Yield : 생산공정 / 완성품 비율을 고려한 설계)



〈그림 1〉 44th DAC(Design Automation Conference) 사진

와 파워문제도 무시할 수 없다고 역설하였다.

ESL(시스템 레벨 설계), 파워, 공정을 고려한 설계(DFM)도 많은 관심을 끌었으며, 특히 아날로그 관련된 설계 툴과 통계적 방법을 통한 타이밍 분석을 설계에 적용할 수 있는 툴들이 눈에 띄었다. ESL은 RTL(Register Transfer Level : VHDL, Verilog언어를 사용한 설계단계)에 직접적으로 연동되는 설계단계로 ARM, Forte, Jasper 등이 약진한 모습을 보였다.

DFM의 경우 기존의 OPC(Optical Proximity Correction:광학적 보상방법)를 포함한 리소그래피 시뮬레이션(lithography simulation)과 설계 단계에서 공정을 고려하여 수율을 높이는 두 가지 방향으로 전개되고 있으며 Blaze-DFM, Clearchape, Ponte등 여러 기업들이 제품을 선보였다. 또한 Handshake,

Sequence와 같은 업체들은 RTL에서 파워를 검증할 수 있는 툴들을 소개했다.

이 외에 첫날 오전에는 EDA가 어디로 갈 것인가(What's next?)에 대한 사업적인 측면의 전문가 토론이 있었다. 이 토론에서 Andrew Yang(Apache Design Solutions 대표이사)은 최근 M&A나 IPO실적이 미진하긴 하지만 EDA 업계의 기본적인 토대는 변함이 없다고 하였다. 그는 여전히 신생회사들이 기술의 혁신을 주도하고 있으며, 이런 회사들이 성장할 수 있도록 보호해야 한다고 주장하여 청중의 공감을 얻었다.

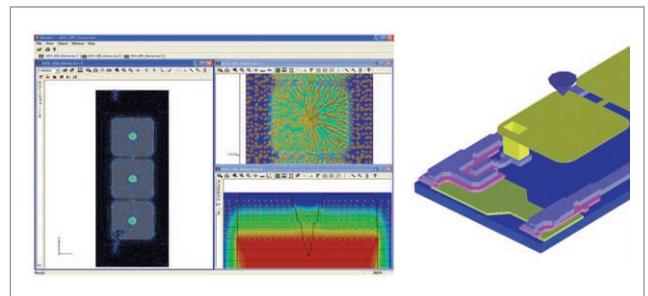
## 2. 전시회 둘러보기 (국내 업체)

국내에서는 전자부품연구원 IPCoS센터, 서울대 SoC설계사업단(CoSoC)가 참여하였으며, 셀로코, 다우엑실리콘, 휴인스, 다이 나릿, 메이플디자인오토메이션, 시스템센트로이드, 엔타시스 등 대부분의 EDA관련 업체들이 참여하였다. IPCoS센터는 이미 TSMC 등에서 실리콘 검증이 완료된 124개의 IP와 SYSTEM IC 2010 결과물인 약 356종의 IP를 선보였다. 서울대 CoSoC사업단은 플랫폼기반의 SoC 설계 방법을 소개하였으며 다우엑실리콘은 LCD pixel 및 LDI interface 설계에 활용할 수 있는 3차원의 LCD 설계용 SW 및 시뮬레이터를 전시하였다. 휴인스는 다수의 프로세서 기반 설계를 검증할 수 있는 SoC Master3등 멀티코어 기반 플랫폼을 전시하여 관심을 끌었다. 시스템센트로이드는 웹기반의 IP재활용 방법, 인터넷 기반의 IP검증 및 등록 자동화, 네트워크 기반 SystemC 설계 및 검증 시스템을 선보였다.

### (주)다우엑실리콘 (www.daouxilicon.com)

다우엑실리콘은 이번 전시회에서 TFT LCD simulation software인 Expert LCD를 KETI와 공동 전시하여 Driver IC 관련사들에게 많은 주목을 받았다.

다우엑실리콘은 지난 2007년 5월 21일에 개최된 디스플레이



〈그림 2〉 2007 ExpertLCD

분야 컨퍼런스인 SID에서 TFT LCD 패널 관계자들에게도 이 제품을 홍보한 바 있다.

2007 Expert LCD의 주요특징 및 적용분야를 요약하면 다음과 같다.

- 제품특징
  - 뛰어난 3차원 simulation 정확도 및 계산 속도
  - IPS, MVA, PVA, FFS등 다양한 LC 구조에서 3차원 구조를 자유롭게 생성 및 결과 분석가능
  - 액정의 광학적 특성뿐만 아니라 TFT LCD 패널을 구성하고 있는 전기적 소자 성분을 고려한 전기 광학적 해석 기능을 제공
  - Advanced Numerical Solver
    - 3차원 Tensor solver를 제공하는 세계 유일의 3차원 LCD simulation tool로서 고속 응답특성의 OCB mode해석이 가능
    - Full Electro-magnetic wave solver를 통하여 보다 정확한 광투과 특성 해석 및 light leakage 해석이 가능
    - 액정의 배위를 고려한 parasitic capacitance 추출 가능
- 적용분야
  - TFT LCD 제조 및 pixel 설계 training
  - TFT LCD pixel 설계 및 특성 예측
  - 전기장 및 광투과 특성 해석을 통한 제품의 불량 분석 및 기능 향상

### 셀로코(주) (www.seloco.com)

셀로코는 DAC(Design Automation Conference)에 올해로 14번째 참가하였다. 이번 전시회에는 유영욱 대표이사 등 총 5명의 임직원이 참가하여 전 세계에서 찾아 온 많은 고객들을 상대로 MyCAD 제품을 소개하는 한편, global EDA Tool의 개발 추세와 동향을 벤치마킹하기도 하였다.

MyCAD는 Front-End부터 Back-End까지 반도체 설계 전반에 걸쳐 사용할 수 있는 EDA Tool로서 순수 국내 기술로 개발되

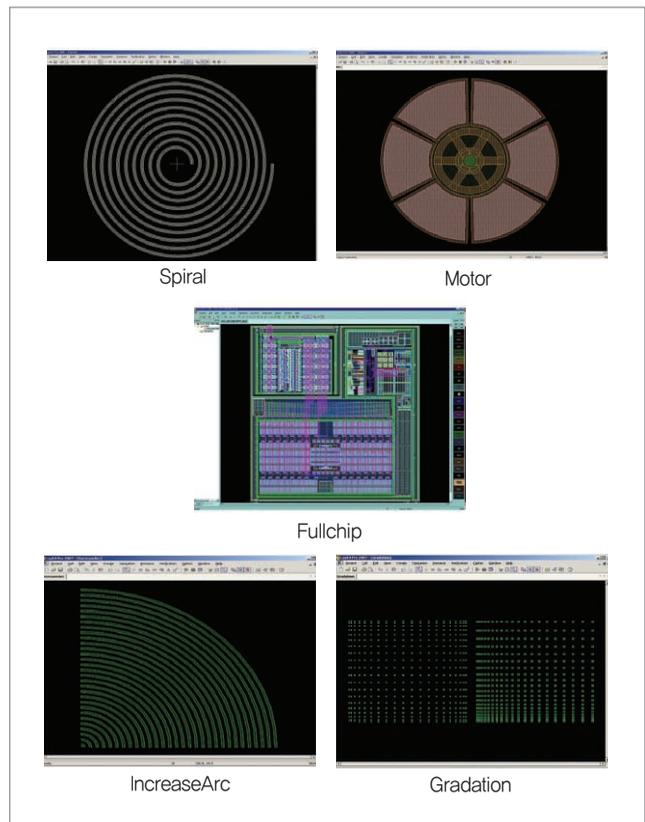


〈그림 3〉 셀로코 부스 전경

었다. 또한 Windows 환경과 호환되며, 사용법이 간단하여 초보자도 쉽게 사용할 수 있다.

특히 이번에 새롭게 출시된 MyChip Station Pro 2007의 LayEd Pro는 IC 레이아웃 디자인뿐 아니라 MEMS디자인, FPD 디자인을 지원하는 여러 Editing 기능들을 추가 했으며 VBS (Visual Basic Script)를 이용하여 디자이너가 설계하기 힘들고 복잡한 디자인을 손쉽게 설계 할 수 있도록 하였다. 또한, CifGDS Pro는 GDSII, CIF, DXF 등의 포맷을 별도의 Technology File이 없이 변환할 수 있도록 지원한다. Verification Tool은 Design Rule을 검사하는 MyDRC Pro와 SPICE Netlist를 추출하는 LayNet Pro, Schematic과 Layout을 비교하는 MyLVS Pro 등으로 구성되어 있으며, DRACULA와 호환된다.

이미 국내외 대학 특히, 기계·나노·전기·전자·전산·반도체 관련학과에서 MyCAD를 이용한 설계 교육을 진행하고 있으며, 삼성, LG, ETRI 뿐만 아니라 IC layout, MEMS, FPD 관련 업체에서도 사용하고 있다. 미국, 일본, 영국, 네덜란드, 인도 등 해외에서도 사용되고 있으며 최근 중국 연길시에 중국지사인 “셀로친 (SELOCHIN)”을 설립하여 중국시장 진출에 박차를 가하고 있다.



〈그림 4〉 MyCAD 프로그램

**(주) 다이나릿시스템 (www.dynalith.com)**

다이나릿시스템은 이번 전시회에서 신제품으로 PCI-Express 외장 케이블을 지원하는 iCON-Express 기술과 이것을 이용한 iNTUITION을 소개하였고, USB를 이용한 iNCITE와 Open-RISC 프로세서를 이용한 SoC 설계 환경인 OpenIDEA 등을 출품하여 많은 사람들의 관심을 모았다. 더불어 iNTUITION을 이용하여 설계된 H.264 디코더 2종류를 시연하였다. 이중 ETRI에서 개발한 다중채널(Multi-channel) H.264는 하나의 하드웨어로 여러 비디오 스트림을 디코딩하는 기술을 iNTUITION으로 구현한 것이다. KAIST H.264 디코드 역시 iNTUITION으로 구현된 것이었는데 매우 효과적인 디코딩 성능으로 사람들의 관심을 모았다.

iCON-Express는 PC와 FPGA보드를 PCI-Express외장케이블로연동할 수 있는 제품으로 ESL제품 회사들에게 큰 관심을 얻었다.이 제품은 FPGA에 맵핑된 하드웨어 블록을 ESL 환경에서 모델로 사용할 수 있게 함으로써, 가속효과와 더불어 실제 하드웨어수준의 기능검증을 가능하게 하였다.

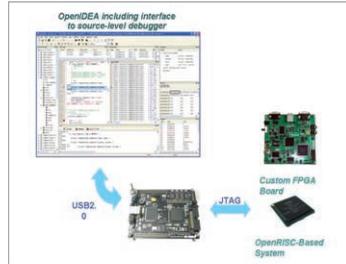


〈그림 5〉 다이나릿시스템 부스 전경



〈그림 6〉 iCON-Express

- 제품특징
- PCI-Express의 외장케이블 기술
- PCI-Express로 FPGA 보드와 컴퓨터를 연동
- FPGA에 맵핑된 설계와 HDL시뮬레이터를 연동



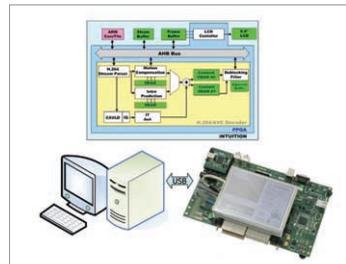
〈그림 7〉 OpenJTAG

- 제품특징
- USB 2.0을 JTAG으로 변환 연결
- Windows XP와 Linux 지원
- 32MHz JTAG 속도까지 지원
- 480Mbps 데이터 전송속도 지원
- OpenRISC 디버거 블록과 연동



〈그림 8〉 iNTUITION

- 제품특징
- JTAG로 하드웨어 제어
- JTAG로 소프트웨어 디버깅
- JTAG로 ICE 연결
- OpenRISC 소프트웨어 디버깅 지원



〈그림 9〉 H.264 개발 환경

- 제품특징
- H.264 디코드를 내장한 ARM/AMBA 시스템 기반 FPGA 프로토타이핑 시스템
- H.264 디코드를 기반으로 하는 제품 개발환경
- Windows CE에서 H.264 디코딩 하드웨어 활용 환경
- ETRI에서 개발한 시분할 다중채널 H.264 디코더 활용 환경
- KAIST에서 개발한 H.264 디코더 활용 환경

**(주) 휴인스(www.huins.com)**

휴인스는 DAC(Design Automation Conference)에 올해로 4 번째 참가하여 멀티프로세서 SoC 개발 검증 Platform을 전 세계에 홍보하였다

휴인스는 KETI에서 마련한 부스에 참가하여 MPSoC-11, RPS-3000 두 가지 모델을 전시하였다.

특히 그중 신제품인 RPS-3000 Verification IP Platform이 참석자들의 많은 관심을 끌었으며, 이제품은 ARM 코어 타일과 3,000만 게이트의 Xilinx Virtex-5 FPGA를 하나의 플랫폼에 탑재해 MultiProcessor, FPGA, SoC 시스템을 한 보드 상에서

구현할 수 있는 세계 유일의 장비이다. 이 제품은 Virtex-5 LX /LX220 FPGA Module을 최대 5EA까지 stacking 가능하다.



〈그림 10〉 휴인스 부스 전경 및 보드 사진

이 장비는 보드 상의 최신 FPGA를 활용해 IP를 검증할 수 있으며, ARM 프로세서를 이용한 SoC 개발이 가능하도록 AMBA AHB bus와 AMBA AXI bus 인터페이스를 제공한다. AMBA 버스 로직은 Virtex-5 FPGA를 이용하여 설계 및 검증이 가능하고 ARM926EJ-S, ARM1136JF-S, ARM1156JF-S, ARM11MP Core 등을 지원하며 Multi Processor 검증도 가능하다.

휴인스는 이번 DAC를 통해 SoC Verification IP Platform을 전 세계에 홍보함으로써 국내는 물론이고 미국, 유럽, 아시아 시장에서 매출이 늘어날 것을 기대하고 있다.



〈그림 11〉 RPS-3000



〈그림 12〉 MPSoC-II

### 전자부품연구원(KETI) ([www.keti.re.kr](http://www.keti.re.kr)/[www.astec.re.kr](http://www.astec.re.kr))

KETI의 IP SoC센터(센터장:이윤식본부장)는 산업자원부의 시스템 IC 2010사업의 일환으로 개발된 IP/SoC와 국내 팹리스의 우수 IP들을 홍보하고, EDA 전문 중소기업을 소개하기 위하여 전시회에 참가하였다.



〈그림 5〉 KETI 부스 전경

### IPCoS(IP DB Center of SoC)

IP/SoC지원센터(IPCoS)는 산업자원부의 시스템 IC 2010사업의 일환으로, 국내 IP/SoC 산업의 활성화를 지원하기 위해 전자부품연구원에 설립된 IP 데이터베이스 센터이다. 본 센터는 국내 외에서 개발, 상용화된 IP와 시스템 IC 2010 사업을 통해 개발된 IP/SoC의 데이터베이스를 구축하는 한편, IP 개발/검증환경을 제공한다. 이와 아울러 SoC 개발/검증 및 시스템 개발을 위한 연구/개발/상용화 업무를 수행함으로써 IP/SoC 비즈니스에 대한 종합적인 서비스를 제공한다.

### ASICTEST (Advanced System IC Test Engineering Center)

시스템반도체검증지원센터(ASICTEST)는 산업자원부 산업기술기반조성사업의 일환으로 설립되었으며, 국내에서 개발되고 있는 시스템 반도체에 대한 테스트 지원 및 테스트 관련 산업의 육성을 목표로 한다.

주요 업무로는 다음과 같다.

- 시스템반도체 테스트 장비 구축 (High-End mixed SoC, RF SoC)
- 연구개발용 SoC 테스트
- 시스템반도체 테스트 프로그램 개발인력 양성/육성
- 반도체 테스트 기술조사/분석/지원
- 관련 기관과의 업무협력 기반 구축