Journal of the Korean Institute of Illuminating and Electrical Installation Engineers Vol. 21, No.5, pp. 126~132 June 2007 논문 21-5-16

상용주파의 LC공진회로를 이용한 입력전류파형 개선

(Input Current Waveform Improvenment using LC Resonant Circuit in Commercial Frequency)

문상필* · 김칠용 · 권순걸 · 서기영**
(Sang-Pil Mun · Chil-Ryong Kim · Soon-Kurl Kwon · Ki-Young Suh)

요 약

본 논문에서는 일반적으로 사용되어지는 배전압 단상 정류회로에 LC 공진회로를 첨가하여, 고조파의 성분을 저감시키는 고역률 단상 정류회로를 제안하였다. 제안한 회로는 다이오드 브리지에 병렬로 커패시터를 접속하고, 입력에 인덕터L을 추가하여 접속시키므로써 상용주파수에서 LC 공진현상을 이용하여, 수동소자만으로 입력전류를 정현파화한다. 그리고 고조파 제어 규제값의 여유도 만족시킨다. 이 모든 사항에 대해 실험과 시뮬레이션 결과를 비교, 분석을 통하여 그 타당성을 확인하였다.

Abstract

We propose a power factor correction scheme using a LC resonant circuit in commercial frequency without switching devices. In this method, It makes a sinusoidal wave by widening conduction period using the current resonance in commercial frequency, Hence, the harmonic characteristics can be significantly improved, where the lower order harmonics, such as the fifth and seventh orders are much reduced. The result are confirmed by the theoretical and expermental implementations

Key Words : LC Resonant Circuit, Input Current Improvenment

1. 서 론

최근 반도체를 이용한 전자기기의 급격한 증가와 대용량 직류전원의 개발 필요성에 의해 정류회로의 중요성이 한층 고조되고 있다. 현재 각종 전기기기에 사용되고 있는 정류회로에는 비교적 회로구성이 간단하고 가격이 안정된 커패시터 입력형 정류회로가 사용되고 있으며, 이에 대표적인 반도체 응용기기는 비선형 반도체 소자의 뛰어난 제어기능이나 저손실의 스위칭 기능을 활용하고 있으므로 기기의 성능 향상이나 에너지 절감에 기여하는 바가 크다[1-4]. 또한 전력용 반도체분야에 있어서 급속한 기술혁신으로 전력용 반도체를 이용한 정지형 전력 변환장치가 보편화되어 있어 다이오드 정류회로가 전기철도, 전기화학공장, 직류전동기의

* 주저자 : 경남대학교 전기공학과 강의전담교수
** 교신저자 : 경남대학교 전기공학과 교수
Tel : 055-249-2063, Fax : 055-249-2839
E-mail : mun2630@kyungnam.ac.kr
접수일자 : 2007년 4월 5일
1차심사 : 2007년 4월 10일
심사완료 : 2007년 4월 25일

구동전원 및 전자기기의 직류전원 등의 AC-DC 컨버터로 폭넓게 사용되어지고 있다. 이러한 다이오드 정류회로는 입력전류에서 매우 큰 피크값을 갖는 많은 고조파 성분을 함유하고 있어 양질의 전원공급에 영향을 미치나 커패시터 입력형 정류회로는 전압의 피크부근에서만 전류가 흐르므로 고조파 성분이 함유되어 배전 계통에 역률이 나빠지는 문제점이 발생한다[5-6]. 이러한 문제점을 해결하기 위해 여러 가지 고역률 단상 정류회로에 대해서 연구가 활발히 이루어지고 있으나 스위칭소자에 의한 입력전류의 정현화에는 많은 비용부담이 있기 때문에 스위칭 소자를 사용하지 않고 고조파를 저하시키는 방법이 최근 많이 연구되어지고 있다[7-8].

본 논문에서는 기존 정류회로보다 구조가 간단하면서 고조파가 저감되는 고역률 단상 정류회로를 제안하고자 하며, 일반적인 단상 정류회로의 다이오드 브리지에 병렬로 커패시터와 인덕터를 추가하여 상용주파의 LC 공진회로를 구성함으로써 수동소자만을 이용하여 입력전류를 정현화하고자 한다. 그리고 고조파제어 규제값의 여유를 갖고 제어할 수 있는 범위를 만족하고자 한다. 이러한 모든 사항에 대해 실험과 시뮬레이션 결과를 비교, 분석하여 그 타당성을 증명하고자 한다.

2. 제안한 LC공진 단상 정류회로

그림 1와 그림 2는 제안한 LC공진 단상 정류회로와 각 부의 동작 파형을 나타낸 것이다. 제안한 회로는 고조파 저감을 목적으로 입력 인덕터 L과 공진용 커패시터 C_1, C_2를 사용하여 입력전류를 상용주파수로 공진시켜 정현파화와 통전각의 넓은 입력전류를 얻을 수 있었다.

평활을 필요로 하는 부하측에는 평활 커패시터 C를 크게 하였다. 기존의 배전압 정류회로를 개선시킨 제안회로는 각 모드마다 커패시터전압은 0[V]까지 방전하여 통전각이 넓어져 입력전류의 파형을 정현파화하기 용이한 장점이 있다. 제안한 회로의 입력전류경로는 그림 3과 같다.

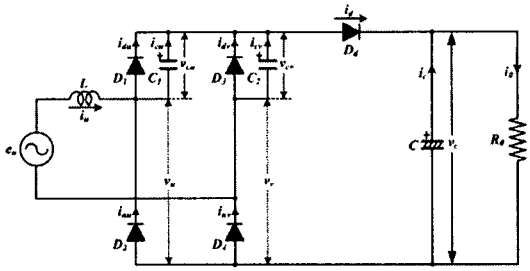


그림 1. 제안한 LC공진 정류회로
Fig. 1. Proposed LC resonant rectifier circuit

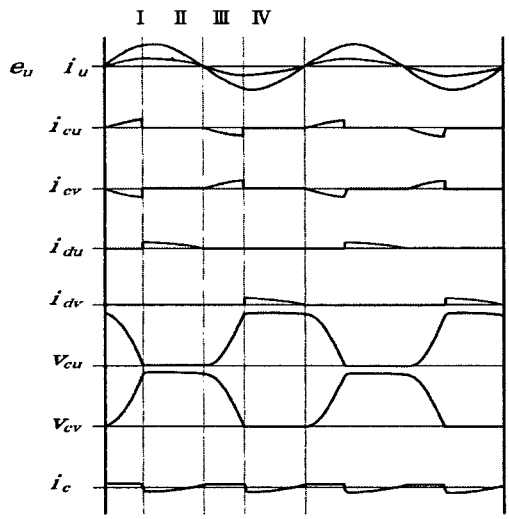
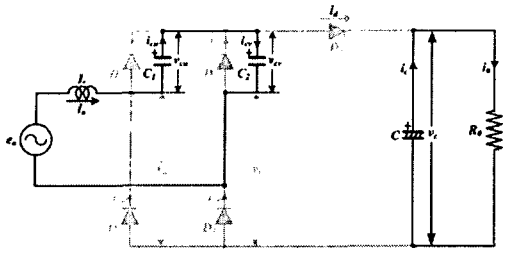


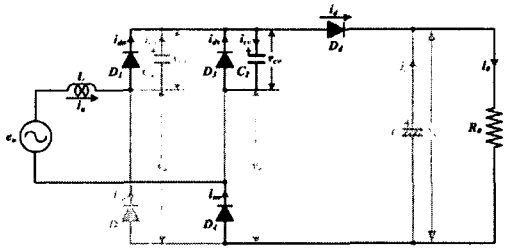
그림 2. 각 부의 동작파형
Fig. 2. Operation waveoform of each part

3. 시뮬레이션 및 실험결과 고찰

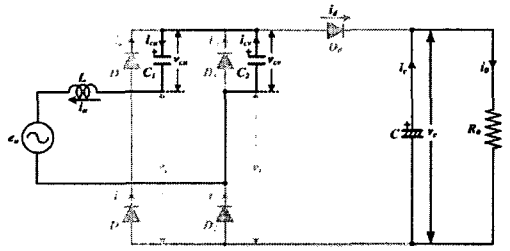
회로의 모드별 동작과 전원회로의 적절성 및 전력변환의 안전성을 실험에 앞서 살펴보기 위하여 ORCAD社의 PSPICE 9.1을 사용하여 시뮬레이션을 실시하였다. 표 1은 시뮬레이션과 실험에 사용된 회로정수를 나타낸것이며, 실제 결과를 유도하기 위해서 시뮬레이션에 사용된 소자값에 근사한 소자값으로 실험에 사용하여 설계하였다. 그림 4는 제안한 회로의 각 부 시뮬레이션 파형을 나타낸 것이다. 그림 4에서 입력전류 i_u는 커패시터 C_1으로부터 흐르는 충 · 방전 전류과 충 · 방전이 끝나서 다이오드에 통전해서 흐르는 i_d의 전류로 구성되어지는 것을 알 수 있다.



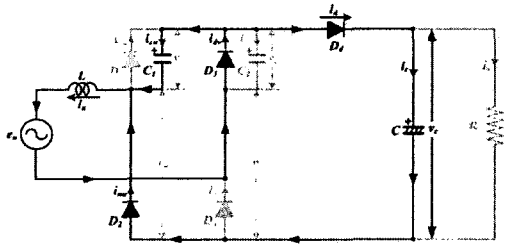
모드 1



모드 2



모드 3

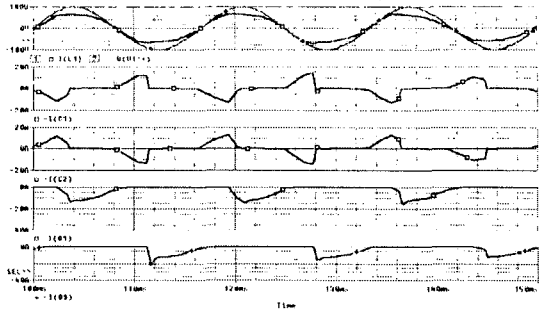


모드 4

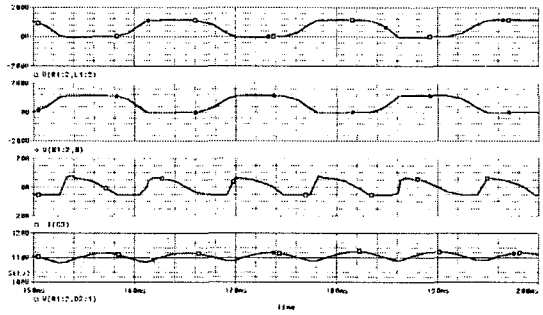
그림 3. 각 모드 해석
Fig. 3. Analysis of the each mode

표 1. 제안한 회로에 사용된 정수
Table 1 Parameters using proposed circuit

입력전압(e_s)	단상100[V]/60[Hz]
인덕터(L)	Mn-Zn ferrite Core 16[mH]
커패시터(C_1, C_2)	SMH 450V/220[μF]
평활커패시터(C)	SMH 450V/3300[μF]
부하저항(R_o)	WOOSUNG 0~100[Ω]



(a)



(b)

그림 4. 각 부 시뮬레이션 파형
Fig. 4. Waveform of simulation for each mode

그림 5는 제안한 정류회로의 입력전류 고조파 성분을 분석한 결과를 나타낸 것이며, 표 2는 제안한 방식의 고조파 제어 가이드라인 한도값을 비교 표시한 것이다. 표 2에서 알 수 있듯이 제안한 회로의 고조파 성분이 기준 고조파제어 가이드라인 Class A의 5[%]미만이 된다. 그러므로 제안한 회로는 고조파제어 가이드라인 한도값보다 하향하는 결과를 얻을 수 있다.

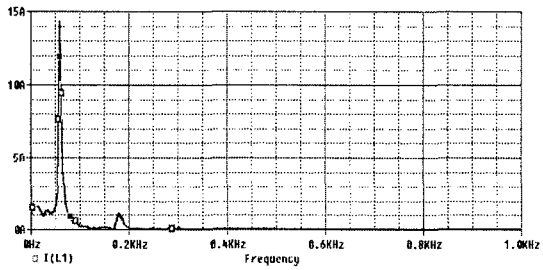


그림 5. 입력전류에 대한 주파수 스펙트럼
Fig. 5. Frequency spectrum for input current

표 2. 고조파제어 대책 가이드라인의 비교
Table 2. Comparison with guide line limit value

	제안회로 전류[A]	Class-A 한도치[A]	(제/한)비 [%]
제3차 고조파	1.06	8.06	13.15
제5차 고조파	0.18	3.68	4.79
제7차 고조파	0.04	2.58	1.55
제9차 고조파	0.04	1.24	3.06
제11차 고조파	0.00	1.00	0.00
제13차 고조파	0.01	0.70	1.29

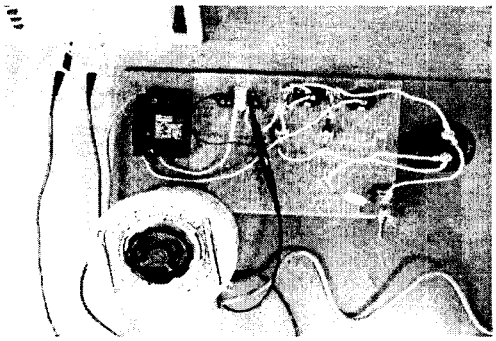


그림 6. 실제 제작한 실험장치
Fig. 6. The fact production an experimental apparatus

그림 6은 실제 제작한 LC공진회로를 이용한 정류기를 나타낸 것이다. 회로해석을 원활히 하기 위해서 모든 조건은 최적의 정격상태에서 실험을 행하였다.

최적치는 출력전력등에 의해서도 크게 다르나, 400[W]정도부터 1,000[W]정도의 가변출력을 염두에 두고 커패시터용량은 최대출력전력으로 고역률의 값을 선정하였으며, 전류상승정도가 작은 것과 저전력(400[W])으로 왜곡률이 큰폭으로 저하하는 값을 피하기 위해서 커패시터 C_1은 100[μF]~250[μF]정도의 범위내에서 220[μF]으로 선정하였다. 그리고 왜곡률 저하를 고려하여 인덕터 L의 값은 16[mH]로 하였다.

그림 7는 제안한 회로의 입력전압과 전류 실험 파형을 나타낸 것이다. 그림 7에서 알 수 있듯이 제안한 회로는 입력 역률 99[%], 효율 90[%]정도를 얻을 수 있었다. 그리고 경부하시 파형은 그림 7(a)에 나타낸 것처럼 전류는 전압위상보다 앞서며, 반대로 중부하시에는 뒤진다. 이것은 유도가열등에서 보통 보이는 LC공진현상과 같으며, cosΦ=1부근에서 최대의 전력이 부하로 유입되는 것을 확인할 수 있었다.

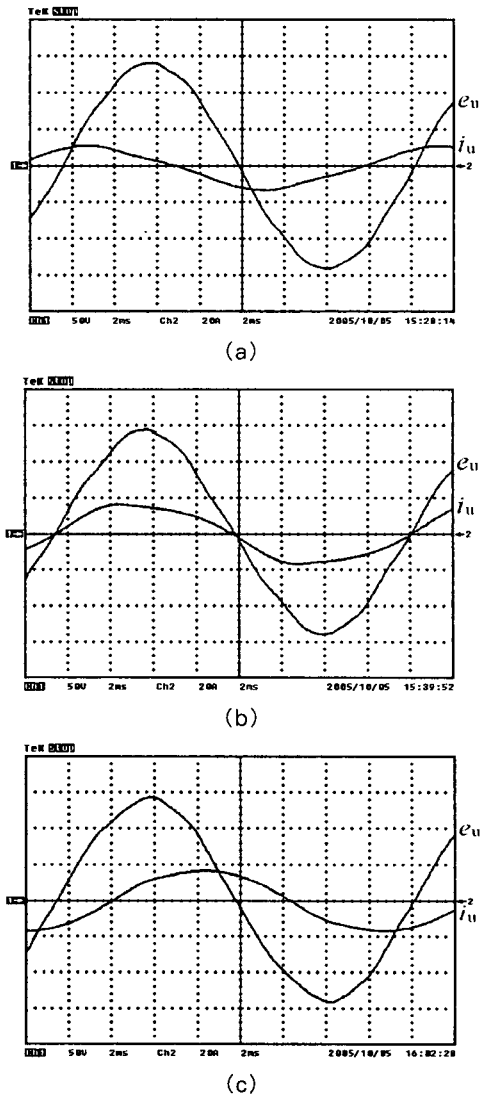


그림 7. 입력전압 및 입력전류 파형
Fig. 7. Waveforms of input voltage and current

그림 8은 커패시터 용량 C_1과 기본파 역률의 관계를 나타낸 것이며, 각 출력전력 400[W], 700[W], 1,000[W]에 있어서 커패시터용량을 변화시켜 입력

전류를 푸리에 급수에 의해 기본파 위상 Φ을 구하여 cosΦ로 계산하였다. 그림 8에서 알 수 있듯이 cosΦ=1 일 때 커패시터 용량 C_1에 따라 입력전류의 위상이 지상 및 진상이 되며, cosΦ=1을 정점으로 하는 전력 곡선이 그려진다. 그림 9는 커패시터 용량 C_1과 기본파 전류진폭의 관계를 표시한 것이다. 그림 9에서 커패시터 용량이 증가함에 따라서 전류는 증가하지만 이전의 그림과 같이 역률은 저하되는 것을 알 수 있다.

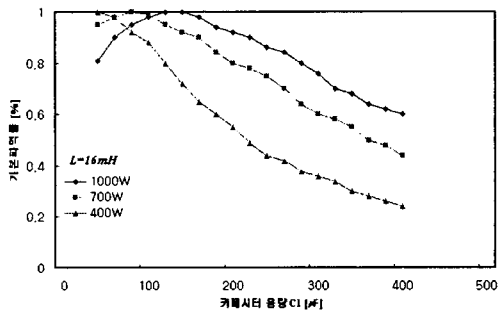


그림 8. 커패시터 용량 C_1과 기본파 역률의 관계
Fig. 8. Relationship between capacitor C_1 and fundamental wave power factor

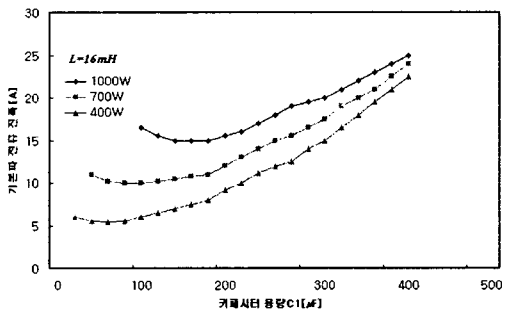


그림 9. 커패시터 용량 C_1과 기본파 전류 진폭의 관계
Fig. 9. Relationship between capacitor C_1 and fundamental wave current amplitude

그림 10은 커패시터 용량 C_1과 왜곡율을 관계를 나타낸 것이다. 그림 10에서 왜곡율은 역률 저하에 의한 기본파 성분증대에 의해 생기는 왜곡율을 고려하여 유효 기본파 성분을 나타낸 것이며, 커패시터 용량의 증가에 따라 왜곡율은 증가하지만 어떤 커패시터로 최소가 되는 커패시터의 최적치를 얻는 것을 알 수 있다.

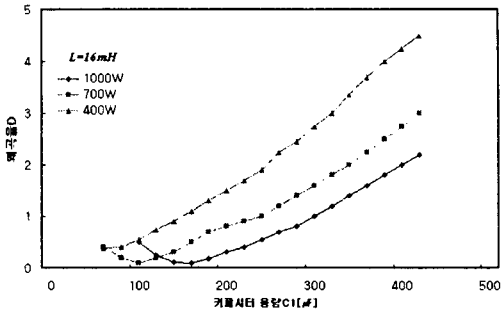


그림 10. 커패시터 용량 C_1과 왜곡율 D의 관계
Fig. 10. Relationship between capacitor C_1 and modified distortion factor D

그림 11은 인덕터 L과 기본파 전류 진폭의 관계를 나타낸 것이며, 그림 11에서 L이 증가하면 기본파 전류의 진폭은 일반적으로 감소하지만, 제안한 회로는 L의 증가로 인해 모드 1과 모드 3의 충·방전기간이 되어 직렬 공진회로의 기간도 증가된다. 그러므로 커패시터 전압 v_{C_n}, v_{C_u}가 약간 상승하여 역률이 조금 저하되지만 변화가 작아 각 출력전력마다의 기본파 전류의 진폭은 거의 일정한 특성을 가지는 것을 알 수 있다.

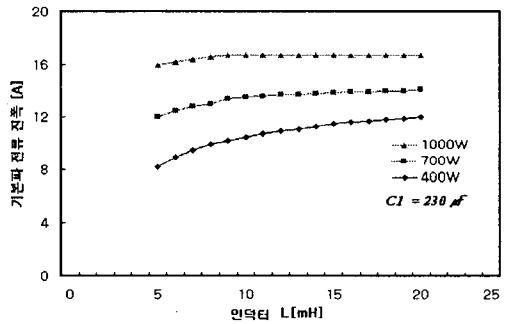


그림 11. 인덕터 L과 기본파 전류 진폭의 관계
Fig. 11. Relationship between inductance L and fundamental wave current amplitude

그림 12는 인덕터 L과 왜곡율의 관계를 나타낸 것이다. 그림 12에서 인덕터 L의 증가는 파형 개선에

있어서 유효하며, 고조파성분이 큰 L로 제어할 경우 역률 저하에 의한 무효전력 증가로 왜곡율이 상승하는 것을 알 수 있다. 그림 13은 부하저항을 변화시킬 때의 출력전압과 입력전류의 측정결과를 나타냈다. 그림 13에서 경부하에서는 출력전압은 상승되는데 그 이유는 모드 1에서 공진회로가 형성되어 이것으로부터 커패시터 전압은 상승하기 때문이다. 한편 부하저항이 작고 중부하상태로 되면 출력전압은 큰폭으로 저하된다. 이 이유는 입력전류곡선에서도 알 수 있듯이 공진전류가 정전류에 유사한 특성을 보이는 것은 전류 상승이 억제되기 때문이다.

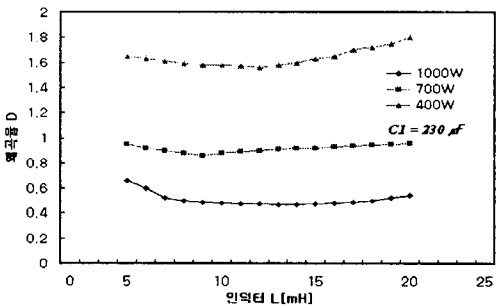


그림 12. 인덕터 L과 왜곡율 D의 관계
Fig. 12. Relationship between inductance L and modified distortion factor D

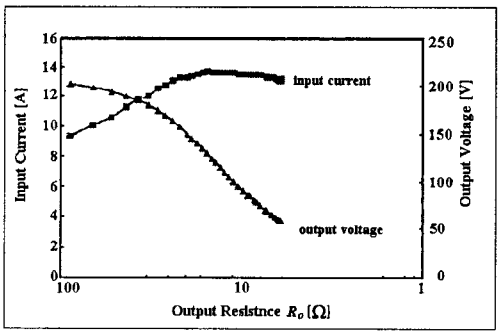


그림 13. 출력전압과 입력전류의 특성
Fig. 13. Characteristics of output voltage and input current

그림 14는 부하저항을 변화할 때의 효율, 역률, 출력전압의 측정결과를 나타냈다. 그림 14와 같이 부하저항을 100[Ω]으로부터 6[Ω]정도까지 감소시킬 때 어느 시점의 곡선(curve)도 최대점을 갖는 것을 알 수 있다. 부하저항이 20[Ω]때 역률 99[%], 효율 90[%], 출력이 약 1[kW]로 되며, 이 경우에 최대 출력전력을 가지는 것을 확인할 수 있었다.

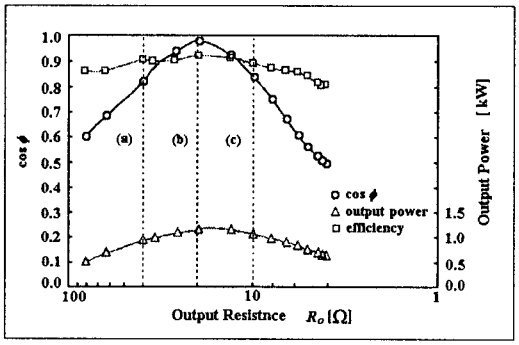


그림 14. 효율, 역률, 출력전력의 특성
Fig. 14. Characteristics of power factor & output power efficiency

4. 결 론

본 논문에는 일반적으로 사용되어지는 배전압 단상 정류회로에 LC 공진회로를 첨가하여 고조파의 성분을 저감시키는 고역률 단상 정류회로를 제안하였으며, 제안한 회로에 의해서 다음과 같은 결과를 얻을 수 있었다.

1) 온, 오프 스위칭 소자를 사용하지 않고 입력전류 파형을 개선하였다.
2) 스위칭에서 발생되는 손실 및 노이즈를 저감시켰다.
3) 트랜지스터등의 스위칭 소자에 이용되는 구동용 전원회로가 불필요하기 때문에 비용을 저감시킬 수 있었다.
4) 출력측이 단락해도 출력측에 단락전류가 흐르지 않고 전력수하특성 형태가 얻어진다.

이러한 결과에 의해서 제안한 회로는 상대적으로 안정하고 일정한 부하에 가장 적합하며, 회로보호작용을 필요로 하는 곳에 적용한다면 유용할 것이라 사료된다.

이 연구결과물은 2007학년도 경남대학교 학술연구장려금 지원에 의하여 이루어졌음.

References

[1] M.C Chanen, K. AL-Haddad and G. Roy, "Unity Power Factor Scheme Using Cascade converters", IEEE Trans. Ind. NO 3. pp 936-940. May. 1993.

[2] Fang Zheng Peng et al, "A new approach to harmonic compensation in power system - A combined system of shunt passive and series active filters," IEEE Trans, Ind. Appl., Nov./Dec., 1990.

[3] H.M.EL-Bolok "A microprocessor-based firing circuit for Thyristors working under a three-phase variable-frequency supply," IEEE Trans, Ind. Appl., 1990.

[4] B.I.Baliga, "Switching lots of watts at high speed " IEEE spectrum, Vol.18, pp. 42-48 Dec., 1981.

[5] M.Inoue, "Harmonic propagation on power system" Takaoka Review, Vol.32-1, No 105, 1985.

[6] D.D.Shipp "Harmonic Analysis and Suppression for Electrical System Supplying Static Power Converters and Other Nonlinear Loads" IEEE Trans, Ind. Appl, No 5, Sept./Oct., 1979.

[7] Kuniomi Oguchi et al, "A Multilevel-Voltage Source Rectifier with a Three-Phase Diode Bridge Circuit as a Main Power Circuit" IEEE-IAS. Ann. conf., pp. 695-702, 1992.

[8] 金熙峻. "스위치 모드 파워 서플라이", 성안당, 2001.

◇ 저자소개 ◇

문상필 (文相弼)
1975년 2월 9일생. 1997년 부경대 전기공학과 졸업. 1999년 경남대 대학원 전기공학과 졸업(석사). 2001년 동 대학원 전기공학과 졸업(박사). 현재 경남대 전기공학과 강의전담교수.

김칠용 (金七龍)
1960년 5월 15일생. 2003년 경남대 전기공학과 졸업. 2005년 동 대학원 전기공학과 졸업(석사). 현재 2007년 동 대학원 전기공학과 박사과정.

권순걸 (權純杰)
1951년 10월 19일생. 1973년 영남대 전기공학과 졸업. 1980년 부산대 대학원 전기공학과 졸업(석사). 1990년 영남대 대학원 전기공학과 졸업(박사). 현재 경남대 전기공학과 교수.

서기영 (徐基永)
1942년 4월 18일생. 1965년 한양대 전기공학과 졸업. 1980년 동 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(박사). 현재 경남대 전기공학과 교수.