

온 칩 수정발진기를 위한 CMOS 온도 제어회로

(A CMOS Temperature Control Circuit for Direct Mounting of Quartz Crystal on a PLL Chip)

박 철 영*
(Cheol-Young Park)

요 약 본 논문에서는 CMOS를 이용한 온도 제어회로를 MOSIS의 0.25um-3.3V CMOS 설계규칙에 따라 설계하고 SPICE 시뮬레이션과 실험을 통하여 성능을 검토하였다. 설계된 회로는 0°C~150°C의 온도 범위에 대하여 출력 전압이 약 13mV/°C로 변화하며 좋은 온도 선형성을 나타내었다. 또한, 바이어스 전압을 변화시키면 온도변화에 대한 출력전압의 변화량을 조정할 수 있다. 제안된 회로는 온 칩 수정발진회로의 설계 등에 유용하게 사용될 수 있을 것으로 기대된다.

핵심주제어 : 온도 제어회로, CMOS

Abstract This paper reports design and fabrication of CMOS temperature control circuit using MOSIS 0.25um-3.3V CMOS technology. The proposed circuit has a temperature coefficient of 13mV/°C for a wide operating temperature range with a good linearity. Furthermore, the temperature coefficient of output voltage can be controlled by adjusting external bias voltage. This circuit may be applicable to the design of one-chip IC where quartz crystal resonator is mounted on CMOS oscillator chips .

Key Words : temperature control circuit, CMOS

1. 서 론

수정발진기(crystal oscillator)는 통신 및 네트워크 시스템, 휴대폰, 무선모뎀, GPS 시스템 등에서 순수한 기준 클럭을 발생하는 소자로 널리 사용되고 있다. 특히 최근에는 i-Mode, WAP (wireless application protocol)와 같은 여러 기능들이 휴대폰에 부가되면서 수정발진기의 소형화 및 경량화가 요구되고 있다. 이러한 요구조건을 만족시키는 하나의 대안으로서 IC칩 상에 수정발진기를 집적화하는 방법을 생각할 수 있다. Eda 등에 의하여 제안된 원 칩 수정발진기는[1] 칩 위에 수정 발진기가 연결된 것이 아니

고 회로의 옆에 연결되어 있어서 칩의 크기를 작게 할 수 없다. 따라서 소형 오실레이터 모듈을 구현하기 위해서는 수정 발진기를 칩 상에 구성하는 것이 필수적이다[2],[3]. 온 칩 수정발진기는 PLL 칩과 분리된 수정발진기를 연결하기 위한 오프 칩 인터페이스가 없으므로 전체 오실레이터 모듈의 크기와 가격을 줄일 수 있고 시스템의 정밀도, 신뢰성, 그리고 안정성을 높일 수 있다.

수정발진기에서 수정의 공진주파수는 정확하게 조정되며 Quality factor는 대단히 높다. 발진기는 정확한 공진주파수와 낮은 위상 노이즈를 갖는 시스템에서 최상의 성능을 보여준다. 그러나 어떤 환경에서 수정발진기가 원하는 주파수를 발생해야 할지라도 발진기의 출력 주파

* 대구대학교 전자공학부(E-mail: cypark@daegu.ac.k)

수는 온도에 따라 변한다. 따라서 발진기에서는 PLL을 이용한 VCO(voltage controled oscillator)로 발진주파수를 일정하게 제어하고 있으며, 온도변화에 대해서도 안정된 주파수를 유지하기 위하여 온도변화를 감지하고 발진주파수를 제어하기 위한 회로를 집적화하는 것이 필요하다.

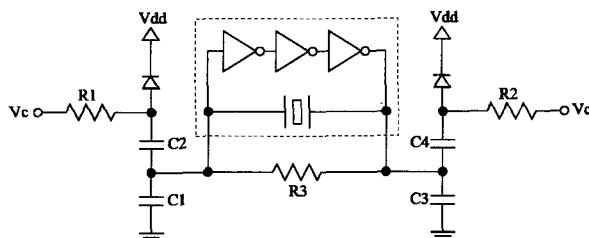
본 논문에서는 PLL회로와 온도제어 회로를 0.25um-3.3V 설계규칙에 따라 설계하고 제작하였다. 그리고 시뮬레이션과 측정을 통하여 그 유용성을 입증한다. 먼저, 2장에서는 설계한 오실레이터회로와 온도제어회로에 대해서 설명한다. 3장에서는 SPICE 시뮬레이션을 통하여 회로의 유용성을 보이고 제작된 칩을 이용한 테스트보드를 구성하여 실험한 결과를 분석한다. 마지막으로 4장에서는 본 논문의 내용을 요약하고 향후의 연구 과제에 대하여 검토 한다.

2. 오실레이터 및 온도제어회로

오실레이터 IC의 주요 블럭은 VCXO, PLL, 디지털 제어회로 그리고 온도 제어 회로이다. 칩은 MOSIS의 2.5um CMOS 공정을 이용하여 설계 및 제작되었다.

2.1 전압제어 오실레이터

전압제어 오실레이터(Voltage Controlled Oscillator: VCXO)는 수정발진기에 의한 제어 오실레이터로서 주파수는 제어전압에 직접 비례한다. 거의 대부분의 상용 VCXO에는 인가되는 제어전압에 따라 커패시턴스가 변화하는 반도체 다이오드인 백터 다이오드가 변조기로 사용된다. 그림 1



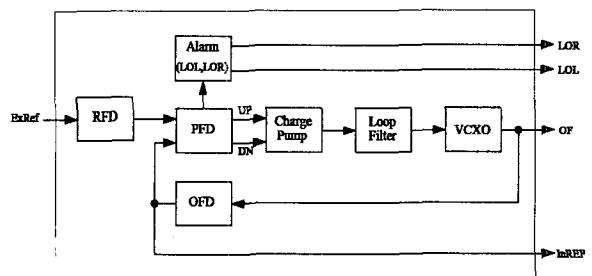
<Fig. 1> VCXO circuit diagram

은 VCXO 회로를 나타내며 두 개의 다이오드가 주파수 제어를 위한 가변용량으로 사용된다[4]. 접선 박스에 포함된 링 오실레이터와 수정발진기는 칩 위에 고정된다.

2.2 PLL(Phase Locked Loop)

그림 2는 기본적인 PLL 시스템의 블록다이어그램을 나타낸다. PLL 기준주파수 분주기(RFD: Phase Frequency Divider)와 출력 주파수분주기(OFD: Output Frequency Divider)는 T-플립플롭으로 설계되었다. 16KHz의 외부 기준신호는 RFD에 인가되어 위상주파수 감지기 PFD로 들어간다. VCXO로 부터의 155.52MHz 클럭은 OFD에 의해 분주되어 출력되며 두 입력사이의 관계를 나타낸다[5]. 신호는 전하펌프(CP: Charge Pump)로 인가되어 루프필터로 들어간다. 루프필터는 PLL의 동적 특성을 결정하며 필터링된 신호는 VCXO를 제어한다.

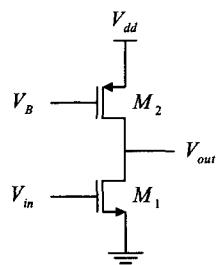
PLL회로에서 중요한 두 개의 부분은 LOL(Loss of Lock)과 LOR(Loss of Reference)이다. LOL은 두 개의 기준신호가 locking되었는지 아닌지를 감지한다. 만약 외부 신호와 내부의 기준신호사이에 90도 이상의 위상차가 있으면 LOL신호는 high가 되며 alarm 신호를 발생한다. LOR신호는 외부 기준신호가 PLL 시스템으로 들어오는지를 감지하여 만약 외부 기준신호가 high 혹은 low로 locking되면 high가 되며 alarm 신호를 high로 트리거 한다.



<Fig. 2> Block diagram of PLL

2.3 온도 제어회로

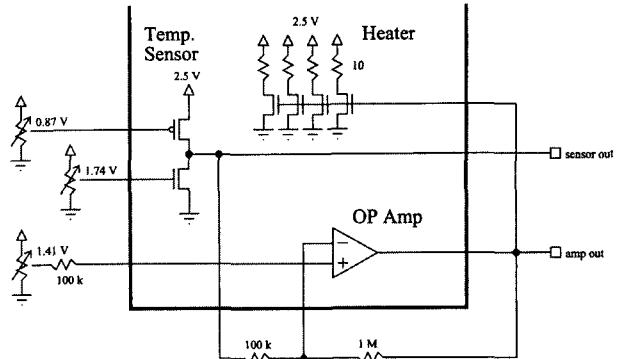
온도센서 회로는 오실레이터 모듈의 기본이 되며 특히, 온도-전압 변환회로는 온도센서의 핵심 블록이다. 온도-전압 변환회로는 온도의 존성이 강하여 비교적 설계가 쉬운 바이폴라 트랜지스터를 이용하여 구현되어 왔다[6]. 왜냐하면 강한 온도의존성 때문에 상대적으로 구현이 용이하고 바이폴라 공정의 우수한 소자 매칭 특성 때문이다. 그러나 최근에는 저소비전력, 저가격화, 아날로그-디지털 혼합회로 등의 측면에서 CMOS 공정을 이용한 온도센서의 설계가 요구된다. 그림 3은 CMOS 온도-전압 변환회로이다. 바이어스 전압 V_B 와 입력전압 V_i 은 각각 PMOS M_2 와 NMOS 트랜지스터 M_1 의 게이트에 인가된다. 회로의 DC 전달특성은 바이어스 전압 V_B 에 의하여 제어할 수 있다. 전달 특성 곡선의 기울기는 바이어스 전압 V_B 에 의하여 변화하며 전압 V_B 가 증가하면 기울기도 증가한다. 또한 특성곡선의 기울기는 바이어스 전압 외에 트랜지스터 M_2 와 M_1 의 W/L의 비에 의해서도 변화한다.



<Fig. 3> CMOS temperature-voltage conversion circuit.

그림 4는 온도보상을 위한 제어 루프회로를 나타내며 온도-전압 변환회로, op-Amp, 히터로 구성된다. 외부요인에 의하여 칩 내부의 온도가 내려가면 온도센서의 출력 전압은 내려가고 op-Amp 출력전압은 증가한다. 따라서 저항과 NMOS로 구성된 히터의 게이트전압은 증가하여 self-heating이 되고 결과적으로 칩 내부의 온도를 상승시킨다. 반대로 칩 내부의 온도가

올라가면 히터 회로에 흐르는 전류는 감소하므로 온도제어가 이루어진다.

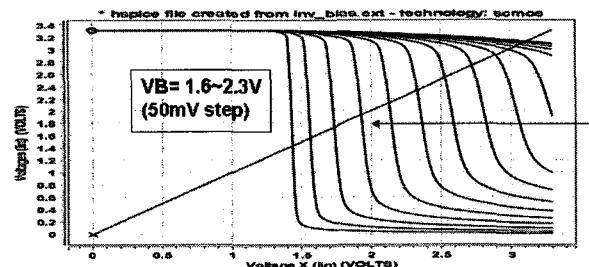


<Fig. 4> A Loop circuit for temperature control.

3. 시뮬레이션 및 실험 결과

3.1 시뮬레이션 결과

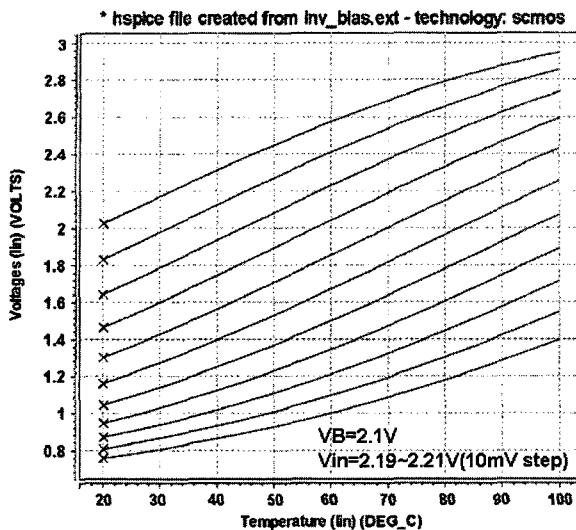
0.25um CMOS 공정 파라미터를 이용하여 SPICE 시뮬레이션을 수행하였다. 바이어스 전압 V_B 를 1.6V에서 2.3V까지 50mV씩 증가시킬 때의 DC 전달 특성을 그림 5에 나타낸다. 전달 특성 곡선은 바이어스 전압이 증가함에 따라 왼쪽으로 이동하며 기울기가 증가한다.



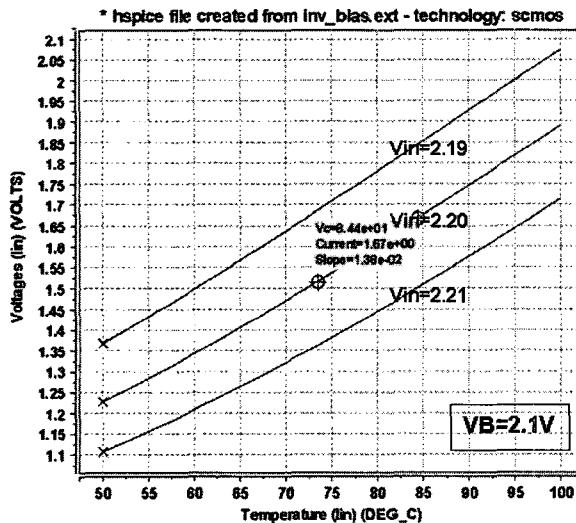
<Fig. 5> DC transfer characteristics for bias voltage.

그림 6은 바이어스전압을 $V_B=2.1V$ 로 고정하고 온도를 20°C에서 100°C까지 변화시킬 때의 온도에 대한 출력전압의 관계를 나타낸다. 여기서 입력전압 V_i 는 2.19V에서 2.21V까지 10mV 간격으로 증가시킨다. 그림 7은 바이어스전압

$V_B = 2.1V$ 에 대하여 입력전압 $V_i = 2.19V, 2.2V, 2.21V$ 각각에 대한 온도-출력전압 특성을 나타낸다. 시뮬레이션 결과로 부터 온도-전압 변환회로는 약 $13mV/C$ 의 기울기를 가지며 넓은 범위의 온도($20\sim100^{\circ}C$)에 대하여 높은 선형성을 보여주는 것을 확인할 수 있다.



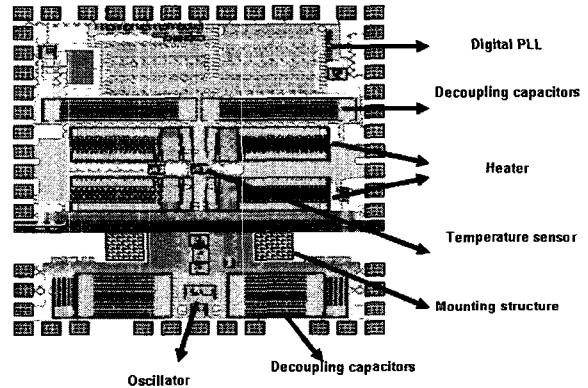
<Fig. 6> Characteristics of out voltage according to the temperature variation(20 to $100^{\circ}C$).



<Fig. 7> Characteristics of out voltage according to the temperature variation(50 to $100^{\circ}C$).

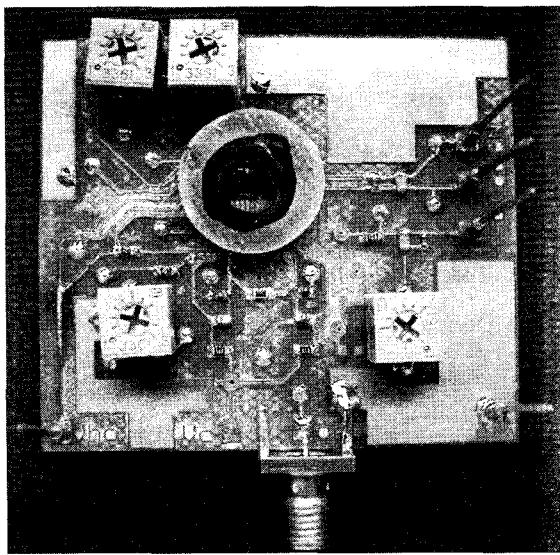
3.2 실험 결과

표준 $0.25\mu m$ CMOS n-well 공정을 이용하여 제작한 칩을 테스트하였다. $3.3V$ 전원으로 설계하였으나 누설 전류 때문에 전원은 $2.5V$ 로 하였다. 누설전류가 발생하는 원인은 Heater 회로를 구성하는 저항부분의 레이아웃에서 가드 링의 폭이 좁은 것에 기인하는 것으로 판단된다. $2.5V$ 전원에서 온도제어 회로의 동작과 특성의 분석은 큰 문제가 없으나 클럭으로 동작하는 PLL회로 등 다른 블록의 정확한 동작분석에는 어려움이 있다. 그림 8은 제작된 칩의 레이아웃 도면을 나타낸다. 레이아웃에서는 트랜지스터와 커패시터의 매칭을 위하여 특별한 주의가 필요하다.

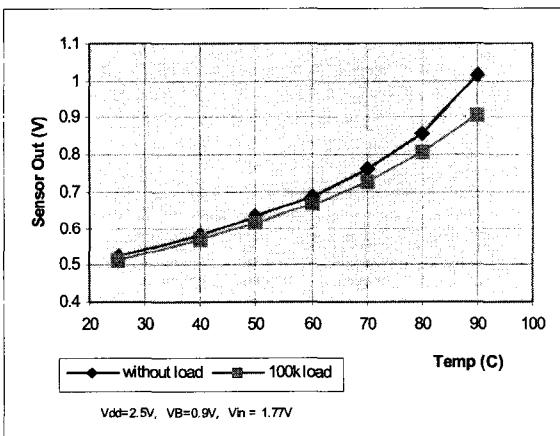


<Fig. 8> Layout of fabricated chip.

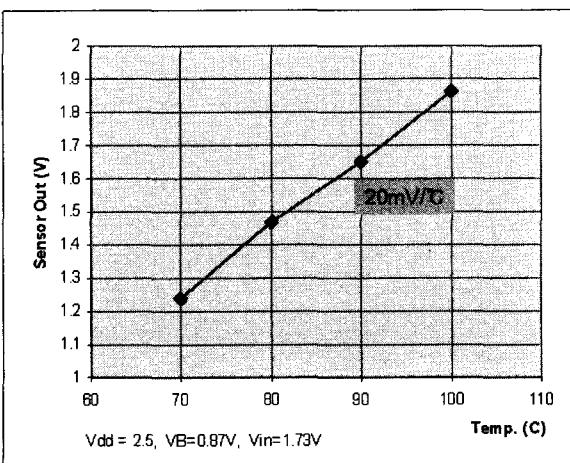
그림 9는 제작된 칩을 측정하기 위하여 구성한 테스트 보드를 나타낸다. 그림 10은 제안한 온도-전압 변환회로에서 부하를 연결한 경우와 연결하지 않은 각각에 대하여 온도변화에 따른 센서 출력을 측정한 결과를 나타낸다. 측정된 출력 전압은 넓은 범위의 온도($20\sim100^{\circ}C$)에 대하여 높은 선형성을 보여준다. 온도제어 루프 회로의 온도 변화($70\sim100^{\circ}C$)에 대한 특성을 그림 11에 나타내었다. 측정 결과 오도-전압 특성의 기울기는 약 $20mV/C$ 이다.



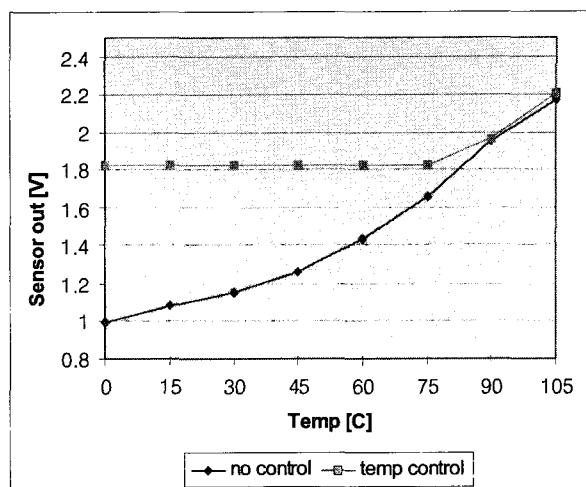
<Fig. 9> Test board with a fabricated chip.



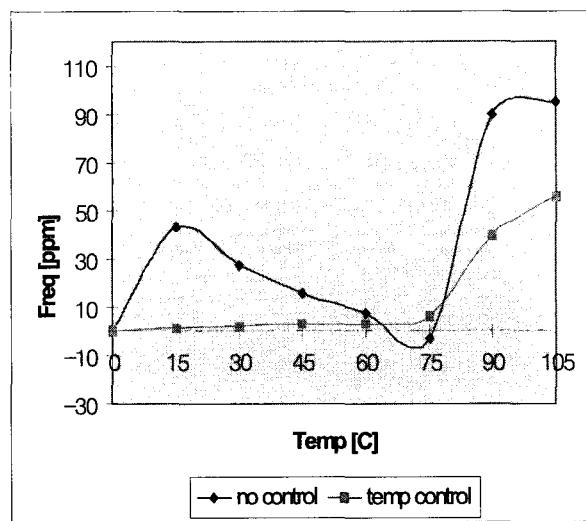
<Fig. 10> Characteristics of sensor output voltage.



<Fig. 11> Characteristics of control loop circuit.



<Fig. 12> Characteristics of sensor out in case of no control and temperature control in control loop circuit.



<Fig. 13> Frequency variation in case of no control and temperature control.

오실레이터의 목표 주파수는 93°C에서 155.5MHz이다. 이러한 목표 주파수는 SONET, ATM, 휴대전화기, GPS 등의 제품에 응용된다. 그럼 12와 13은 오실레이터에서 온도제어를 하는 경우와 제어를 하지 않는 경우에 대해서 센서 출력 전압과 주파수 변화를 각각 나타낸다. 측정 결과 주파수 변화율은 93°C에서 약 32ppm 정도이다. 따라서 설계한 온도보상 회로는 PLL 칩 상에 수정발진자를 원 칩으로 집적화하는 데 적합하다.

4. 결 론

본 논문에서는 CMOS 온도-전압 변환회로를 이용한 온도 제어 회로를 0.2um 3.3V CMOS 공정을 이용하여 제작하였다. 실험결과는 제안한 회로는 넓은 온도 범위에 대하여 약 13mV /°C의 온도 계수를 나타내었다. 출력 전압의 온도계수는 외부 바이어스 전압에 의하여 조정이 가능하다. 제안된 회로는 온 칩 수정발진회로의 설계 등 온도변화에 따른 전압변화를 감지하는 데 유용하게 사용될 수 있을 것으로 기대된다.

참 고 문 현

- [1] K. Eda, T. Ogura, Y. Tomita, and Y. Taguchi, "One-Chip Quartz Crystal Oscillator Using a Direct Bonding Technique of Quartz Crystal onto Silicon," *IEEE Proc. of Ultrasonics Symposium*, Vol.2, pp.1045-1049, 1994.
- [2] W. D. Beaver, "All quartz surface mountresonators," *Proc Of the Annual IEEE International Frequency Control Symposium 2001*, pp.349-355, 2001.
- [3] H. S. Kim, T. Jackson, J. H. Lim, K. S. Choi, and D. Kenny, "Direct Mounting of Quartz Crystal on a CMOS PLL chip," *IEEE International Ultrasonics, Ferroelectrics, and Frequency Control 50th Anniversary Joint Conference*, 2004.
- [4] Rogier van den Oever, "VCXOs: A range of ultra-compact voltage-controlled quartz-crystal oscillators," *Journal of Electronic engineering, JEE*, vol. 24, no. 246, pp.70-71, 1987.
- [5] W. Wu, C. Huang, C. Chang, N Tseng, "Low-power CMOS PLL for generator," *Proc. Of the ISCAS 2003*, vol. 1, 2003.
- [6] G. C. M. Meijer, "Thermal sensors based on transistors," *Sensors and Actuators*, vol.10, pp.103-125, 1986.



박 첼 영 (Cheol-Young Park)

- 1984년: 경북대학교 전자공학과 졸업
- 1986년: 경북대학교 공학석사
- 1997년: 일본 동북대학 공학박사
- 1985년~1990년: (주)금성사 중앙연구소 주임 연구원
- 1991년~1993년: (주)금성사 영상미디어연구소 선임연구원
- 1993년~1997년: LG전자 멀티미디어연구소 책임연구원
- 1997년~현재: 대구대학교 전자공학부 부교수
- 관심분야 : 신경회로망을 이용한 지능정보처리, 신경회로망 VLSI 설계 및 신개념 지능형 소자 개발
- E-mail : cypark@daegu.ac.kr