

Implementation of LTCC Triplexer Band Based on Conjugate Matching Method

河 尚 勳* · 金 炯 碩†

(Sang-Hoon Ha · Hyeong-Seok Kim)

Abstract - In this paper, a compact triplexer has been implemented for Cellular/GPS/USPCS applications. In order to realize the proposed triplexer, we use a low-temperature co-fired ceramic (LTCC) substrate to enable a fully compact integrated module using a multi-layer high-density architecture, and conjugate-match the channels instead of the open matching technique. The three dimensional design capability of LTCC substrates can reduce the overall size of the triplexer, resulting in dimensions on the order of 3.2 mm × 2.5 mm × 1 mm. The measured result shows that the triplexer has, in Cellular/GPS/USPCS bands, the insertion loss of less than 0.5dB, less than 1.7dB, and less than 0.9dB in order. Also, the triplexer has an isolation of more than 15dB in the cellular and USPCS bands and an isolation of more than 20dB in the GPS band.

Key Words : LTCC(Low Temperature Co-fired Ceramic), Triplexer, Open Matching, Conjugate matching

1. 서 론

무선 통신의 급속한 성장과 함께, 많은 통신 시스템에서 고성능, 소형의 RF모듈에 대한 요구가 늘어나고 있다. 다중 대역의 관점에서 볼 때, 각각의 대역을 전환 시킬 수 있는 소형의 멀티플렉서가 요구된다. 특히, WiMax, EGSM/DCS/PCS와 같은 삼중 대역의 동작을 위해 세계 몇몇 그룹에 의해서 트라이플렉서는 성공적인 발전을 거듭해 왔다[1][2]. Cellular의 핸드셋의 경우, Cellular 듀플렉서, PCS 듀플렉서와 함께 GPS리시버가 안테나로부터 연결 된다.

본 논문에서는 Cellular/GPS /USPCS 어플리케이션을 위한 소형의(고집적) 트라이플렉서가 제작 되었다. 이와 같은 트라이플렉서를 구현하기 위해 LTCC 공정이 사용 되었다. LTCC는 다층(multi-layer) 고밀도 구조로 인하여 고집적화 모듈을 가장 잘 실현 해주는 기술 중 하나이기 때문이다.[3][4] 이와 같은 3차원적 공간을 이용한 LTCC는 전체 모듈의 사이즈를 3.2 mm × 2.5 mm × 1 mm로 줄일 수 있게 하였다. 기존에 구현 되었던 트라이플렉서(triplexer)는 스위치 타입으로 구성 되었다.[5] 스위치 타입의 트라이플렉서의 경우 스위치를 구동 시키는 바이어스 회로를 구성하여 주어야 한다. 이러한 바이어스 회로는 전력을 소비할 뿐만 아니라 회로 전체의 크기를 키우는 역할을 하여 무선 단말기의 사용시간을 줄이고 크기를 크게 만든다. 또한 스위치 타입의 트라이플렉서는 세 대역이 동시에 동작 하지 못하고 한 대역이 동작 하면 다른 두 대역은 반드시 대기 상태가

되어야만 한다. 이것은 Cellular 대역의 신호를 이용하여 통과를 하고 있을 때는 GPS 신호는 수신하지 못함을 의미한다. 따라서 본 논문에서는 올 패시브(All-passive) 타입의 트라이플렉서를 제안하고 구현 하였다. 이러한 all-passive 타입의 트라이플렉서는 세 대역이 동시에 동작 할 수 있으며, 수동 소자로 구성이 되어 바이어스 회로가 필요치 않고, LTCC 공정을 이용하여 제작 가능 하여 모듈 전체 사이즈도 크게 줄일 수 있다. 세 개 채널들의 정합에 있어 기존에는 하나의 채널을 정합하는 동안 나머지는 개방시키는 오픈 매칭 방법이 사용되어왔다.[6][7] 그러나 저역통과와 고역통과형의 넓은 대역 채널들이 함께 사용될 경우 스케메틱에서 가정된 대역 외 채널의 개방특성이 유지되기가 힘들어 구현 시 오차가 발생하기 쉽다. 따라서 본 연구에서는 복소 매칭 방법을 사용하여 구현함으로써 우수한 특성을 얻는다. 구현된 트라이플렉서의 주요 성능으로는 삽입 손실과 반사 손실이 있다. 삽입손실은 cellular, GPS, USPCS 대역에서 각각, 0.5dB, 1.7dB, 0.9dB 이하로 나타났다. 또한 반사 손실은 세 대역에서 모두 15dB 이상을 가짐으로서 우수한 특성을 나타내었다.

2. 본 론

2.1 트라이플렉서의 매칭 방법

저역 통과 여파기, 대역 통과 여파기, 고역 통과 여파기의 조합으로 이루어진 트라이플렉서는 각각 여파기 간의 매칭이 전체 성능을 결정하는 가장 중요한 요소이다. 트라이플렉서 구현 시 일반적으로 사용 되는 매칭 방법은 오픈 매칭 방법이다.[6][7] 세 대역을 다루는 트라이플렉서는, 통과시키고자 하는 한 대역의 주파수를 50Ω으로 매칭시켜 통과시

* 學生會員 : 中央大 工大 電子電氣工學部 碩士

† 교신저자, 正會員 : 中央大 工大 電子電氣工學部 正教授

E-mail : kimcaf2@cau.ac.kr

接受日字 : 2007年 4月 23日

最終完了 : 2007年 6月 11日

키고 나머지 두 대역의 주파수를 open으로 유도하여 신호를 차단시켜야 한다. 본 논문에서는 오픈 매칭 방법 보다 한 단계 발전된 매칭 방법으로 복소 매칭 방법을 이용하였다.

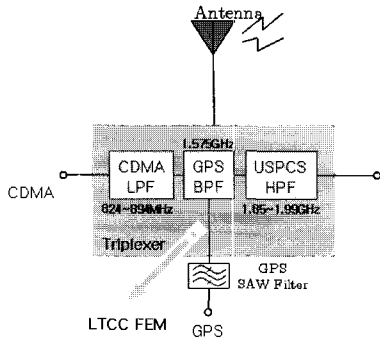


그림 1 제안된 트라이플렉서의 개념도
Fig. 1 Diagram of the proposed triplexer

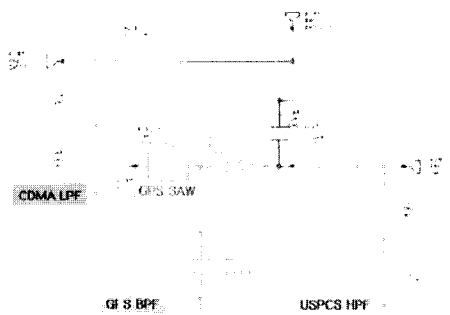


그림 2 Cellular/GPS/USPCS 대역 트라이플렉서의 회로도
Fig. 2 Schematic of the Cellular/GPS/USPCS band triplexer

복소 매칭은 각 여파기 간의 admittance를 비교하여, susceptance항을 “C” 으로 만들어 매칭 시킨다. 이는 오픈 매칭 방법보다 구현이 용이하며, 적은 소자로 매칭을 할 수 있는 진화된 매칭 방법이다. 그림 1은 본 논문에서 구현한 트라이플렉서의 개념도이며, 그림 2에 복소 매칭 방법을 이용하여 제안한 트라이플렉서에 대한 회로도를 나타내었다.

2.2 오픈 매칭 방법

다이플렉서(Diplexer)는 저역 통과 여파기와 고역 통과 여파기를 하나로 묶이 구현되며, 오픈 매칭 방법을 사용 하여 구현 하는 것이 일반적이다.[6][7] 이때 셀룰러 대역의 신호가 안테나를 통해 입력되면 USPCS쪽으로는 임피던스가 매우 높아 전달되지 못하고, CDMA 쪽으로 50Ω 매칭이 되어 신호가 전달된다. 안테나를 통해서 USPCS 신호가 인가되었을 때도 이와 같은 원리가 적용되어 CDMA쪽으로 신호가 전달되지 못하고 USPCS 쪽으로만 신호가 전달이 된다.

그림 3은 오픈 매칭 방법을 활용한 다이플렉서의 회로도이며, 그림 4는 다이플렉서의 셀룰러 대역과 USPCS대역의 입력 임피던스를 살펴본 스미스차트이다. 여기서 셀룰러 대역 저역 통과 여파기의 궤적을 살펴보면, 셀룰러 대역의 신호는 50Ω 근처에서 매칭이 이루어져 신호가 통과하게 되고

USPCS 대역의 신호는 오픈으로 유도 되어 USPCS 대역 고역 통과 여파기 쪽으로 신호가 유입 되지 않는다. 이때의 입력 임피던스는 식 (1), 식 (2)와 같다.

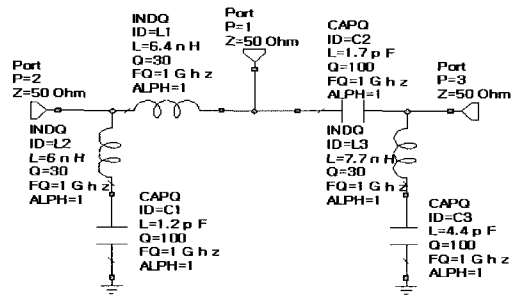


그림 3 오픈 매칭 방법을 활용한 다이플렉서의 회로도
Fig. 3 Schematic of the diplexer using open matching method

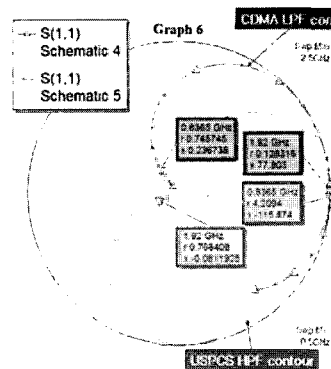


그림 4 오픈 매칭법을 활용한 다이플렉서의 입력 임피던스
Fig. 4 Input impedance of the diplexer using Open Matching Method

$$Z_{in-Cellular} = 0.7457 + j0.2387 \tag{1}$$

$$Z_{in-USPCS} = 4.2094 - j115.874 \tag{2}$$

USPCS의 대역의 신호가 유입 되었을 때도 이와 같은 원리가 적용 되어 셀룰러 대역의 저역 통과 여파기 방향으로 높은 임피던스 값을 가져 신호가 통과되지 않고 USPCS 대역의 신호는 50Ω 근처에서 매칭이 이루어져 신호가 원활하게 통과하는 것을 알 수 있다. 그림 5는 오픈 매칭 방법으로 설계한 다이플렉서의 결과이다. 각 대역에서의 삽입 손실은 0.3dB 이하로 나타난다. 위와 같이 두개의 대역을 다루는 다이플렉서의 경우는 오픈 매칭을 사용 하여 간단하게 회로를 구성할 수 있다.

세 대역을 동시에 다루는 트라이플렉서의 경우, 그림 6에 나타나듯이 GPS와 셀룰러 대역의 주파수가 멀리 떨어져 있다. 따라서 스미스차트상의 임피던스 점이 동시에 오픈으로 유도 될 수 없다. 결과적으로 USPCS대역의 신호만을 통과시키고 나머지 두 대역의 신호는 오픈으로 유도 하여 저지시키는 것이 불가능 하다.

다음 절에서는 본 논문에서 제안한 복소 매칭 방법을 이용한 트라이플렉서의 설계 과정을 설명하고자 한다.

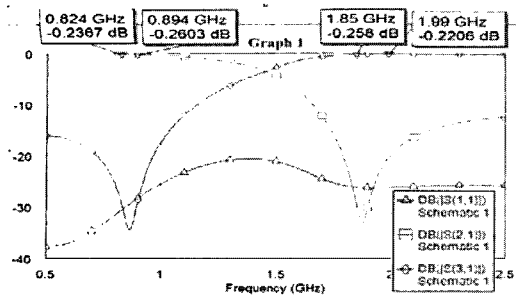


그림 5 오픈 매칭 방법을 활용한 다이플렉서의 회로 시뮬레이션 결과

Fig. 5 Result of the schematic simulation using open matching method

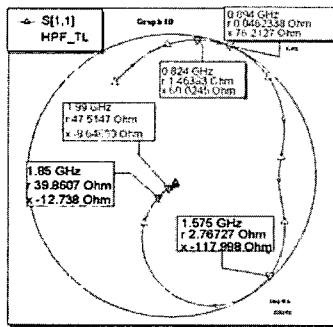


그림 6 오픈 매칭 방법을 활용한 트라이플렉서의 입력 임피던스

Fig. 6 Input impedance of the triplexer using open matching method

2.3 복소 매칭 방법

본 논문에서 구현한 트라이플렉서는 셀룰러 대역의 저역 통과 여파기, GPS 대역의 대역 통과 여파기, USPCS대역의 고역 통과 여파기로 이루어진다. 이와 같은 각각의 여파기를 복소 매칭 방법을 이용하여 트라이플렉서를 구현한다. 먼저 GPS 대역의 대역 통과 여파기와 USPCS 대역의 고역 통과 여파기를 복소 매칭 방법을 이용하여 다이플렉서를 구현한다. 구현된 다이플렉서에 셀룰러 대역 저역 통과 필터를 복소 매칭 방법으로 결합하여 전체 트라이플렉서를 구현한다. GPS 대역의 대역 통과 여파기는 그림 7과 같이 GPS SAW(Surface Acoustic Wave) 여파기와 복소 매칭을 하기 위한 L/C 소자들로 구성이 되었다.

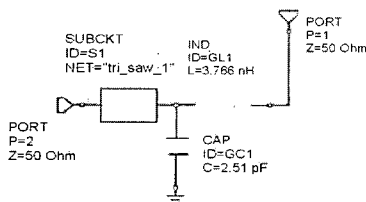


그림 7 GPS 대역 통과 필터의 회로도
Fig. 7 Schematic of a GPS band pass filter

그림 8은 USPCS 대역의 고역 통과 여파기의 회로도이며, GPS대역 통과 필터와 USPCS대역 고역 통과 필터의 입력 어드미턴스를 그림 9의 스미스차트에 나타내었다. 그림 9의 스미스차트는 USPCS 대역의 입력 어드미턴스 궤적(사각형 마크)과 GPS 대역의 입력 어드미턴스를 궤적(삼각형 마크)을 나타낸다.

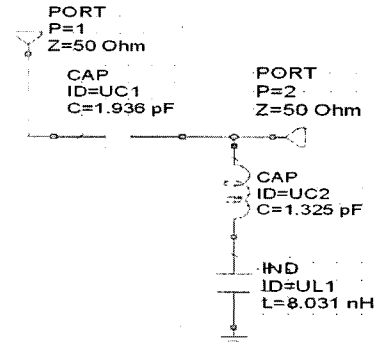


그림 8 USPCS대역 통과 필터의 회로도
Fig. 8 Schematic of a USPCS band pass filter

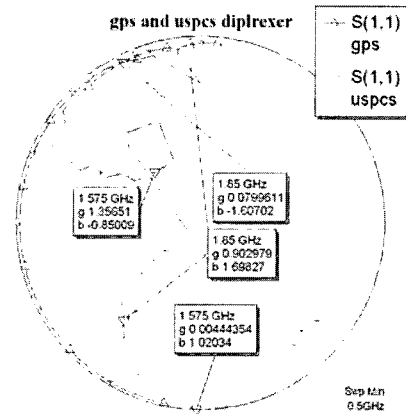


그림 9 GPS, USPCS 대역 필터 회로의 입력 어드미턴스
Fig. 9 Input admittance of the GPS and USPCS filter circuits

여기서 1.85GHz의 신호가 다이플렉서를 통해 유입 될 때, USPCS 대역의 입력 어드미턴스는 식 (3)과 같고 1.575GHz의 GPS대역 입력 어드미턴스는 식 (4)와 같다. 1.85GHz대역의 USPCS 신호는 어드미턴스가 높은 USPCS 고역 통과 여파기로 흐르고 어드미턴스가 낮은 GPS 대역 통과 여파기로는 유입 되지 않는다.

$$Y_U = G_U + jB_U = 0.9030 + j1.6983 \tag{3}$$

$$Y_G = G_G + jB_G = 0.0800 - j1.6070 \tag{4}$$

안테나 포트에서 바라본 다이플렉서의 입력 임피던스의 실수 항은 50Ω 매칭이 이루어지고, 복소 항은 서로 상쇄 되어 복소 매칭이 이루어진 것을 식 (5)를 통해 알 수 있다.

$$Y_U + Y_G = 0.983 \tag{5}$$

그림 10은 복소 매칭 방법을 이용하여 구현한 GPS 대역 통과 여파기와 USPCS 고역 통과 여파기로 다이플렉서를 설계한 것이다.

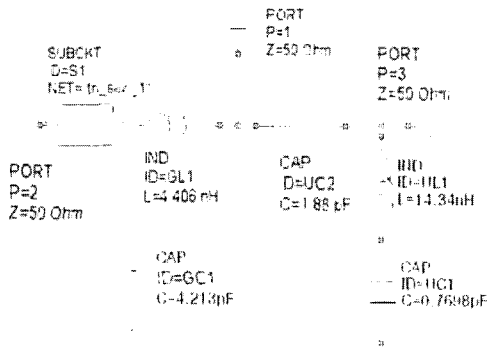


그림 10 GPS, USPCS 대역 다이플렉서의 회로도
Fig. 10 Schematic of a duplexer for GPS and USPCS band

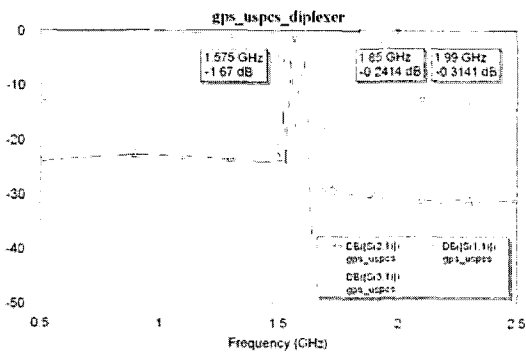


그림 11 GPS, USPCS 대역 다이플렉서의 회로 시뮬레이션 결과
Fig. 11 Result of the schematic simulation of the duplexer for GPS and USPCS band

앞서 언급한 바와 같이 그림 10의 GPS/USPCS 다이플렉서는 그림 12에서 알 수 있듯이 안테나 포트에서 바라보았을 때의 입력 임피던스가 거의 50Ω으로 매칭이 되어 있다. 다음은 설계된 GPS/USPCS 다이플렉서와 셀룰러 대역의 저역 통과 여파기를 복소 매칭 방법을 이용하여 결합하여 그림 2와 같은 트라이플렉서를 설계 하고자 한다.

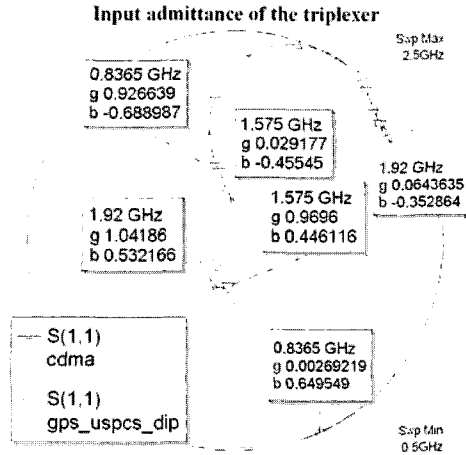


그림 13 Cellular 저역 통과 필터와 GPS, USPCS 대역 다이플렉서의 입력 어드미턴스
Fig. 13 Input admittance of the cellular low pass filter and GPS and USPCS duplexer

그림 2의 시뮬레이션 결과인 그림 13은 안테나 포트에서 셀룰러 대역을 바라본 입력 어드미턴스 값과 안테나 포트에서 GPS/USPCS대역 다이플렉서를 들여다본 입력 어드미턴스를 나타내었다. 세 대역의 복소매칭을 살펴보면 매우 우수하게 복소 매칭이 이루어진 것을 알 수 있다.

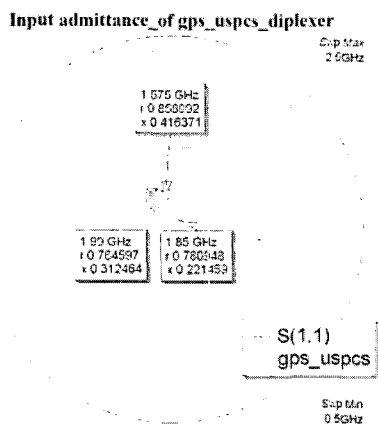


그림 12 GPS/USPCS 다이플렉서의 입력 어드미턴스
Fig. 12 Input admittance of the GPS/USPCS duplexer

그림 11은 다이플렉서의 회로 시뮬레이션 결과를 S파라미터로 나타낸 것이다. 여기서 USPCS 대역의 삽입 손실은 0.31dB이고 GPS 대역의 삽입 손실은 GPS SAW여파기의 삽입손실 1.2dB를 포함하여 1.67dB의 삽입 손실을 가진다.

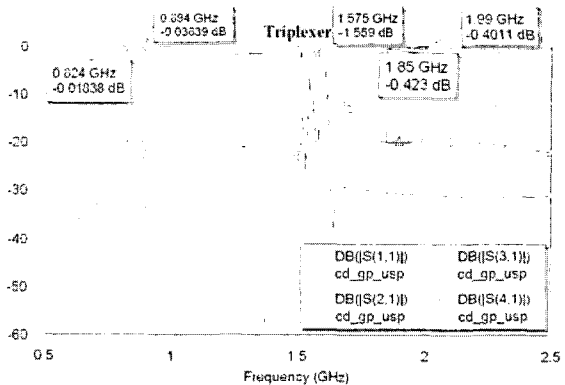


그림 14 복소 매칭 방법을 이용한 트라이플렉서의 회로 시뮬레이션 결과
Fig. 14 Result of the schematic simulation of the triplexer with conjugate matching

여기서 GPS/USPCS 대역 다이플렉서의 입력 어드미턴스 계적(삼각형 마크)을 보면 그림 12의 결과와는 달리 50Ω으로 매칭이 되어 있지 않은 것을 볼 수 있다. 이것은 앞서 구현된 GPS/USPCS 다이플렉서에 복소 매칭을 하기 위하

여 안테나 포트와 다이플렉서 사이에 하나의 커패시터를 삽입함으로써 50Ω 주변으로 매칭 되어 있던 다이플렉서의 입력 어드미턴스 값을 변화 시켰기 때문이다. 그림 14는 전체 트라이플렉서의 회로 시뮬레이션 최종 결과이다. 셀룰러 대역에서 0.04dB 이하의 삽입 손실을 가지며, GPS 대역에서 1.6dB이하의 삽입 손실을 가진다(GPS SAW 여파기의 삽입 손실 1.2dB 포함 결과). 마지막으로 USPCS 대역의 삽입 손실은 0.5dB 이하의 값을 가진다. 복소매칭의 결과로 우수한 트라이플렉서의 특성을 살펴 볼 수 있다.

2.4 3차원 구조 EM 시뮬레이션과 측정

이 절에서는 앞 절의 회로 시뮬레이션 결과를 토대로 결정된 인덕터, 커패시터의 값으로부터, LTCC 구조에 적용 가능한 인덕터와 커패시터를 전자장 시뮬레이션 툴을 이용하여 설계한다. 본 논문에서 제안한 트라이플렉서는 총 11층의 레이어 패턴으로 이루어지고 각 세라믹 sheet의 두께는 0.033mm이다. 또한 세라믹 sheet의 비유전율은 9이다. 인덕터는 두층 또는 세층의 세라믹 층을 사용하였으며, 커패시터는 두층의 세라믹 층을 사용한 평판 구조로 설계 하였다. 사용된 전자장 시뮬레이터는 Sonnet이다. 이 시뮬레이터는 2.5D 전자장 시뮬레이터로 MoM 방법을 이용하여 구조를 해석한다. 그림 15는 LTCC 모듈 내부에서 구현된 인덕터이다.

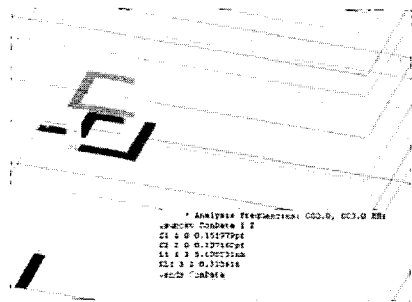


그림 15 LTCC 모듈 내부 인덕터의 3D 구조
Fig. 15 3D Structure of the inductor in LTCC module

이와 같은 2.5D 전자장 시뮬레이션 툴을 이용하여 각각의 소자를 구현하고 이로부터 여파기를 구성한 후 최종으로 트라이플렉서를 구현 한다. 그림 16은 본 논문에서 제안한 복소 매칭을 이용한 트라이플렉서의 3차원 구조이다. 또한 전자장 시뮬레이션에 대한 결과는 그림 17에 나타나 있다.

3차원 전자장 해석을 통해 예측된 성능을 확인하기 위해 실제 제작하였다. 구현된 트라이플렉서는 셀룰러 대역에서 삽입 손실과 반사 손실이 각각 0.5dB이하, 15dB 이상이며, USPCS대역에서 삽입 손실과 반사 손실이 각각 0.9dB이하, 15dB이상이다. 마지막으로 GPS대역에서의 삽입 손실과 반사 손실은 각각 1.7dB이하, 20dB 이상으로 매우 우수한 특성을 나타내고 있다. 이를 표 1에 요약하여 나타내었다. GPS 대역에서의 삽입 손실은 GPS SAW 여파기의 삽입 손실 1.2dB가 포함된 결과 이므로 LTCC 모듈만의 삽입 손실은 0.5dB로 나타난다.

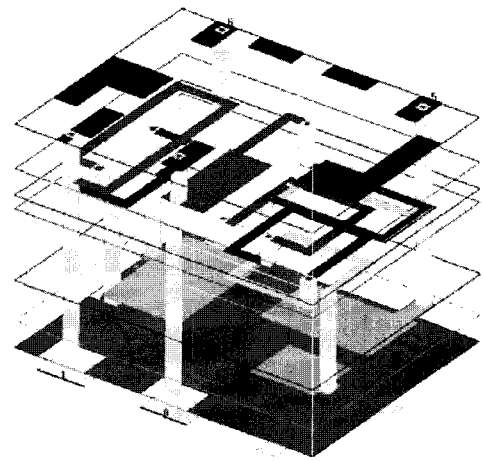


그림 16 Cellular/GPS/USPCS 대역 LTCC 트라이플렉서의 3D 구조
Fig. 16 3D Structure of the cellular/GPS/USPCS band LTCC triplexer

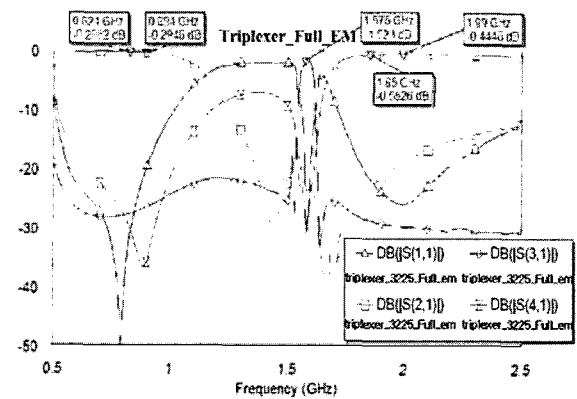


그림 17 제안된 트라이플렉서의 EM 시뮬레이션 결과
Fig. 17 EM simulation result of the proposed Triplexer

표 1 트라이플렉서의 삽입 손실과 반사 손실
Table 1 Insertion loss and return loss of the triplexer

	Cellular	GPS	USPCS
삽입손실	0.5dB이하	1.7dB이하	0.9dB이하
반사손실	15dB이상	20dB이상	15dB이상

제작된 트라이플렉서는 Agilent社의 N52033A 4포트 네트워크 어널라이저로 측정 하였다. 그림 18은 제작 된 트라이플렉서의 측정 결과이다. 전체 트라이플렉서의 사이즈는 3.2 mm × 2.5 mm × 1 mm이다. 그림 18의 우측 상단에 표기된 삽입 손실 값과 표 1에 표기된 삽입 손실의 값은 약 0.3dB 정도의 차이를 가진다. 이는 실제 측정에 사용되었던 PCB 기판의 손실 성분 0.3dB를 보상해 줌으로써 나타난 결과이다. 실제로 제작한 트라이플렉서는 그림 19에 나타나 있다. 셀룰러 대역 저역 통과 여파기와 GPS/USPCS 대역 다이플렉서가 LTCC 기판 내부에 구현이 되었으며, LTCC

모듈 상단에 GPS SAW 여파기와 1005 사이즈의 커패시터, 인덕터를 솔더링 하여 전체 모듈을 제작 하였다. 여기서 사용된 커패시터와 인덕터는 셀룰라 대역의 저역 통과 여파기와 GPS/USPCS 다이플렉서를 복소 매칭 시키기 위한 소자로, 정확한 복소 미칭을 가능하게 하고 전체 모듈의 성능을 최적화 할 수 있도록 한 것이다.

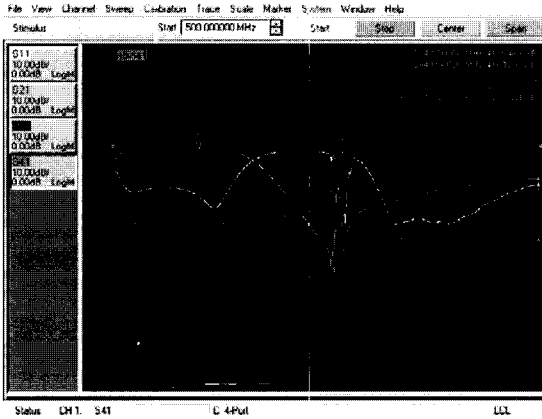


그림 18 트라이플렉서의 측정 결과
Fig. 18 Measurement data of the triplexer

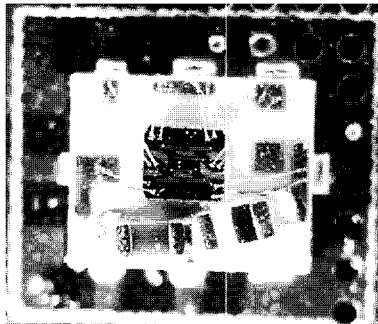


그림 18 제작된 Cellular/GPS/USPCS 대역 트라이플렉서
Fig. 18 The fabricated Cellular/GPS/USPCS band triplexer

4. 결 론

Cellular/GPS/USPCS 대역에서 작동하는 소형 트라이플렉서가 다층직접화에 적합한 LTCC 공정에 의해 설계/제작 되었다. 그리고 삼중대역의 특성을 살리기 위해 정합방식으로 개방형 방식이 아닌 복소정합형이 이용되었다. 구현 결과 Cellular/GPS /USPCS 대역에서 삽입 손실/반사 손실이 각각 0.5dB이하/15dB 이상, 0.9dB이하/15dB이상, 1.7dB이하/20dB 이상으로 우수한 특성을 나타내고 있다.

감사의 글

본 논문은 2006년도 중앙대학교 학술연구비 지원에 의한 것임.

5. 참 고 문 헌

- [1] T. Ohno, K. Wada, and O. Hashimoto, "A class of a planar triplexer by manipulating multiple attenuation poles," in Proceedings of the 34th European Microwave Conference, 2004, pp. 625-628.
- [2] D. Orlenko, G. Sevskiy, T. Kerssenbrock, and P. Heide, "LTCC Triplexer for WiMax applications," in Proceedings of the 35th European Microwave Conference, 2005, pp. 97-100.
- [3] D. Orlenko, K. Markov, S. Royak, A. Gordiyenko, O. Chernyakov, T. Kerssenbrock, G. Sevskiy, and P. Heide, "Novel high-rejection LTCC diplexers for dual-band WLAN applications," in IEEE MTT-S Int. Microwave Symp. Dig., June 2005, pp. 727-730.
- [4] E. Kim, Y. S. Lee, C. S. Yoo, W. S. Lee, and J. C. Park, "A power amplifier module with fully embedded passive components in a LTCC substrate for K-PCS band mobile phone," in Proceedings of the 33rd European Microwave Conf., vol. 1, 2003, pp. 253-256.
- [5] Y. Lin, C. Liu, K. Li, and C. Chen, "Design of an LTCC tri-band transceiver module for GPRS mobile applications," in IEEE MTT-S Int. Microwave Symp. Dig., June 2004, pp. 633-636.
- [6] 하상훈, 김동수, 조현민, 김형석, 강남기, 김준철 "Cellular/GPS/USPCS 어플리케이션을 위한 LTCC Triplexer", 마이크로파 및 전파전파 학술대회 논문지, Vol.29 No.1 p.p. 91-94 2006 May.
- [7] 오재욱, 김준철, 김동수, 조현민, 김형석, 박종철 "CDMA/GPS 이중대역 Front End 모듈" 마이크로파 및 전파전파 학술대회 논문지, Vol.29 No.1 p.p. 95-98. 2006 May.

저 자 소 개



하 상 훈 (河 尚 勳)

2005년 중앙대학교 전자전기공학부 공학사. 2007년 중앙대학교 전자전기공학부 공학석사. 관심분야 : RF 및 마이크로웨이브 수동 소자 해석 및 설계, RFID 시스템 연구, LTCC공정을 이용한 RF 모듈 설계



김 형 석 (金 炯 碩)

1962년 10월 9일생. 1985년 서울대학교 전기공학과 졸업. 1987년 동 대학원 전기공학 공학석사. 1990년 동 대학원 전기공학 공학박사. 1990~2002 순천향대학교 정보기술공학부 부교수. 1997~1998 R.P.I. 미국 방문교수. 2002~현재 중앙대학교 전자전기공학부 교수