

SmBCO 초전도 증착을 위한 RABiTS상의 CeO₂ 단일 버퍼 연구

Study on CeO₂ Single Buffer on RABiTS for SmBCO coated Conductor

김태형^{1,2,a}, 김호섭¹, 이남진¹, 하홍수¹, 고락길¹, 하동우¹, 송규정¹, 오상수¹, 박경채²
(Tae-Hyung Kim^{1,2,a}, Ho-Sup Kim¹, Nam-Jin Lee¹, Hong-Soo Ha¹, Rock-Kil Ko¹, Dong-Woo Ha¹,
Kyu-Jeong Song¹, Sang-Soo Oh¹, and Kyung-Chae Park²)

Abstract

As a rule, high temperature superconducting coated conductors have multi-layered buffers consisting of seed, diffusion barrier and cap layers. Multi-buffer layer deposition requires longer fabrication time. This is one of main reasons which increases fabrication cost. Thus, single buffer layer deposition seems to be important for practical coated conductor process. In this study, a single layered buffer deposition of CeO₂ for low cost coated conductors has been tried using thermal evaporation technique. 100 nm-thick CeO₂ layers deposited by thermal evaporation were found to act as a diffusion layer. 1 μm-thick SmBCO superconducting layers were deposited by thermal co-evaporation on the CeO₂ buffered Ni-5%W substrate. Critical current of 90 A/cm was obtained for the SmBCO coated conductors.

Key Words : CeO₂, Single buffer, SmBCO, Thermal evaporation

1. 서론

일반적으로 고온 초전도선재에서 기본 구조는 일반적으로 안정화층/보호층/초전도층/버퍼층/금속 기판으로 구성되어 있으며, 특히 버퍼층의 역할로는 크게 세가지로 첫째, 기판의 구성원자가 초전도층으로 확산을 억제하고 둘째, 기판의 결정성을 초전도층으로 전달하며 셋째, 기판과 초전도층의 열팽창계수 및 격자상수 차이에 의한 stress를 완화하는 역할을 한다[1].

초전도 버퍼층의 증착공정은 물리적, 화학적 증착법으로 나누어지며, 물리적 증착법으로 주로 sputter, PLD, thermal evaporation 공정 등이 주로 적용되고 있으며, 화학적 증착법으로 MOCVD, MOD공정 등이 있다[2].

본 연구에서는 진공증착에서 보다 경제적인 대면적이 가능한 induction heating power를 적용하

여 crucible type의 thermal evaporation법으로 버퍼층과 SmBCO 초전도층을 증착하였다. 기존 텍스처된 RABiTS Ni-5%W합금 금속기판상에 증착 버퍼층 구조는 CeO₂/YSZ/CeO₂, CeO₂/YSZ/Y₂O₃의 다층물질의 박막구조로 구성되어 있다. 다층박막 버퍼층을 단일 버퍼층으로 대체가 된다면 공정시간 단축 및 제조공정비용에 대한 저감효과를 얻을 수 있어 외국의 초전도 증착연구그룹에서 연구를 진행하고 있는 상황이다. 단일 버퍼층으로 연구되고 있는 물질로는 CeO₂이 가장 가능성이 있는 것으로 판단되지만, 단일 버퍼층으로 CeO₂를 초전도 단일 버퍼층으로 사용하기 위해서는 상기 다층박막의 역할을 동시에 담당하여야 한다[3].

일반적으로 CeO₂박막을 금속기판상에 증착하는 경우 증착두께가 100 nm이상이 되면 박막의 crack이 발생한다고 알려져 있다.

버퍼층의 diffusion barrier 역할을 하기 위해서는 증착공정에서 고온에 노출 시간을 최소화하여야 한다[4]. 본 연구에서는 CeO₂ 버퍼층 및 초전도층을 비교적 낮은 온도에서 증착하고 초전도층의 증착률을 높여 증착시간을 줄임으로써 기판의 구성원자가 초전도층으로 확산되는 것을 최소화하였다.

1. 한국전기연구원 초전도재료연구그룹 (경남 창원시 성주동 28-1)
2. 경북대학교 금속신소재공학과
a. Corresponding Author : tktwo@keri.re.kr
접수일자: 2007. 3. 6
심사완료: 2007. 5. 18

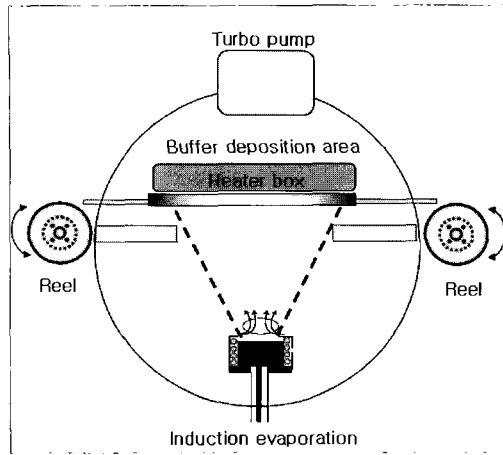


그림 1. CeO₂ 단일 버퍼층을 증착하기 위한 thermal evaporation 장치의 개략도.

Fig. 1. Schematic diagram of thermal evaporation system for depositing single CeO₂ buffer film.

2. 실험

2.1 버퍼층 증착

단일 CeO₂ 버퍼층증착으로 thermal evaporation system은 주로 texture된 기판 상에 CeO₂, Y₂O₃ 등의 seed layer를 증착할 때 사용된다. 기본적인 챔버 구성요소는 증착시 챔버의 진공을 유지하기 위해 터보펌프 및 diffusion 펌프가 장착되어 있고 챔버 내의 가스 종류 및 분압을 측정하기 위한 RGA(Residual Gas Analyzer)가 장착되어 있으며 박막증착을 위한 induction heating crucible로 구성되어 있다.

Thermal evaporation system은 CeO₂ 박막을 증착할 때 사용되며 증착 시 다음의 증착조건을 만족시켜야 한다. 첫째, 증발 crucible의 산화를 방지하는 동시에 증착된 증발 물질은 충분히 산화시켜야 한다. (일반적으로 증발 crucible 표면이 산화되면 증발과정의 증발 표면에 슬래그형태로 증발 표면적을 축소시켜 증발량에 대한 정확한 제어 및 증발속도를 저하시키기 때문이다[5].) 둘째, 금속상태로 기판 상에 증착되므로 산화물을 형성하기 위하여 증착 기판 주위에는 산화물 형성이 가능한 분위기를 조성하여야 한다.

이를 만족시키기 위하여 그림 1과 같은 증발 챔버와 증착 챔버로 구성된 챔버를 설계 및 제작하

였다. 챔버는 타겟 물질이 증발되는 영역과 증착된 물질이 산화되는 증착되는 영역으로 이분화 되어 있다. 산화물 형성분위기에 사용되어지는 수증기는 기판을 중심으로 증착영역에 균일하게 공급하기 위해 노즐형태로 제작하였으며, 증착온도는 기판 상부에 할로겐램프를 이용하여 히터박스로 하여 기판의 증착되는 동안 온도 균일성을 확보할 수 있도록 하였다. 챔버를 두 영역을 분리하는 위치는 기판의 증착영역을 최대한 유지할 수 있도록 챔버의 중간높이에 설치하였으며, 분리판 중앙에 증발 물질원자가 통과하여 증착될 수 있도록 직사각형 형태의 증착영역으로 구성되어 있다. 선재이송은 reel to reel방식으로 하였다.

증착 기판으로는 RABiTS방법에 의하여 제작된 Ni-5%W 금속 기판은 폭 10 mm, 두께 80 μm 기판을 증착하였다. 기판은 된 EVICO사의 기판을 사용하였다. 증착기판사이에는 dummy용 stainless steel tape를 spot welder를 이용하여 접합시킨 후 reel to reel 챔버가 연결된 증착 챔버에 장착하였다. 챔버의 진공도가 1×10⁻⁶ Torr이하에 도달했을 때 Ar/10%H₂ 혼합가스를 챔버의 진공도가 200 mTorr가 되도록 하여 챔버 중앙에 놓여 있는 히터의 온도를 800 °C 까지 상승시킨 후 dummy용 stainless steel tape에 붙어있는 증착기판을 reel to reel방식으로 2 m/hrs속도로 이송하면서 수소환원 열처리를 실시하였다. 증착전 열처리는 기판표면의 산화층을 제거하기 위해 실시하였다. 수소환원열처리가 끝난 후 Ar/10%H₂ 혼합가스 밸브를 잠그고 다시 진공 펌핑하여 Base pressure가 1×10⁻⁶ Torr에 도달하면 챔버 외부에 별도로 연결된 수증기 챔버에서 기판의 양쪽으로 설치된 가스공급 노즐로 공급하였다. 수증기 가스의 분압은 RGA 장치를 통해 2×10⁻⁵, 4×10⁻⁶ Torr로 제어하여 증착하였다. 증착온도는 800 °C로 설정하였으며, 기판의 증착두께 제어는 induction power를 조절하여 QCM (quartz crystal microbalance) sensor센서를 통해 0.3, 0.6 Å/sec로 증착하였으며, 증착 두께를 100 nm로 증착하였다.

2.2 초전도층 증착

CeO₂ 단일완충층이 증착된 기판상에 초전도층을 증착하기 위하여 EDDC(evaporation using drum in dual chamber)를 이용하였다. EDDC는 Evaporation 증발법을 이용하며 증발챔버, 반응챔버, differential pumping chamber로 구성되며 초전

도 구성원소별로 증발시킨다. 원소별 증착률은 Sm:Ba:Cu=6 Å/sec : 13 Å/sec : 6.8 Å/sec가 되도록 하였다. 증착 시 반응챔버의 진공도가 5 mTorr 일때 증착챔버의 진공도는 1×10^{-5} Torr 이하가 하여 단일 완충층이 증착된 기판을 spot welder로 드럼에 부착한 후 1×10^{-5} Torr 이하에서 Sm, Ba, Cu를 상온에서 녹인다. 드럼의 회전수를 0.7 rev/sec의 속도로 고정시키고 온도를 700 °C Sm, Ba, Cu의 금속원료를 원하는 증착률에서 증착속도는 보통 1 μm/hr로 하였다. 증착이 끝난 후 산소를 흘려 대기압하에서 히터전원을 차단하고 자연 냉각하였다.

3. 결과 및 고찰

3.1 CeO₂ 박막의 증착특성

CeO₂ 단일 버퍼층으로 기판 구성원자들의 확산을 방지하기 위해 박막의 두께를 두껍게 하거나, 비교적 저온에서 증착하거나, 고온에서 노출시간을 최소화하여야 한다. 니켈 위에 CeO₂박막을 증착할 경우 100 nm이상 되면 Crack이 발생된다고 알려져 있다. Crack이 발생한 상황에서는 diffusion 역할을 할 수 없으므로 100 nm이하의 두께로 증착하여야 한다. 기판표면의 산화를 방지하고자 CeO₂ 박막을 증착하기 전 수소열처리 과정을 통하여 NiO층을 제거해야 하며 Ce의 산화반응 가스로서 수증기를 사용하여 Ce과 수증기의 반응으로 수소가 생성되어 수소와 수증기의 분압비는 열역학적으로 NiO를 환원상태로 만들어 주기 때문이다. 그림 2는 기판 상에 증착된 CeO₂박막의 증착 조건에 따른 XRD θ-2θ scan을 나타낸 것이다.

금속 기판상에 증착된 CeO₂박막은 기판의 결정성을 유지하면서 증착하여야 한다. 수증기 분압이 2×10^{-5} , 증착율이 0.6 Å/sec조건을 제외한 조건에서 모두 결정배향을 가지는 버퍼층으로 성장하였음을 알 수 있었다. 단지 수증기의 분압이 낮고 증착율이 높은 조건에서만 CeO₂(111)이 나타났다.

그림 3은 기판 상에 증착된 CeO₂버퍼층의 XRD φscan한 것으로 전체적으로 Ni 기판의 Ni(111) XRD φscan의 FWHM은 7.4도, CeO₂(111) XRD φscan의 반가폭은 7.2도정도로 CeO₂단일 버퍼층이 결정성을 유지하면서 성장하였음을 알 수 있다.

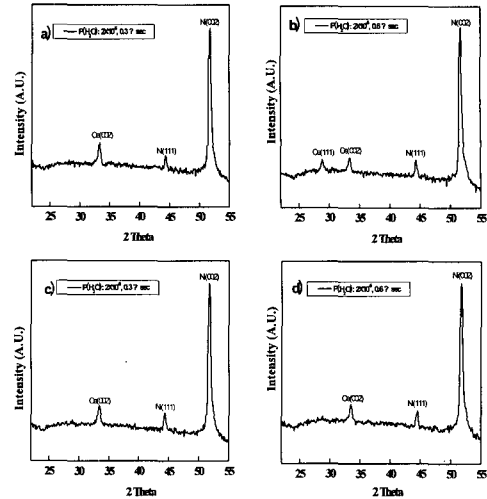


그림 2. 기판상의 증착조건에 따른 CeO₂ 단일 버퍼층 XRD θ-2θ scan.

Fig. 2. XRD θ-2θ scan of CeO₂ single buffer layer with deposition conditions.

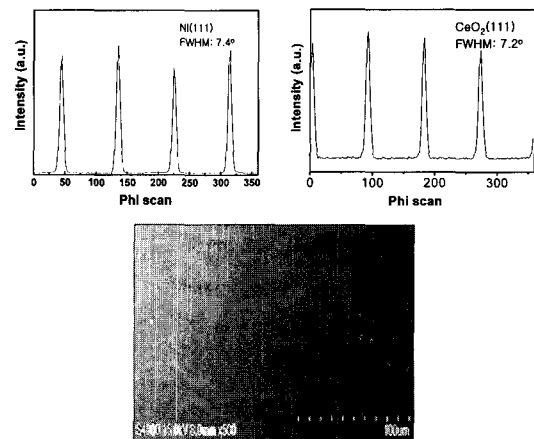


그림 3. Ni 기판상에 증착된 CeO₂ 버퍼층 Ni(111) 및 CeO₂(111) XRD φ-scans 및 SEM 표면사진.

Fig. 3. XRD φ-scans of Ni(111) and CeO₂(111) and CeO₂ layer surface SEM morphology.

3.2 SmBCO 초전도 박막의 초전도 특성

EDDC로 증착한 시료의 크기는 10 mm x 5 mm였고, SmBCO 두께는 1 μm하였다. 그림 4은 증착한 표면의 SEM과 XRD분석한 결과이다. 이후 RF sputtering 증착법을 이용하여 Ag 보호층을 3 μm

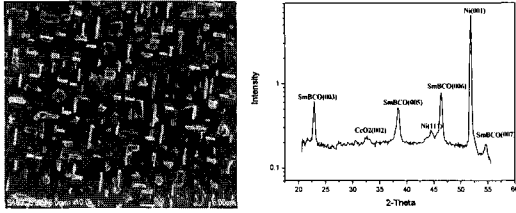


그림 4. SmBCO SEM 표면 사진 및 XRD θ -2 θ .
 Fig. 4. Surface SEM morphology and XRD θ -2 θ scan of SmBCO film on CeO₂ single buffer.

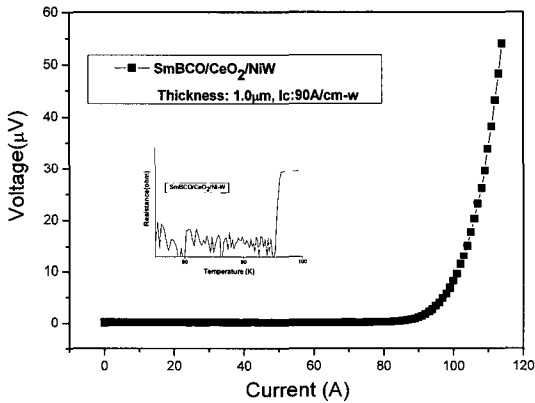


그림 5. SmBCO 초전도층 임계전류 및 임계온도.
 Fig. 5. Critical temperature(T_c) and Critical current(I_c) of SmBCO deposited on CeO₂ single buffer.

두께로 증착하고 450도, 산소 대기압 분위기에서 열처리를 하였다. 그림 5는 PPMS로 임계온도를 4 단자 측정법으로 측정하여 임계온도는 92 K로 Tonset에서 Tzero 사이의 온도차이는 1도 미만으로 이는 초전도 상이 매우 균일함을 보여주는 동시에 CeO₂ 단일완충층이 그 역할을 충분히 해주었음을 의미한다. 임계전류는 90 A/cm²였다.

4. 결론

결정 배향된 금속기판 상에 단일버퍼층을 증착한 초전도선재를 제조하였다. 단일 버퍼층으로서 CeO₂를 thermal evaporation법으로 증착하였다. 증

착시 금속기판의 산화층을 제거를 위해 수소 열처리를 하였으며 증착 반응가스로 수소/수증기분압 비율을 제어하면서 환원분위기하에 증착하였다. CeO₂(111) XRD phi-scan의 FWHM은 7.2도였다. 완충층이 증착된 금속기판에 EDDC공정으로 SmBCO 초전도물질을 증착하였다. SmBCO의 초전도특성을 측정한 결과 임계전류는 90 A/cm²이었으며 임계온도는 92 K였다. 이는 100 nm 두께의 CeO₂층이 diffusion barrier 역할을 충분히 감당하였음을 의미한다.

감사의 글

본 연구는 21세기 프론티어 연구개발사업인 차세대 초전도응용기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

참고 문헌

- [1] Y. Iijima, N. Tanabe, O. Kohno, and Y. Ikeno, "In-plane aligned YBa₂Cu₃O_{7-x} thin films deposited on polycrystalline metallic substrates", Appl. Phys. Lett., Vol. 60, p. 769, 1992.
- [2] N. Martin and C. Rousselot, "Use of a theoretical model to investigate RF and DC reactive sputtering of titanium and chromium oxide coatings", Surface and Coatings Technology, Vol. 110, p. 158, 1998.
- [3] T. J. Jackson, B. A. Glowacki, and J. E. Evetts, "Oxidation thermodynamics of metal substrates during the deposition of buffer layer oxides", Physica C, Vol. 296, p. 215, 1998.
- [4] 김호섭, D. Shi, 고락길, 정준기, 하홍수, 송규정, 박 찬, "초전도 테이프 제작을 위한 니켈기판상의 산화물 박막증착", 전기전자재료학회논문지, 17권, 12호, p. 1356, 2004.
- [5] S. Lim, H. Kim, K. Chungm, B. Lee, and D. Youm, "Comparative studies on the growth conditions of CeO₂ and Y₂O₃ buffer layers on NiW tapes", Physica C, Vol. 384, p. 178, 2003.