

## Subcircuit를 이용한 DC-DC 컨버터 시스템의 피드백 제어루프 설계

### Feedback Control Loop Design of DC-DC Converter Systems Using Subcircuit

권 순 결\*, 이 수 호\*

Soon-Kurl Kwon\*, Su-Ho Lee\*

#### 요약

본 논문은 Pspice의 Subcircuit을 이용한 새로운 DC-DC 컨버터시스템의 피드백 제어루프 설계 방법을 제안하였다. 제안한 피드백 제어루프 설계 방식의 절차는 DC-DC 컨버터의 소신호 모델링을 기반으로 하여 Pspice의 Subcircuit으로 프로그램 하였다. 이를 위해 ABM(Analog Behavioral Modeling)을 사용하였다. ABM은 시뮬레이터에서 프로그래밍 언어로 사용 될 수 있고 수식을 전기적 회로로 나타낼 수 있으므로 방정식의 모든 변수를 전압으로 변환 할 수 있었다. Subcircuit을 사용하여 Pspice의 DC 해석으로 오차보상기의 회로 소자 값을 쉽게 얻을 수 있었다. 개발 방법을 자세히 기술하였으며 응용 예제로 제안한 DC-DC 컨버터 피드백 설계 방법의 효과를 입증하였다. PWM기법을 이용한 컨버터회로는 인덕터 전류가 연속인 연속전류모드를 적용하여 평균화 및 선형화 전류기법을 사용하여 Buck 컨버터의 제어신호를 구하였다. 극점과 영점을 선정하는 방법으로 K-계수법을 적용하였으며. 이와 같은 설계절차는 일반적으로 안정한 성능을 얻을 수 있었다.

#### Abstract

In this paper, a novel approach to using Subcircuit of Pspice in designing feedback for DC-DC converter systems is proposed. Proposed new approach, the feedback design procedures which are based on small signal modeling are programmed as a subcircuit in Pspice. For this purpose, Analog Behavioral Modeling (ABM) is used. By using the subcircuit, the component values of the error compensation amplifier can be easily obtained by means of Pspice DC analysis. The methodology of development is presented in detail and application examples demonstrated the effectiveness of the proposed approach in designing feedbacks for DC-DC converters. The converter with PWM method used continuous current mode and calculated buck converter control signal with average and linear current technique. To decide pole and zero K-method was adapted and this kind of design procedure took stable function.

**Keywords :** Pspice, Feedback control loop design, Subcircuit

## I. 서 론

수년 동안 많은 Spice 기반 모델이 DC-DC 컨버터 시뮬레이션을 위해 개발되었다[1-2]. 일반적으로 세분화 모델링, 평균화된 대신호 모델링 그리고 소신호 모델링의 세 가지로 구별 될 수 있으며, 이 세 가지 모델을 이용하여 DC-DC 컨버터의 분석 및 설계가 이루어지고 있다. 그중 소신호 모델링은 DC-DC 컨버터의 제어 시스템 설계에 사용된다. 제어시스템 설계를 위한 많은 기법과 기술이 소개되었음에도 피드백 제어 시스템의 오차 보상기 설계는 여전히 복잡한 절차를 통해 이루어지고 있다[3-7]. 또한 일련의 설계과정에서 회로 정수가 바뀌게 되면 반복된 계산과정에 많은 시간과 노력을 필요로 하게 된다.

따라서 본 논문은 피드백 제어루프 설계 절차를 빠르고 간편

하게 하기 위해 Pspice에 subcircuit으로 간단하게 프로그램 하여 계산결과의 도출을 빠르고 반복적으로 얻을 수 있게 한다. 이를 위해 ABM(Analog Behavioral Modeling)을 사용 한다. 피드백 제어루프 설계절차는 일반적이고 널리 사용되고 있는 방법으로 제어루프 설계절차를 프로그램 하며[3], 선택된 설계절차 방법으로 subcircuit을 작성한 후 라이브러리에 등록하여 사용한다.

## II. 설계를 위한 소신호 모델링

### 2.1 Buck 컨버터의 전력단

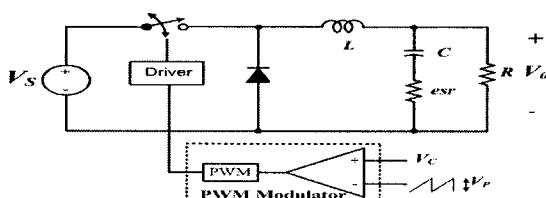


그림 1. PWM을 포함한 Buck 컨버터 회로

Fig. 1. Buck converter circuit with PWM modulator

\*경남대학교 전기공학과

논문 번호 : 2006-4-8 접수 일자 : 2006. 8. 30

심사 완료 : 2007. 4. 14

\*본 논문은 2006년도 경남대학교 학술연구비 지원에 의하여 이루어졌음.

그림 1은 펄스폭 변조회로(Pulse With modulation circuit)를 포함한 Buck 컨버터 회로를 나타낸 것이다. 인더터 전류가 연속인 연속전류모드라고 가정한다. 평균화 및 선형화 기법을 사용하여 PWM회로를 포함한 buck 컨버터의 제어신호에 대한 출력전압의 전달함수를 구하면 식(1)과 같이 나타낼 수 있다.

$$\frac{\overline{v}_o}{\overline{v}_c} = g_{co} \frac{\left(1 + \frac{s}{\omega_{zESR}}\right)}{1 + \frac{s}{Q\omega_o} + \frac{s^2}{\omega_0^2}} \quad (1)$$

여기서,

$$g_{co} = \frac{V_g}{V_p}, \omega_o = \frac{1}{\sqrt{LC}}, \omega_{zESR} = \frac{1}{rC},$$

$$\text{그리고 } Q = \frac{R}{\omega_o}$$

## 2.2 K-계수법

극점과 영점을 설정하는 한 방법으로 K-계수법이 있다 [3]. 오차 보상 증폭기의 위상각은 K의 함수로 표시되며 K값에 의해 오차보상 증폭기의 위상을 나타낼 수 있어 위상여유를 확보하기 위해 필요한 위상각이 정해지면 K값이 결정되어 오차 증폭기를 설계할 수 있게 한다.

3형식 오차 보상 증폭기의 경우 위상을 상승시킬 수 있어서 Buck, Boost 및 Buck-Boost 컨버터에 자주 사용되고 있다. 위상 상승을  $\Phi_{boost}$ 라 하면, 식 (2)와 같이 나타낼 수 있다.

$$0 \leq \Phi_{boost} \leq 180^\circ \quad (2)$$

3형식 오차 보상 증폭기의 전달함수는 식(3)과 같이 나타낼 수 있다.

$$G_s(s) = \frac{\omega_{co}}{A_{co}K} \frac{\left(\frac{\sqrt{K}}{\omega_{co}}s + 1\right)^2}{s^2 \left(\frac{s}{\sqrt{K}\omega_{co}} + 1\right)^2} \quad (3)$$

여기서,  $\omega_{co}$ 는 교차주파수를 나타내고,  $K$ 는 극점과 영점을 제어하는 계수이다.  $K$ 를 조정하여 오차보상증폭기에서 위상여유를 확보하기 위해 필요한 위상각을 정할 수 있다. 위상 여유(PM : Phase Margin)와 교차주파수  $\omega_{co}$ 가 주어지면 위상여유를 확보하기 위해 필요한 위상상승  $\Phi_{boost}$ 는 식 (4)와 같이 나타낼 수 있다.

$$\Phi_{boost} = PM - 90^\circ - \Phi_{co} \quad (4)$$

그리고 식 (2)와 식(3)으로부터  $K$ 를 계산할 수 있다.

$$K = \tan^2 \left( \frac{\Phi_{boost}}{4} + 45^\circ \right) \quad (5)$$

이와 같은 설계절차는 일반적으로 안정한 성능을 얻을 수 있다. 전류 모드 제어와 같은 특정한 적용에서는 그에 맞는 설계절차가 필요하며, 위 경우에는 대신호를 안정하게 하기위해 교차주파수는 스위칭 주파수의 1/4정도가 적당하다.

## 2.3 3형식 오차 보상 증폭기

그림 2는 3형식 오차 보상 증폭기의 회로를 나타낸 것이다. 보상기는 C1, C2, C3, R1, R2, R3 그리고  $R_{bias}$ 의 회로정수로 구성된다. 이 오차 보상 증폭기는 세 개의 극점과 두 개의 영점을 가진다. 오차 보상기의 소신호 전달함수는 다음과 같이 나타낼 수 있다.

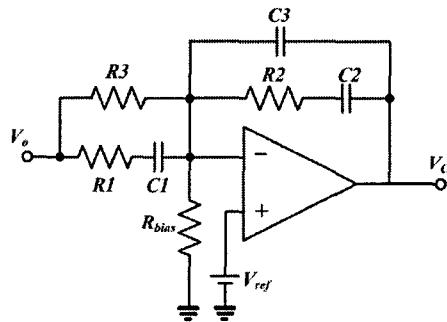


그림 2. 3형식 오차 보상 증폭기

Fig. 2. Type-3 error compensation amplifier

$$\frac{\frac{v_o}{v_c}}{s} = - \frac{\frac{1}{s(C_2 + C_3)R_3}}{(1 + s(R_1 + R_3)C_1)(1 + sR_2C_2)} \times \frac{(1 + sR_1C_1)}{(1 + sR_2 \left( \frac{C_2C_3}{C_2 + C_3} \right))} \quad (5a)$$

또는

$$\frac{v_o}{v_c} = - \frac{\omega_i}{s} \frac{\left(1 + \frac{1}{\omega_{z1}}\right) \left(1 + \frac{s}{\omega_{z2}}\right)}{\left(1 + \frac{s}{\omega_{p1}}\right) \left(1 + \frac{s}{\omega_{p2}}\right)} \quad (5b)$$

식(5a)와 (5b)를 대응하여 다음의 식을 얻는다.

$$\omega_i = \frac{1}{R(C_2 + C_3)}, \quad \omega_{z1} = \frac{1}{(R_1 + R_3)C_1} \quad (6)$$

$$\omega_{z2} = \frac{1}{(R_2C_2)}, \quad \omega_{p1} = \frac{1}{R_1C_1} \quad (7)$$

$$\omega_{p2} = \frac{C_2 + C_3}{R_2C_2C_3} \quad (8)$$

그림 3은 오차 보상 증폭기의 회로 정수를 구하기 위한 전체 플로우차트이다. 플로우차트는 전력단, K-계수, 그리고 보상기의 세 가지 계산블록으로 되어있으며 세 단계를 거쳐 계산이 수행된다.

1. 첫 번째 블록은 전력단( $G_p$ )블록으로서 교차주파수( $f_{co}$ )에서의 위상( $\phi_{co}$ )과 이득( $A_{co}$ )을 구하는 단계이다. 이 블록에서는  $V_s$ (입력전압),  $L$ (인덕터),  $C$ (커패시터),  $R$ (부하저항), esr(커패시터의 ESR), 그리고 교차주파수( $f_{co}$ )를 입력 값으로 하여 위상과 이득을 계산하게 된다.

2. 두 번째 블록은 K-계수블록으로서 전단에서 구해진 위상과 이득, 그리고 위상여유를 입력으로 사용하여 오차 보상 증폭기의 영점과 극점을 계산 하는 단계이다.

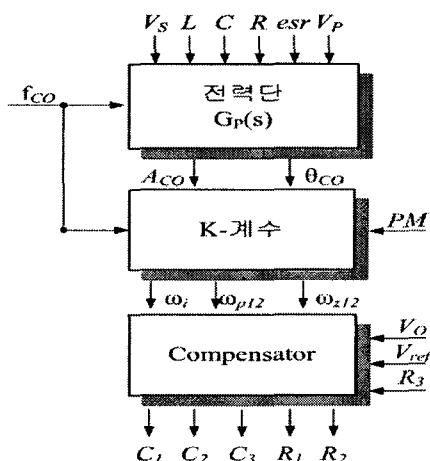


그림 3. 제안한 방법의 플로우차트

Fig. 3. Flowchart of the proposed approach

3. 마지막 블록은 보상기 블록으로서 K-계수 블록에서 구해진 영점과 극점을 가지는 보상기의 구성품을 최종적으로 계산하는 단계이다. 입력은 출력전압과 기준전압 그리고 보상기의 R3저항이고, 출력으로 커패시터 C1, C2, C3 와 저항 R1, R2가 계산된다.

### III. Pspice 적용

Pspice 시뮬레이터는 ABM확장자를 제공한다. ABM은 시뮬레이터에서 프로그래밍 언어로 사용될 수 있으며, 수학식을 풀기 위해 전기적 회로로 나타낼 수 있다. Pspice에서 ABM은 Gvalue, Evalue 등을 사용하여 다양한 회로 함수를 수식으로 표현 할 수 있다. 또한 ABM은 선형 시스템, 비선형 시스템, 복소 시스템, 초월함수, 일반함수, 미분 방정식 등 다양한 수식을 표현 할 수 있으며 각각의 방정식은 전기적 회로로 변환하여 DC해석 을 통해 풀 수 있다.

제안한 방법을 Pspice에 적용하기 위해 방정식의 모든 변수를 전압으로 변환하여 명령문 .PARAM을 사용하여 식으로 나타낸다.

#### 3.1 전력단 블록

이 블록은 제어신호에 대한 출력전압의 전달함수에서 위상과 이득을 구하는 블록이다.  $s = j\omega$ 라 두면 식 (1)의 전달함수는 실수부와 허수부로 나눠진다. 복소수의 크기는 실수부와 허수부를 각각 제곱하여 더한 값에 루트를 취하면 된다. 결국 이득 A는 식 (9)과 같이 나타낼 수 있다.

$$\left| \frac{v_o}{v_c} \right| = A = \frac{G_{co} \sqrt{1 + \left( \frac{\omega}{\omega_{zesr}} \right)^2}}{\sqrt{\left[ 1 - \left( \frac{\omega}{\omega_o} \right)^2 \right] + \left( \frac{\omega}{Q \omega_o} \right)^2}} \quad (9)$$

위상은 실수부와 허수부의 atan비율로 나타나며 식 (10)과 같이 나타낼 수 있다.

$$\phi = \tan^{-1} \frac{\omega}{\omega_{zesr}} - \tan^{-1} \frac{\frac{\omega}{Q \omega_o}}{1 - \left( \frac{\omega}{\omega_o} \right)^2} \quad (10)$$

식 (9)과 (10)에서 주파수는 변수로 취급하며 다른 파라미터는 상수가 된다.

#### 3.2 K-계수 블록

이 블록은 K-계수법을 이용하여 오차 보상 증폭기를 설계하는 블록이다.

$$\Phi_{boost} = PM - 90^\circ - \phi_{co} \quad (11)$$

$$K = \tan^2 \left( \frac{\Phi_{boost}}{4} + 45^\circ \right) \quad (12)$$

$$\omega_{p12} = \frac{\omega_{co}}{\sqrt{K}}, \quad \omega_{z12} = \sqrt{K} \omega_{co} \quad (13)$$

$$\omega_i = \frac{\omega_{co}}{A_{co} K} \quad (14)$$

식 (11)은 위상 상승, 식 (12)는 K-계수, 식(13)은 극점과 영점의 위치를 나타내고 있으며, 식 (14)은 보상기의 적분이득을 나타낸 식이다.

#### 3.3 보상기 블록

이 블록은 영점과 극점을 오차 보상 증폭기의 저항과 커패시터 값으로 변환 하는 블록이다. K-계수블록에서 계산된  $\omega_{p12}$ ,  $\omega_{z12}$ ,  $\omega_i$ 와 출력전압  $V_o$ , 기준전압  $V_{ref}$ ,  $R_3$ 를 입력으로 하여 보상기

의 커패시터와 저항값이 아래의 수식으로 계산된다.

$$C_1 = \frac{1}{2\pi f_{p12} R_1}, \quad C_2 = C_3 \left( \frac{f_{p12}}{f_{z12}} - 1 \right) \quad (15)$$

$$C_3 = \frac{f_{z12}}{(\omega_i R_3 f_{p12})}, \quad R_1 = \frac{R_3}{\left( \frac{f_{p12}}{f_{z12}} - 1 \right)} \quad (16)$$

$$R_2 = \frac{1}{2\pi f_{z12} C_2}, \quad R_{bias} = \frac{V_{ref}}{V_o - V_{ref}} R_3 \quad (17)$$

위에서 서술한 세 단계의 블록을 subcircuit에 프로그램 하였으며 부록에 심볼과 netlist를 나타내었다.

## VI. 응용 예제

제안한 DC-DC 컨버터 피드백 제어루프 디자인 효과를 입증하기 위해 스위칭 주파수가 100kHz인 경우와 스위칭 주파수가 200kHz인 두 가지 경우를 살펴본다.

### 4.1 스위칭 주파수가 100kHz인 경우

벽 컨버터의 스위칭 주파수가 100kHz인 경우를 살펴보자. 컨버터는 연속 전류에서 동작하며 회로 정수는 다음과 같다.

표 1. 100kHz 컨버터의 회로정수

Table 1. Circuit parameter of the 100kHz converter

입력전압 (Vg)	10[V]	인덕터 (L)	30[uH]
출력전압 (Vo)	5[V]	커패시터 (C)	100[uF]
부하저항 (R)	1.25[Ω]	ESR	19[mΩ]
기준전압 (Vref)	2.5[V]	삼각파 첨두전압 (Vp)	3[V]
분배저항 (Rbias)	10[kΩ]	스위칭 주파수 (fs)	100[kHz]

표 1의 회로 정수와 스위칭 주파수의 1/6의 교차주파수와 위상여유 60°를 프로그램된 subcircuit에 적용하면 그림 4와 같이 DC 해석 결과로 부터 오차 보상 증폭기 회로 값을 얻을 수 있다.

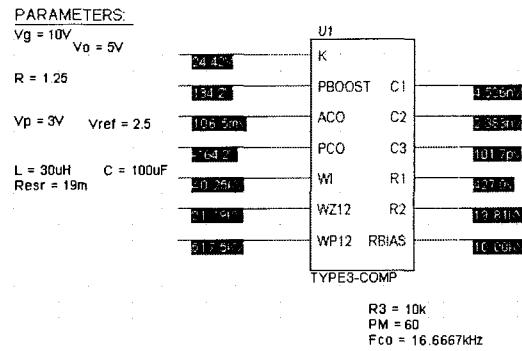


그림 4. DC 해석 결과

Fig. 4. The result of DC analysis

그림 4에서 구해진 저항과 커패시터 값을 그림 5의 회로에 적용하여 AC 해석을 하면 그림 6과 같은 루프 이득 보드선도를 얻게 된다.

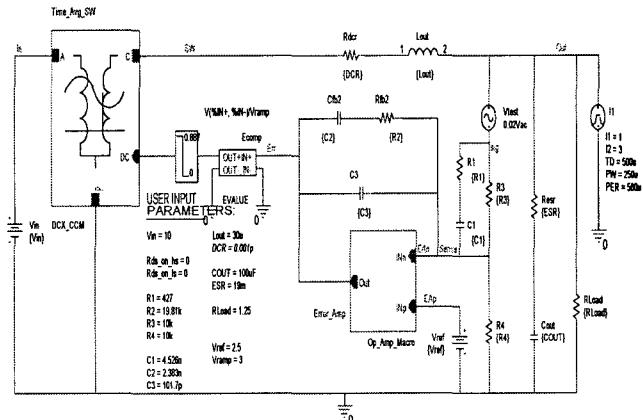


그림 5. 보드선도 해석을 위한 회로

Fig. 5. Circuit for the bode plot analysis

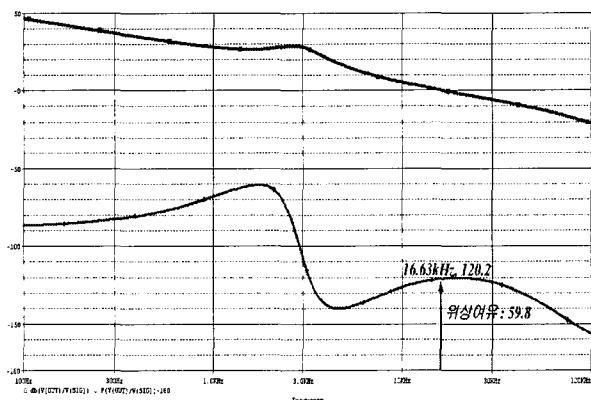


그림 6. 루프이득 보드선도

Fig. 6. Bode plot of loop-gain

그림 6에서 알 수 있듯이 교차 주파수에서 위상 여유는 60°와 거의 일치 하는 59.8°를 나타내며 안정함을 알 수 있다.

#### 4.2 스위칭 주파수가 200kHz인 경우

벅 컨버터의 스위칭 주파수가 200kHz인 경우를 살펴보면 컨버터는 연속 전류에서 동작하며 회로 정수는 인덕터가 15[uH]이고 그 외의 회로 정수는 100kHz 컨버터와 같은 경우이다.

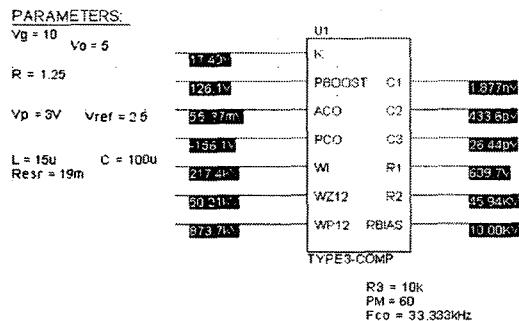


그림 7. DC 해석 결과

Fig. 7 The result of DC analysis

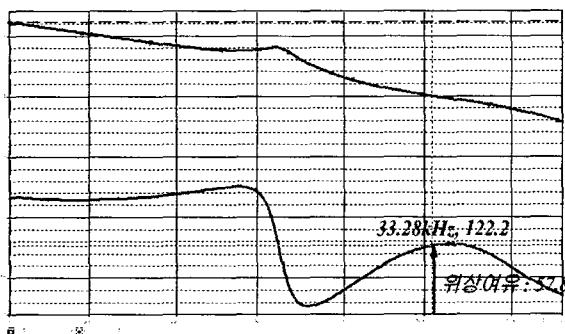


그림 8. 루프이득 보드선도 (200kHz)

Fig. 8 Bode plot of loop-gain (200kHz)

그림 7은 스위칭 주파수 200[kHz] 컨버터의 DC해석 결과를 나타낸 것으로서 오차 보상기의 저항과 커파시터 값이 계산된 결과이고, 그림 8은 그림 7의 값을 적용하여 설계한 오차 보상 증폭기를 사용한 컨버터의 주파수 해석 결과로 위상여유가 45.~60 사이 이므로 안정하다.

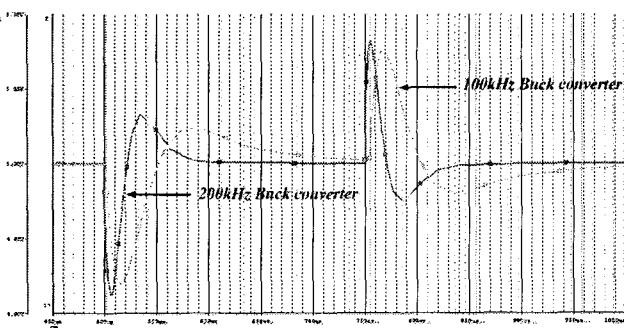


그림 9. 부하 스텝 응답

Fig. 9 Load step response

그림 9는 두 컨버터의 부하 변동에 대한 응답 특성을 나타내고 있다. 0.5ms에서 1A에서 3A로 0.75ms에서 3A에서 1A로 부하가 변하였으며, 교차 주파수가 더 높고 인덕터 값이 더 작은 200kHz 컨버터가 더 빠른 응답 특성을 보이고 있다.

#### V. 결 론

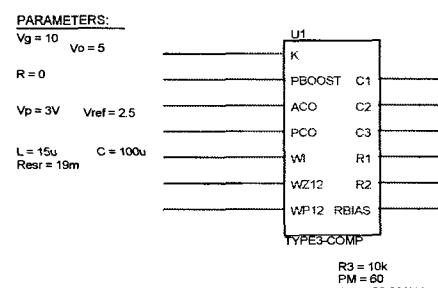
본 논문은 Pspice의 Subcircuit를 이용한 DC-DC컨버터의 피드백 제어 루프 설계시스템으로 다음과 같은 결론을 얻었다.

- 1)제어루프 설계 절차를 ABM을 이용하여 프로그램 할 수 있다.
- 2)프로그램한 Subcircuit을 Library에 등록하여 사용 할 수 있어 편리하게 오차보상 증폭기의 값을 설계 할 수 있다.
- 3)손쉽게 사용 할 수 있는 객관적이고 명확한 알고리즘 해석을 제시하였다.

\*\*\*\*\*

#### 부 록

##### Symbol:



##### Subcircuit netlist:

```
.Subckt Type3-comp Aco C1 C2 C3 k Pboost Pco R1 R2
Rbias wi wp12 wz12 PARAMS:
+ Vg={Vg} Resr={Resr} R3={R3} Vo={Vo} Vp={Vp}
Vref={Vref} L={L} Fco={Fco} PM={PM} C={C} R={R}
.PARAM C2={C3*((wp12/wz12)-1)} w={2*pi*Fco}
+ R1={R3/(k-1)} C3={wz12/(wi*R3*wp12)}
+ mag1={SQRT((1+(w*w)/(wzesr*wzesr)))}
+ R2={1/(wz12*C2)} Pboost={PM-90-Pco} wi={w/(Aco*k)}
+ wz12={w/sqrt(k)} Rbias={Vref*R3/(Vo-Vref)}
+ k=((Tan((Pboost/4)+45*pi/180))*(Tan(((Pboost/4)+45)*pi/180)))
+ phase=-atan((w/(Q*wo))/(1-(w*w)/(wo*wo)))*180/pi
+ Mcomp={(1/mag)} Pco={Pcomp+phase1}
+ Phase1={atan(w/wzesr)*180/pi} wo={1/SQRT(L*C)}
+ Aco={Mcomp*mag1*Vg/Vp}
+ Pcomp={IF((1-(w*w)/(wo*wo))<0, phase-180,phase)}
+ pi=3.14159 wp12={w*sqrt(k)} wz12={1/(Resr*C)}
```

```

+Q={R/(wo*L)}
+ mag={SQRT(((w/(Q*w))*(w/(Q*w)))+(1-(w*w/(wo*wo))
))*((1-(w*w/(wo*wo))))} C1={1/(wp12*R1)}
E_AB M5 R1 0 VALUE={R1}
E_AB M3B1 R2 0 VALUE={R2}
E_AB M5B1 C1 0 VALUE={C1}
E_AB M9B1 RBIAS 0 VALUE={Rbias}
E_AB M6 PBOOST 0 VALUE={Pboost}
E_AB M6B1 WI 0 VALUE={wi}
E_A B M 7 B 1 W Z 1 2 0 V A L U E = { w z 1 2 }
E_AB M1B1 C3 0 VALUE={C3}

E_AB M1X K 0 VALUE={k}
E_AB M4A1 ACO 0 VALUE={Aco}
E_AB M2B1 C2 0 VALUE={C2}
E_AB M8B1 WP12 0 VALUE={wp12}
E_AB M5A1 PCO 0 VALUE={Pco}
.ENDS Type3-comp
*****

```



권 순 결(Soon-Kurl Kwon)  
 1973년 영남대학교 전기공학과(공학사)  
 1980년 부산대학교 전기공학과(공학 석사)  
 1990년 영남대학교 전기공학과(공학박사)  
 1983년~현재 경남대학교 전기공학과 교수  
 관심분야: 전력변환응용, 신 재생에너지 시스템



이 수 호(Su-Ho Lee)  
 2005년 경남대학교 전자공학과  
 졸업(공학사)  
 2007년 경남대학교 전기공학과  
 (공학석사)  
 관심분야: 전력변환응용, 신 재생에너지

## 참고 문헌

- [1] Christophe P. Basso "Switch-Mode Power Supply SPICE Cookbook", McGraw-Hill, 2006
- [2] Ned Mohan, Tore M. Undeland, William P. Robbins, "Power Electronics: Converters, Applications, and Design", John Wiley & Sons, 2003
- [3] H. Dean Venable, "The k-factor: A New mathematical Tool for Stability, Analysis, and Synthesis", Proceeding of Powercon 10, March 22-24, 1983.
- [4] B. Holland, "Modeling, Analysis and Compensation of the Current-Mode Converter", Proceedings of Powercon 11, Paper 1-2, 1984.
- [5] L. Dixon, "Closing the Feedback Loop", Unitrode Power Supply Design Seminar (Unitrode publication SEM-300), Topic 2.
- [6] V. Vorpérian, "Analysis of Current-Mode Controlled PWM Converters Using the Model of the Current-Controlled PWM Switch.", Power Conversion and Intelligent Motion, October 1990.
- [7] W. Tang, F. C. Lee, and R. B. Ridley, "Small-Signal Modeling of Average Current-Mode Control.", Applied Power Electronics Conference, February 1992.