

공통암을 이용한 3상 변압기 절연 멀티레벨 인버터

宋成根^{*}, 朴晟濬[†], 金桐玉^{**}, 任永澈^{***}, 金挑憲^{***}

3-Phase Transformer Isolated Multi-level Inverter Using Common Arm

Sung-Geun Song, Sung-Jun Park, Dong-Ok Kim, Young-Cheol Lim and Kwang-Heon Kim

요약

3상 변압기를 이용한 멀티레벨 인버터는 단상 변압기를 이용한 경우에 비해 변압기 수를 줄일 수 있으며, 변압기 이용률을 증대시켜 변압기 크기를 줄일 수 있다는 장점이 있으나 많은 수의 스위치 소자가 필요하다는 단점이 있다. 이에 본 논문에서는 공통암을 이용하여 스위치 수를 줄인 3상 변압기 절연 멀티레벨 인버터를 제안한다. 제안한 인버터는 스위칭 주파수를 기본주파수와 동일하게 제어하면서 등면적 법에 의해 도통각을 제어 하여 출력전압의 THD 감소 및 스위치 손실을 줄였다. 또한 Matlab을 이용한 시뮬레이션 및 실험을 통하여 제안된 방식의 타당성을 검증 하였다.

ABSTRACT

The number of transformer and the size of transformer in inverter using 3-phase transformer could be reduced compare with a multi-level inverter using single phase transformer. but still the 3-phase transformer inverter needs many switches. In this study, we proposed the isolated multi-level inverter using 3-phase transformers and common arm, in this paper. Also, using phase angle control method with switching frequency equal to output fundamental frequency, harmonics component of output voltage and switching loss can be reduced. Finally, We tested multi-level inverter to clarify electric circuit and reasonableness through Matlab simulation and experiment by using prototype inverter.

Key Words : H-Bridge, Multi-level inverter, 3-Phase transformer, CHML, Common arm

1. 서 론

멀티레벨 인버터는 낮은 스위칭 주파수에 따른 스위칭 과도손실 감소, 전압 적층에 의한 낮은 전압 스위칭 및 높은 전압 정격을 실현 할 수 있어 최근 산업체

에서 기존의 PWM 인버터의 단점을 극복할 수 있는 대안으로 많은 연구가 진행 되어 왔으며, 최근에는 새로운 변환기 영역으로 인정받고 있다^{[1]-[7]}.

멀티 레벨 인버터는 크게 풀로팅 상태의 분리된 커페시터를 이용하여 출력 레벨을 형성하는 flying capacitor circuit (FCC), 다이오드 클램프 방식을 적용하여 출력 레벨을 형성하는 diode clamped circuit (DCC), 절연된 풀-브리지 형태를 모듈화 하여 결합시킨 isolated H-bridge circuit (IHC) 형태의 세 가지로 구분될 수 있다^{[1]-[7]}. 이중 IHC 타입 멀티레벨 인버터는 저압의 H-Bridge 형태의 회로를 직렬로 연결하여

^{*}교신저자 : 정희원, 전남대 전기공학과 조교수
E-mail : sjpark1@chonnam.ac.kr
[†]정희원, 전남대 전기공학과 박사과정
^{**}정희원, 전남대 전기공학과 BK연구원
^{***}정희원, 전남대 전기공학과 교수
접수일자 : 2007. 1. 26 1차 심사 : 2007. 2. 16
심사완료 : 2007. 2. 23

독립된 DC 링크단을 가지는 셀들로 구성되어 모듈화 설계가 가능하다는 장점을 가지고 있으나, 각 H-Bridge마다 독립된 전압을 공급해야하는 문제점이 있다. 최근 IHCM (Isolated H-Bridge Cascade Multi Level) 인버터의 구조에서 전압 적층에 따른 스위칭 소자수를 줄이기 위해 새로운 공통암을 이용한 전력변환기 구성을 제안하였다. 또한 제안된 멀티레벨 인버터구조에서 스위칭 신호제어는 등면적 법에 의해 도통각을 제어를 통하여 스위칭 주파수를 기본주파수와 동일하게 하였으며, 출력전압의 THD 감소 및 스위치 손실을 줄였다.

2. 3상 변압기 절연형 H-Bridge 멀티레벨 인버터

2.1 3상 IHCML 인버터

본 논문에서 제안한 공통암을 이용한 3상 IHCML 인버터의 구조는 그림 1과 같다. 그림 1은 변압기 5개 사용한 경우의 IHCML 인버터의 구조로 각 인버터는 단일 직류 전원을 사용하며, 전압 적층을 위해 3상 저주파 변압기를 사용하였다.

제안된 인버터는 3상 변압기를 이용하므로 단상 변압기를 이용한 경우 보다 변압기 수를 줄이 수 있으며, 변압기 이용률이 증가 하므로 부피도 줄일 수 있어 저렴한 인버터 구현이 가능하다. IHCML 인버터의 변압기 1차측 각 상은 H-Bridge 인버터에 연결되어 있어 V_{DC} , 0 , $-V_{DC}$ 의 전압 레벨을 갖게 되며, 변압기 2차측은 각 상별로 직렬 연결하여 전압 적층을 한다. 각 상별 변압기 출력은 3상 변압기의 차계 불평형 성분을 제거하기 위해 Δ 결선을 하였다.

IHCML 인버터에서 출력의 THD를 저감시키기 위해서는 레벨 수를 증가 시켜야 하며, 이는 그만큼 많은 수의 스위치 수 증가를 의미한다. 그러나 본 논문에서

제안한 IHCML 인버터의 경우 그림 3에서 볼 수 있듯 모든 변압기의 도통각은 $0 \leq \alpha_k \leq \pi/2$, 소호각은 $0 \leq \beta_k \leq \pi/2$ 범위에 있으므로 모든 H-Bridge의 극성은 같게 된다. 또한 변압기를 통해 절연되므로 단일 직류 전원을 사용하게 되며 이로 인해 H-Bridge의 한 암을 공통으로 사용할 수 있다. 그림 1에서 볼 수 있듯 각 상의 극성을 결정하는 암을 공통으로 사용하여 그렇지 않은 경우에 비해 24개의 스위치 소자를 줄였으며, 만일 k 개의 변압기를 이용하는 경우 줄일 수 있는 소자 수(p)는 다음 식과 같다.

$$p = 6(k-1) \quad (1)$$

이 경우 공통암으로 사용하는 스위치 소자의 전류 용량은 다른 암의 전류 용량의 합보다 큰 것을 사용하여야 하는 단점이 있으나 전체적이 소자 수 감소와 그에 따른 스위치 손실 저감 면에서 매우 우수한 인버터의 구현이 가능하다.

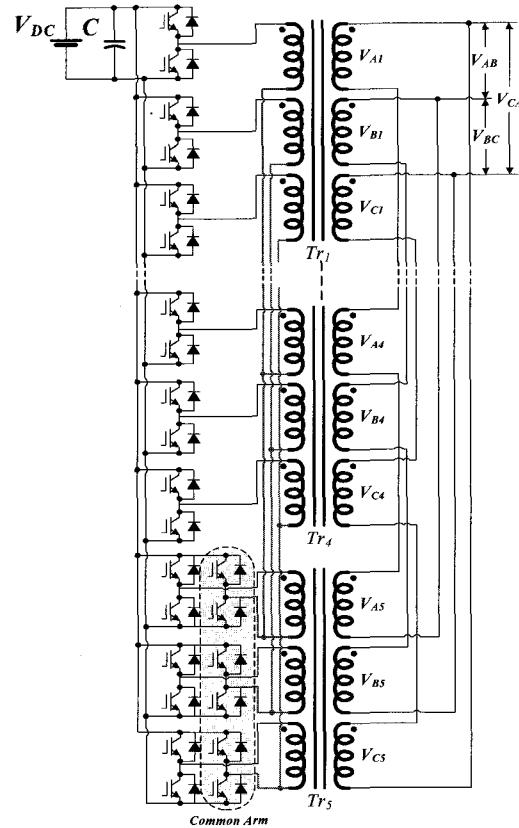


그림 1 공통암을 이용한 삼상 IHCML 인버터 구조
Fig. 1 Structure of 3-Phase IHCML inverter using common-arm

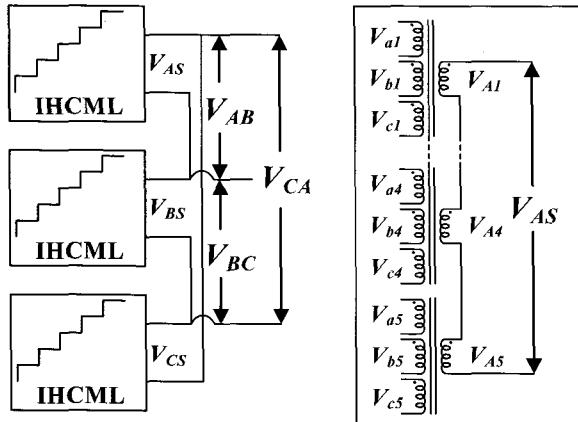


그림 2 3상 IHCML 인버터 개념도

Fig. 2 Simplified structure of 3-Phase IHCML inverter

그림 2는 3개의 변압기를 사용한 경우에 대해 3상 IHCML 인버터를 간단히 표현한 것으로 상별 IHCML 인버터는 3상 변압기를 그림에서 표현한 바와 같이 입력은 3상이고 출력은 한상을 가지고 있는 것으로 생각을 할 수 있으며 전압을 적층하기 위해 출력을 직렬로 연결한 구조로 생각할 수 있다. 이와 같이 표현하면 상별로 독립적인 표현이 가능하다. 그림 1에서 전압 V_{ak} , V_{bk} , V_{ck} 는 k 번째 변압기의 H-Bridge 출력 전압을 나타내며, V_{A_k} , V_{B_k} , V_{C_k} 는 각상별 변압기 출력 전압을 나타낸다. 이를 이용하여 3상 변압기의 입력과 출력 전압을 표현하면 다음 식과 같다.

$$\begin{bmatrix} V_{Ak} \\ V_{Bk} \\ V_{Ck} \end{bmatrix} = \frac{T}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} V_{aS} \\ V_{bS} \\ V_{cS} \end{bmatrix} \quad (2)$$

단, T 는 변압기 1, 2차 측의 변압비(n_2/n_1)

만일 입력전압이 3상평형이면 다음 식과 같이 각상 전압의 합은 0이 된다.

$$V_{ak} + V_{bk} + V_{ck} = 0 \quad (3)$$

이 경우 변압기 출력 전압은 식 (1), (2)를 이용하여 다음 식과 같이 상별 입력전압에 변압기 텐수비를 곱한 값이 된다.

$$\begin{bmatrix} V_{Ak} \\ V_{Bk} \\ V_{Ck} \end{bmatrix} = T \begin{bmatrix} V_{aS} \\ V_{bS} \\ V_{cS} \end{bmatrix} \quad (4)$$

그러나 IHCML 인버터의 경우 변압기 1차측 전압 V_{ak} , V_{bk} , V_{ck} 는 각각 독립된 H-Bridge에 연결되어 V_{DC} , 0 , $-V_{DC}$ 의 전압 레벨을 갖기 때문에 3상 평형이 되지 않으므로 식 (4)은 성립하지 않고 식 (2)에 의해서만 표현이 가능하다. IHCML 인버터의 출력전압은 각 변압기의 출력 전압을 직렬로 연결한 것므로 다음 식에 의해 선간 전압 V_{AB} , V_{BC} , V_{CA} 로 표현이 가능하다.

$$\begin{bmatrix} V_{AB} \\ V_{BC} \\ V_{CA} \end{bmatrix} = \begin{bmatrix} V_{aS} \\ V_{bS} \\ V_{cS} \end{bmatrix} = \begin{bmatrix} V_{A1} + V_{A2} + \dots + V_{Ak} \\ V_{B1} + V_{B2} + \dots + V_{Bk} \\ V_{C1} + V_{C2} + \dots + V_{Ck} \end{bmatrix} \quad (5)$$

식 (2)와 (5)를 이용하여 인버터 출력 전압을 H-Bridge의 출력 전압으로 표현 하면 다음과 같다.

$$\begin{bmatrix} V_{AB} \\ V_{BC} \\ V_{CA} \end{bmatrix} = \frac{T}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} V_{aS} \\ V_{bS} \\ V_{cS} \end{bmatrix} \quad (6)$$

단,

$$\begin{aligned} V_{aS} &= \sum_{i=1}^k V_{ai} \\ V_{bS} &= \sum_{i=1}^k V_{bi} \\ V_{cS} &= \sum_{i=1}^k V_{ci} \end{aligned} \quad (7)$$

위의 식은 변압기 입력의 직렬연결을 의미하나 실제 H-Bridge의 출력은 동일 직류전원을 사용하므로 직렬 연결 할 수 없으며 위 식은 가상의 합을 의미 한다. 식 (6)에서 알 수 있듯 3상 IHCML 인버터의 선간 전압은 각 H-Bridge 출력 전압의 합으로 표현 가능하며, 이는 입력전압의 합 V_{aS} , V_{bS} , V_{cS} 를 제어하여 출력 전압을 제어 할 수 있음을 의미한다.

2.2 스위칭 신호발생

그림 3은 5개의 H-Bridge를 사용한 경우 정현파 출력을 내기 위한 각 H-Bridge의 출력 과정으로 스위칭 주파수를 정현파의 기본 주파수와 같이 제어한 경우를 나타낸다.

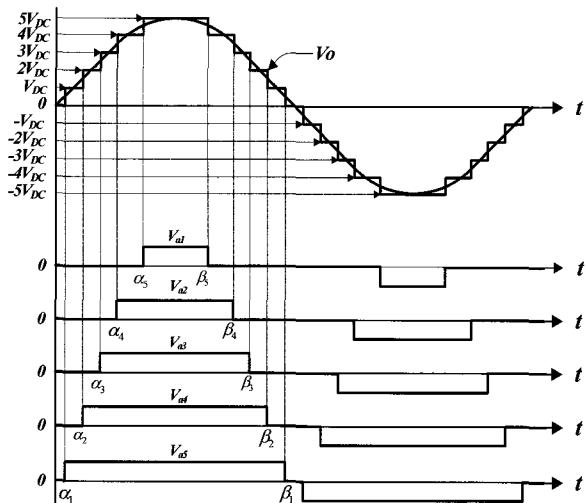


그림 3 IHCMIL 인버터 스위칭 패턴

Fig. 3 The switching function of IHCMIL inverter

그림 3에서 인버터의 도통각인 $\alpha_1, \alpha_2, \alpha_3, \alpha_4, \alpha_5$ 에 따라 출력전압의 실효치는 식 (8)과 같이 주어진다.

$$V_o = V_{DC} \sqrt{\frac{2}{\pi} (8\pi - \alpha_1 - 3\alpha_2 - 5\alpha_3 - 7\alpha_4 - 9\alpha_5)} \quad (8)$$

위의 식에서 원하는 실효치를 만족하는 도통각 $\alpha_1, \alpha_2, \alpha_3, \alpha_4, \alpha_5$ 의 해는 유일하지 않고 수없이 많이 존재한다. 따라서 동일한 실효치를 발생하면서 고조파 성분을 줄일 수 있는 도통각 제어를 통해 출력 전압의 THD를 개선시킬 수 있다. 각 인버터의 도통각에 따라 출력전압의 기본파 성분 및 고조파 성분을 분석하기 위해서 푸리에 급수의 전개가 필수적이며, 인버터 출력전압 파형은 기함수이며, 반파 대칭 이므로 푸리에 급수의 계수는 다음 식과 같다.

$$b_n = \frac{4V_{DC}}{n\pi} [\cos(n\alpha_1) + \cos(n\alpha_2) + \cos(n\alpha_3) + \cos(n\alpha_4) + \cos(n\alpha_5)] \quad (9)$$

단, $n = 1, 3, 5 \dots l-2, l$

위 식에서 알 수 있듯 인버터 출력 전압 제어는 도통각 $\alpha_1, \alpha_2, \alpha_3, \alpha_4, \alpha_5$ 을 제어함으로써 가능 하므로 기본파 성분을 만족 하면서 특정 고조파 성분을 제거하도록 도통각을 제어 할 수 있다. 위 식에서 5개의 도통각 제어가 가능하므로 4개의 고조파 성분을 제거

가능하며, 3상 인버터의 경우 3의 배수 고조파 성분은 출력에 나타나지 않으므로 5, 7, 11, 13차 고조파 성분을 제거 하는 것이 가장 유리하므로 다음 방정식에 의해 도통각을 결정 한다.

$$\begin{aligned} \cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3) + \cos(\alpha_4) + \cos(\alpha_5) &= \frac{5m\pi}{4} \\ \cos(5\alpha_1) + \cos(5\alpha_2) + \cos(5\alpha_3) + \cos(5\alpha_4) + \cos(5\alpha_5) &= 0 \\ \cos(7\alpha_1) + \cos(7\alpha_2) + \cos(7\alpha_3) + \cos(7\alpha_4) + \cos(7\alpha_5) &= 0 \\ \cos(11\alpha_1) + \cos(11\alpha_2) + \cos(11\alpha_3) + \cos(11\alpha_4) &+ \cos(11\alpha_5) = 0 \\ \cos(13\alpha_1) + \cos(13\alpha_2) + \cos(13\alpha_3) + \cos(13\alpha_4) &+ \cos(13\alpha_5) = 0 \end{aligned} \quad (10)$$

위 식에서 m 은 변조비를 나타내며, 위 방정식은 선형이 아니므로 대수적으로는 해를 구할 수 없고, Newton-Rapson법과 같은 반복법에 의해서만 계산이 가능하다. 이와 같은 반복법은 실시간 계산은 거의 불가능 하므로 변조비에 대해 미리 계산한 테이블을 주로 이용한다. 이와 같은 과정에 의한 도통각 제어는 연속적인 제어가 불가능 하므로 본 논문에서는 그림 4에서 도식한 바와 같은 등면적법(Equal Area)에 의한 도통각 제어 방식을 사용하였다. 각 레벨의 전압과 정현적인 지령전압과의 교점은 다음 식과 같다.

$$\theta_n = \sin^{-1}\left(\frac{n}{V_p} V_{DC}\right) \quad (11)$$

만일 식 (11)을 만족을 만족하는 n 번째의 교점이 존재하지 않으면 다음 식을 이용 한다.

$$\theta_n = \frac{\pi}{2} \quad (12)$$

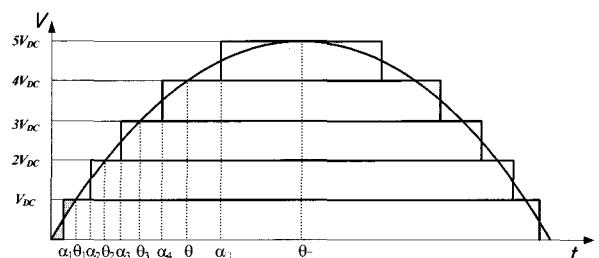


그림 4 THD저감을 위한 스위칭함수의 발생

Fig. 4 The principle of conduction angle determination for THD reduction

앞에서 계산된 교점을 이용하여 그림 4에 표현한 두 면적이 같아지게 되는 인버터 도통각은 아래 수식으로 결정된다.

$$\alpha_n = \theta_{n-1} - \frac{1}{V_{DC}} \int_{\theta_{n-1}}^{\theta_n} (V_P \sin(\theta) - n V_{dc}) d\theta \quad (13)$$

단, $\theta_0 = 0$

3. 시뮬레이션 및 실험결과

제안된 IHCMIL 인버터의 타당성을 검증하기 위해 Matlab을 이용하여 컴퓨터 시뮬레이션을 수행 하였으며, 실험실 차원의 프로토 타입을 제작하여 실험 하였다. 입력 전압은 100V로 하였으며, 변압기의 비는 1로 하였다. 그림 5는 변조비를 1.0으로 한 경우 각 H-bridge 출력 및 등면적법을 사용한 지령 전압과 가상의 출력을 나타낸 것으로 각 스위치의 스위칭 주파수는 기본주파수와 같다.

그림 6은 변조비 1.0인 경우의 각 3상 변압기별 A 상 출력 전압 및 지령 전압과 변압기 출력을 적층한 인버터의 최종 출력 전압을 나타낸 것으로 변압기의 각 상 입력은 그림 6에 표현한 바와 같이 구형파지만 출력은 식 (2)에 의해 그림 6과 같은 형태의 파형이 출력 된다.

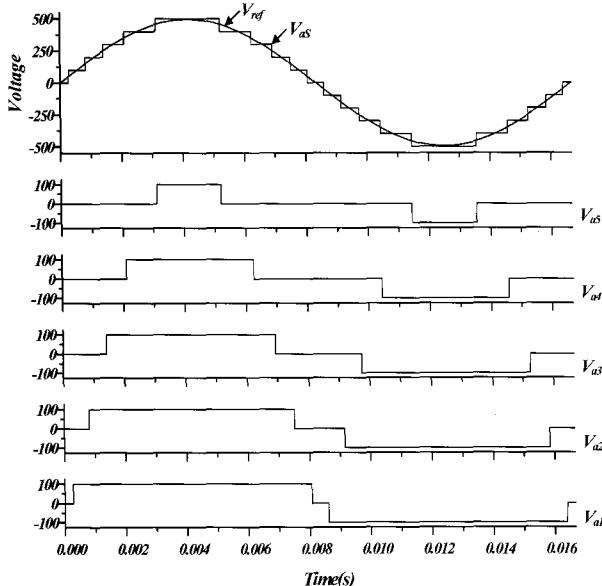


그림 5 변조비 1.0인 경우 H-Bridge 출력 및 지령 전압
Fig. 5 H-Bridge output and reference voltage at modulation 1.0

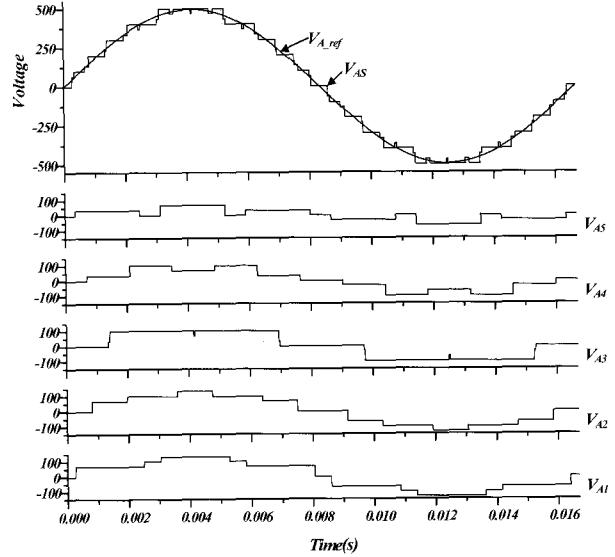


그림 6 변조비 1.0인 경우 변압기 출력 및 인버터 전압
Fig. 6 Transformer and inverter output voltage at modulation 1.0

그러나 그림에서 확인 할 수 있듯 각 변압기 출력전압의 기본 주파수 성분의 위상 및 극성이 모두 같으므로 변압기를 직렬 하여도 위상이나 극성의 변화는 없다. 최종 인버터 출력 전압은 그림에서 표현된 바와 같이 지령 전압을 잘 추종 하고 있음을 확인 할 수 있다.

그림 7은 Newton-Rapson법을 이용하여 식 (10)의 비선형 방정식의 해를 계산한 경우와 등면적법을 이용하여 계산한 도통각에 대한 인버터 출력 전압의 THD와 DF(Distortion Factor)를 나타낸 것으로 두 경우의 결과가 큰 차이가 없음을 확인 할 수 있으며, 전류의 왜곡률을 나타내는 DF는 변조비 0.3 이상에서 모두 5% 이하를 유지 하고 있다.

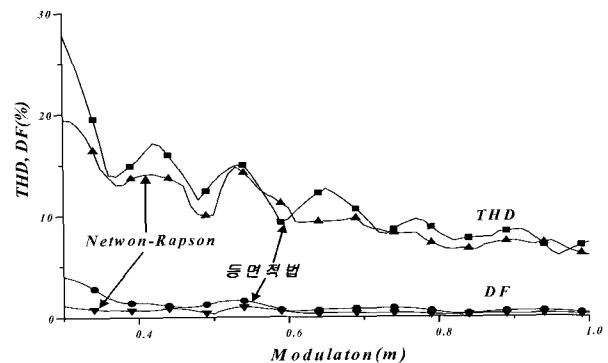


그림 7 변조비에 따른 인버터 출력 THD, DF
Fig. 7 Output voltage THD and DF for modulation

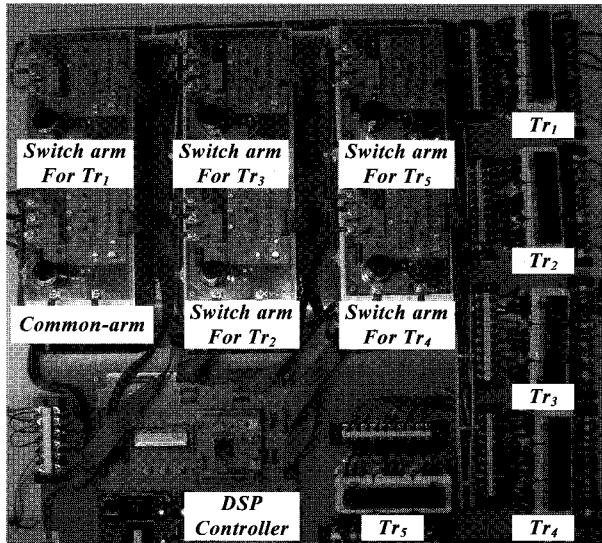


그림 8 3상 IHCMIL 인버터 프로토 타입
Fig. 8 Prototype 3-Phase IHCMIL inverter

제안된 3상 IHCMIL 인버터의 타당성을 검증하기 위해 그림 8과 같은 3상 변압기 5개와 IPM 6개를 이용하여 실험실 차원의 실제 IHCMIL 인버터를 제작하여 실험을 수행하였다. 제어는 DSP 2812를 이용하여 수행하였으며 TI사의 IQ-math를 이용하여 실시간으로 도통각 및 교차각을 계산하였다. 다수의 스위치 제어를 위해 2중 레치회로를 이용하여 Dead Time을 구현하였으며 제어 신호를 동기화 시켰다.

그림 9는 변조비가 1.0인 경우 지령 전압과 각 H-Bridge의 출력 전압을 나타낸 것으로 시뮬레이션 결과와 같이 모든 출력의 극성이 같음을 확인 할 수 있다. 또한 모든 H-Bridge의 스위치 주파수는 기본 주파수와 같다.

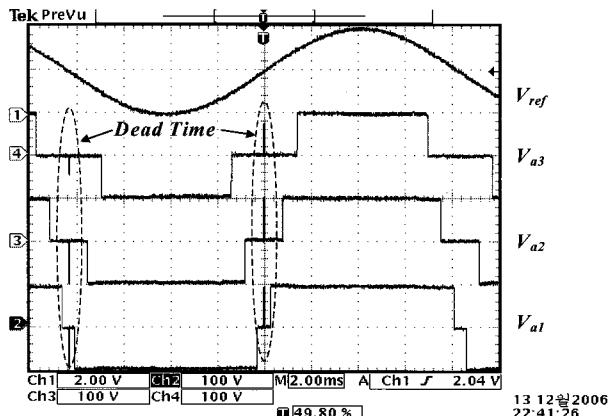


그림 9 H-Bridge 출력 전압 및 지령 전압
Fig. 9 Output voltage of H-Bridge and reference voltage

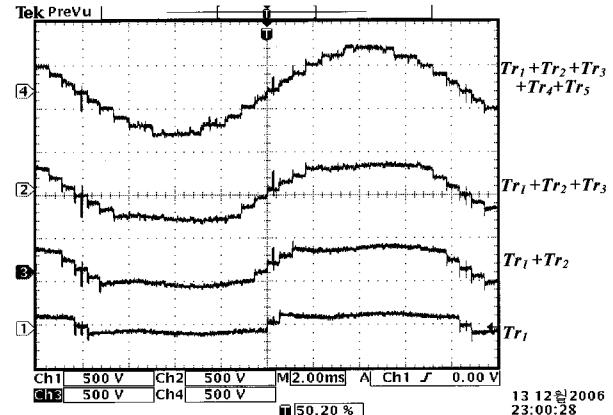
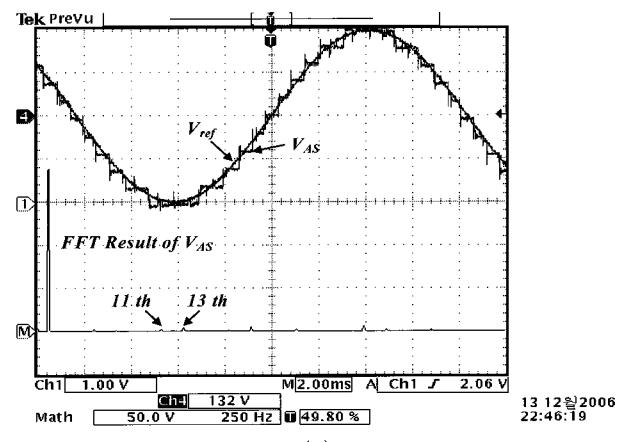
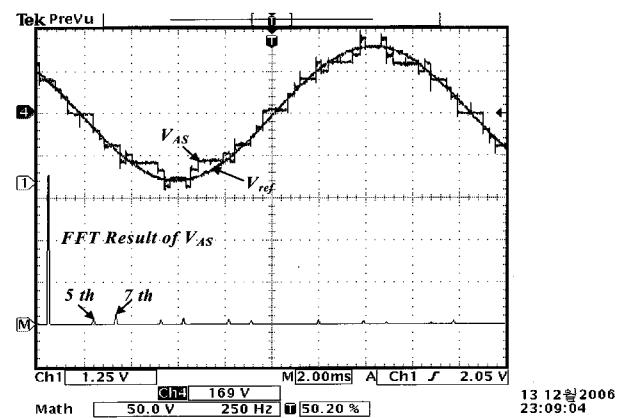


그림 10 삼상 변압기별 출력 전압
Fig. 10 The output voltage of each 3-phase transformer



(a)



(b)

그림 11 변조비별 인버터 지령전압, 출력 전압 및 FFT 결과
(a) 변조비 1.0, (b) 변조비 0.5
Fig. 11 Waveform of inverter reference voltage, output voltage and FFT at modulation 1.0 & 0.5
(a) modulation 1.0, (b) modulation 0.5

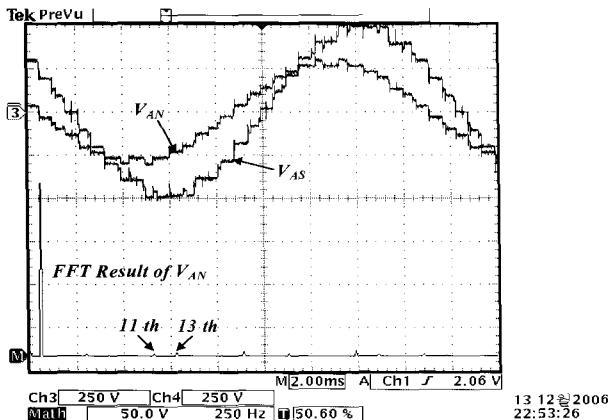


그림 12 인버터 출력 전압, Y-결선한 부하 상전압 및
상전압 FFT 결과

Fig. 12 Output voltage of inverter and phase-to-neutral voltage of load

그림 10은 직렬 연결된 변압기의 출력을 나타내고 있다. 그림에서 볼 수 있듯 변압기별 출력 전압은 변압기의 자체 불평형에 의해 전압 왜곡이 발생함을 확인 할 수 있으며 이와 같은 전압 왜곡 현상은 변압기 출력단을 Δ -결선한 최종 인버터 출력 전압에는 나타나지 않는다.

그림 11은 변조비 1.0인 경우의 저령 전압과 IHCMIL 인버터 출력 전압으로 전압의 THD는 6.4%, DF는 0.38%이며, 그림 12는 변조비 0.5인 경우로 THD는 12.3%, DF는 1.4%로 시뮬레이션 결과와 거의 같음을 확인 할 수 있다.

그림 12는 인버터의 출력 전압과 삼상 Y부하를 연결한 경우의 부하측의 상전압을 나타내고 있다.

4. 결 론

본 논문에서는 공통암과 저주파 3상 변압기를 이용한 3상 변압기 절연형 H-Bridge 멀티레벨 인버터(IHCMIL)를 제안 하였으며, 시뮬레이션 및 프로토 타입을 제작하여 제안한 방식의 타당성을 검토 하였다. 제안된 방식의 인버터는 절연 변압기를 사용함으로 단일 직류 전원 사용이 가능하며, 스위치 제어를 기본파 성분과 함께 제어함으로써 각 H-Bridge의 출력 전압의 극성이 같게 된다. 그러므로 H-Bridge의 극성을 결정하는 암을 공통으로 사용할 수 있으며 이로 인해 스위치 수를 공통암을 사용하지 않은 경우에 비해 24개 절약 할 수 있었다. 이와 같은 스위칭 주파수와 소자 수 감소는 인버터의 스위치 손실을 줄여 효율적인 인

버터 구현이 가능하다. 또한 본 논문에서는 등면적 법에 의해 스위치 도통각을 실시간으로 제어하면서 출력 전압의 THD를 저감 시킬 수 있는 스위칭 방식을 사용 하였다. 본 논문에서 제안된 공통암과 삼상 변압기 를 이용한 IHCMIL 인버터의 장점은 다음과 같다.

- 동일 변압기를 이용 하므로 경제적임.
- 3상 변압기를 이용함으로 변압기 이용률이 증대
- 공통암을 이용 스위치 소자 수 저감 및 효율 증대
- 스위칭 주파수가 작으므로 대용량에 적합하며 스위칭 과도순이 거의 없음.
- 전압 적층 방식이므로 고전압 형성 시 EMI 문제 가 적음
- 등면적법을 이용한 실시간 도통각 제어를 통한 출력전압 THD 저감.

참 고 문 헌

- [1] K.A. Corzine, M.W. Wielebski, F.Z. Peng and J. Wang, "Control of Cascaded Multi-Level Inverters", Electric Machines and Drives Conference, Vol. 3, 2003, pp.1549~1555.
- [2] Tolbert, L.M., Fang Zheng Peng and Habetler, T.G., "Multilevel converters for large electric drives" Industry Applications, IEEE Transactions, Vol. 35, 1999, pp.36~44.
- [3] Fu-San Shyu and Yen-Shin Lai, "Virtual Stage Pulse-Width Modulation Technique for Multilevel Inverter/Converter" Power Electronics, IEEE Transactions, Vol. 17, 2002, pp.332~341.
- [4] Timothy. S "THE POWER ELECTRONICS HANDBOOK Industrial Electronics Series", Chap 6
- [5] Jih-Sheng Lai, Fang Zheng Peng, "Multilevel Converters-A New Breed of Power Converters", Industry Applications, IEEE Transactions, Vol. 32, 1996, pp.509~517.
- [6] Fu-San Shyu, Yen-Shin Lai, Virtual Stage Pulse-Width Modulation Technique for Multilevel Inverter/Converter, IEEE Trans. Vol 17, No3 May 2002.
- [7] Lipo, T.A. and Menjrekar, M.D. "Hybrid Topology for Multi-Level Power Conversion", U.S. Patent Number 6,005,788, 1999.
- [8] 강필순, 박성준, 김철우, "출력 전압 평형 개선을 위한 새로운 11 레벨 PWM 인버터", 전력전자학회 논문지, 2003년 4월, 제8권 제2호, pp.99~106.

- [9] 박성준, 송성근, 우토, 이상훈, 조수여, 문채주, 김철우, “공통암을 이용한 새로운 다중레벨 PWM 인버터”, 전력전자학회 논문지, 2005년 4월, 제10권 1호, pp.95~101.
- [10] 송성근, 이상훈, 남해곤, 박성준, 이만형, “위상 변위제어 기법을 이용한 저주파 다중레벨 스위칭 방식”, 전력전자학회 논문지, 2006년 12월, 제 11권 6호, pp.520~528.



김광현(金光憲)

1960년 12월 27일생. 1983년 전남대 제어계 측공학과 졸업. 1986년 서울대 대학원 전기공학과 졸업(석사). 1992년 동 대학원 전기공학과 졸업(공박). 현재 전남대 전기공학과 교수. 당 학회 평의원.

저 자 소 개



송성근(宋成根)

1975년 9월 16일생. 1998년 전남대 공대 전기공학과 졸업. 2000년 동 대학원 졸업(석사). 2001년~2004년 (주)프로컴 시스템 연구원. 2004년~2005년 (주)세오전자 연구원. 현재 전남대 전기공학과 박사과정.



박성준(朴晟濬)

1965년 3월 20일생. 1991년 부산대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공박). 2002년 동 대학원 지능기계공학과 졸업(공박). 1996년 3월~2000년 2월 거제대 전기과 조교수. 2000년 3월~2003년 8월까지 동명대 전기과 조교수. 2003년 8월~현재 전남대 전기공학과 조교수.



김동옥(金桐玉)

1971년 5월 1일생. 1994년 조선대 제어계 측공학과 졸업. 1996년 동 대학원 제어계 측공학과 졸업(석사). 2002년 동 대학원 제어계측공학과 졸업(공박). 2004년~2006년 일본 Tokyo Institute of Technology 연구원. 현재 전남대 전기공학과 BK 연구원.



임영철(任永徹)

1953년 4월 23일생. 1975년 전남대 전기공학과 졸업. 1977년 고려대 대학원 전기공학과 졸업(석사). 1990년 동 대학원 전기공학과 졸업(공박). 1997년 오스트레일리아 모나시대학 visiting Scholar. 현재 전남대 전기공학과 교수. 한국과학재단 지정 전남대 고품질 전자부품 및 시스템 연구센터(RRC) 소장. 당 학회 평의원.